



UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA

**MATERIAL DIDACTICO DE MEMORIAS
Y PERIFERICOS**

TESIS PROFESIONAL

**QUE PARA OBTENER EL TITULO DE
INGENIERO EN COMPUTACION**

P R E S E N T A :

AURELIO ADOLFO MILLAN NAJERA

DIR. ING. LUIS G. CORDERO B.

MEXICO, D. F.

1984



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

I.- INTRODUCCION	1
I.1.- Breve revisión histórica de las generaciones de las computadoras, así como de sus sistemas de almacenamiento y periféricos	2
I.2.- Relación CPU - memoria	3
II.- CONCEPTOS BASICOS GENERALES	7
II.1.- Algunas definiciones básicas	7
II.2.- Algunas clasificaciones de memorias	10
II.3.- Propiedades magnéticas de la materia	11
II.4.- Diodos	15
II.5.- Transistores	16
II.6.- Elementos lógicos	21
II.7.- Principales familias lógicas	24
II.7.1.- Lógica resistencia-transistor (RTL)..	24
II.7.2.- Lógica diodo-transistor (DTL).....	27
II.7.3.- Lógica transistor-transistor (TTL)..	28
II.7.4.- Metal oxide semiconductor (MOS).....	30
II.7.5.- Complementary MOS (CMOS).....	31
III.- MEMORIA PRINCIPAL	33
III.1.- Introducción	33
III.2.- Memorias de solo lectura	34
III.2.1.- Memoria de solo lectura tipo máscara (ROM)	36
III.2.2.- Memorias de solo lectura, programables (PROMs)	39

III.2.3.- Memorias de solo lectura, programables y borrrables con luz ultravioleta (EPROMs),	45
III.2.4.- Memorias de solo lectura, programables y borrrables electricamente (EAPROMs y EEPROMs)	47
III.3.- Memorias de lectura - escritura	49
III.3.1.- Memoria de lectura y escritura de acceso aleatorio (RAM)	49
III.3.2.- Memorias ferromagnéticas (Ferrites)..	59
III.3.2.1.- Características y operación	59
III.3.2.2.- Organización de las memorias de ferrite	64
III.3.2.2.1.- Estructura 2 D (dos dimensiones)	64
III.3.2.2.2.- Estructura 3 D (tres dimensiones)	66
III.3.2.2.3.- Estructura 2 1/2 D (dos y medio dimensiones) ..	67
IV.- MEMORIAS SERIALES DE ESTADO SOLIDO	68
IV.1.- Registros de corrimiento	68
IV.2.- Dispositivos acoplados por carga (CCDs)..	77
IV.2.1.- Introducción	77
IV.2.2.- Estructura y funcionamiento	78
IV.2.3.- Organizaciones empleadas en memorias CCDs .	82
IV.2.3.1.- Organización serpentina	82
IV.2.3.2.- Organización serie-paralelo-serie	83
IV.2.3.3.- Organización de memoria de acceso aleatorio (LARAM)	84
IV.3.- Memorias de burbuja	86
IV.3.1.- Introducción	86
IV.3.2.- Operaciones elementales que debe poder realizar una memoria de burbujas	89

IV.3.2.1.- Generación de una burbuja	90
IV.3.2.2.- Movimiento de una burbuja sobre una vista de propagación	90
IV.3.2.3.- Cambio de dirección de una burbuja de una vista a otra	92
IV.3.2.4.- Borrado de una burbuja	92
IV.3.2.5.- Detección de una burbuja	92
IV.3.2.6.- Duplicado de una burbuja	93
IV.3.3.- Arquitecturas empleadas en las memorias de burbujas	94
IV.3.3.1.- Arquitectura de circuito serial	95
IV.3.3.2.- Arquitectura de circuito principal- secundario	96
IV.3.3.2.1.- Sistema con compuertas de transferencia	96
IV.3.3.2.2.- Sistema de transferencia con duplicador de bloques	97
IV.3.3.2.3.- Sistema de intercambio con duplicador de bloques	99
IV.3.4.- Algunos circuitos integrados de memorias de burbujas disponibles comercialmente ...	100
V.- GRABACION MAGNETICA EN MEMORIAS MASIVAS	101
V.1.- Medio de grabación	101
V.2.- Mecanismo de escritura - lectura	101
V.3.- Códigos de grabación magnética	103
V.4.- Mecanismos de direccionamiento	110
VI.- MEMORIA SECUNDARIA	111
VI.1.- Cinta magnética	111
VI.1.1.- Características de la cinta magnética ...	111

VI.1.2.- Grabado de información	111
VI.1.3.- Unidad de cinta magnética'	115
VI.2.- Discos magnéticos	118
VI.2.1.- Discos flexibles	118
VI.2.1.1.- Pistas y sectores	118
VI.2.1.2.- Características de los discos flexibles	119
VI.2.1.3.- El manejador de discos (Drive disk). ..	122
VI.2.1.4.- Organización de los datos en discos. ..	123
VI.2.1.5.- Errores en discos	127
VI.2.1.6.- Controlador de discos flexibles	127
VI.2.2.- Discos duros	128
VI.2.2.1.- Paquetes de disco (Disk Pack).....	128
VI.2.2.2.- Discos de tecnología Winchester	129
VI.2.2.3.- Funciones del controlador de Discos Winchester	130
 VII.- PERIFERICOS DE ENTRADA / SALIDA	 131
VII.1.- Lectora de tarjetas	132
VII.2.- Impresoras	134
VII.2.1.- Impresora de barras	136
VII.2.2.- Impresora de rodillos	137
VII.2.3.- Impresora de margarita	137
VII.2.4.- Impresora de matriz de puntos	138
VII.2.5.- Impresoras electrostáticas	139
VII.2.6.- Impresoras térmicas	140
VII.2.7.- Impresoras de chorro de tinta	140
 BIBLIOGRAFIA	 141

CAPITULO I

INTRODUCCION

Este capítulo tiene como objetivo darle al alumno una idea del desarrollo de las computadoras.

Una computadora es una máquina que recibe como entrada un programa y datos, dando como salida resultados que dependen de los anteriores.

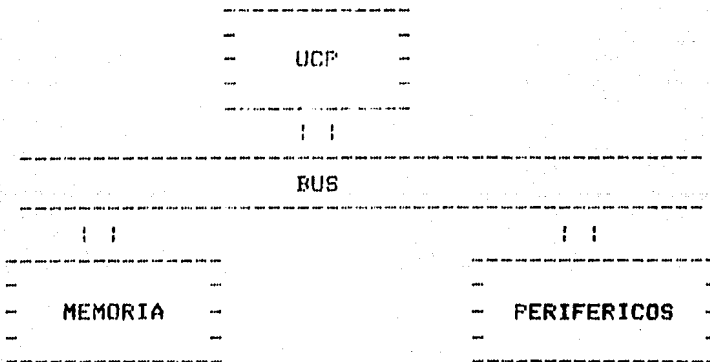
Un programa es un conjunto de instrucciones que permiten adaptar a la computadora a distintos objetivos.

Hay dos tipos de computadoras, las analógicas y las digitales :

Las computadoras analógicas manejan señales continuas mientras que las digitales manejan señales discretas. De aquí en adelante nos referiremos solamente a las computadoras digitales.

Una computadora digital está integrada principalmente por :

- a) Unidad central de procesamiento (UCP o CPU).
- b) Unidad de almacenamiento (MEMORIA).
- c) Unidad de entrada-salida (PERIFERICOS).
- d) Líneas físicas de interconexión (BUS).



La UCP es la unidad central de procesamiento, la cual está integrada a su vez por una unidad de control, que coordina el buen funcionamiento del sistema, y por la unidad aritmética-lógica (UAL), que se encarga de efectuar las operaciones lógicas y aritméticas .

La memoria es la unidad de almacenamiento cuya función es almacenar toda la información que se esté procesando o se vaya a procesar, como son programas, datos, resultados, etc.

La unidad de entrada - salida está integrada por dispositivos periféricos como son : Terminales, lectoras, impresoras, unidades de disco, cinta, etc.

I.1 BREVE REVISION HISTORICA DE LAS GENERACIONES DE COMPUTADORAS, ASI COMO DE SUS SISTEMAS DE ALMACENAMIENTO Y PERIFERICOS.

La primera generaci3n de computadoras aparece con la fabricaci3n de la primera m3quina computadora electr3nica, la ENIAC I (ELECTRONIC NUMERICAL INTEGRATOR AND CALCULATOR) en EUA, en 1945. Esta m3quina fu3 dise1ada por J.P.Eckert y J.W.Mauchly. Su objetivo fu3 el de ayudar a resolver problemas n3uticos.

Cabe hacer la aclaraci3n que antes de la ENIAC I ya se habian fabricado computadoras electro mec3nicas, como por ejemplo la MARK I (EUA), la Z3 y la Z4 (Alemania) en el a1o de 1944.

Poco tiempo despu3s de la fabricaci3n de la ENIAC I aparece la EDVAC, que fu3 la primera computadora usada para otros fines, adem3s esta computadora fu3 la primera que almacen3 programas e informaci3n en la misma memoria seg3n el m3todo creado por John. Von Neuman.

Las computadoras de la primera generaci3n estaban construidas con tubos de vacio, (aproximadamente 18,000 bulbos), condensadores, resistencias y circuitos alambreados. Por lo cual consumian mucha corriente, eran de un gran tama1o, su mantenimiento era muy complicado y su construcci3n muy costosa, siendo la capacidad de memoria de 256 a 2K palabras aproximadamente. En 1951 la WHIRLWIND I utiliz3 nucleos de material magn3tico para su memoria.

La velocidad de proceso de las computadoras de la primera generaci3n fu3 del orden de milisegundos (m3s de 1000 instrucciones por segundo) y podian apenas imprimir unas cuantas l3neas por programa.

El equipo de entrada - salida consistia principalmente de una lectora de tarjetas perforadas o de una lectora de cinta de papel, y su equipo de salida consistia en una perforadora de tarjetas o cinta de papel.

La segunda generaci3n de computadoras aparece por los a1os 1958, en la cual se sustituyen los tubos de vacio por transistores y se implantan las memorias de ferritas, con lo cual el tama1o de las computadoras se reduce notablemente y la velocidad de proceso se meda ahora en microsegundos (100,000 instrucciones por segundo).

Gracias a los transistores el consumo de energ3a se redujo y el mantenimiento se volvi3 m3s sencillo.

Durante esta segunda generaci3n aparecen las cintas magn3ticas, al igual que la pantalla de tubo de rayos cat3dicos.

La capacidad de memoria de las computadoras de la segunda generación era de aproximadamente entre 4K a 16K palabras.

En esta generación aparecen los lenguajes de alto nivel. Algunas computadoras de esta generación fueron la IBM 7090- la RCA BIZMAC.

La tercera generación aparece por el año 1963 con la utilización de los circuitos integrados de bajo y medio integración, con lo cual el tamaño de las máquinas se vuelve a reducir, al igual que la energía que consumían. La velocidad de proceso se vuelve más rápida midiéndose en nanosegundos.

En esta generación hay un gran desarrollo de dispositivos periféricos como terminales, cintas, discos flexibles etc.

La multiprogramación surge en esta generación y algunos ejemplos de computadoras son la IBM 360 - BURROUGHS 6700, UNIVAC 1110, las PDP 1140, etc.

La cuarta generación aparece por los años 1978-79 con la utilización de circuitos integrados de alta escala de integración (LSI) y los de muy alta escala de integración (VLSI).

Durante esta generación se desarrollan grandemente los microprocesadores, las redes de computadoras, las impresoras de rayos laser, terminales de color, video discos; en fin se está en una época de gran desarrollo en la industria de la computación.

1.2 RELACION CPU-MEMORIA.

Para que un programa pueda ser procesado en una computadora, este necesita estar almacenado en la memoria, al igual que los datos que necesitará.

Para que los datos y programa estén cargados en memoria es necesario que antes pasen por un dispositivo de entrada (Lectora de tarjetas, terminal etc.). El cual con la supervisión del CPU y el procesador de entrada salida decide en qué parte de la memoria los almacenan, mandándole esta información al CPU.

Comunmente el CPU está integrado por un contador de programa (PC, Program Counter), un registro de instrucción (IR, Instruction Register), un registro de trabajo (UAL, Arithmetic-Logic Unit, Acumulador), registros generales (B,C,D,etc.). La comunicación entre el CPU y la memoria se realiza por medio de dos registros, el registro de direcciones de memoria (MAR, Memory Address Register) y el registro intermedio de memoria (MBR, Memory Buffer Register).

El PC contiene la dirección de la siguiente instrucción a ejecutar. El IR contiene una copia de memoria de la instrucción que se va a ejecutar.

El Acumulador es donde se efectúan las operaciones aritméticas lógicas.

El MBR es un registro que contiene la dirección de la localidad de memoria que se va a acceder. Ahora bien si se va a realizar una operación de lectura a memoria, el MBR tendrá una copia del contenido de la localidad de memoria direccionada por el MAR. Por otra parte si se trata de realizar una operación de escritura a la memoria, el MBR tendrá la información que se va a almacenar en la localidad de memoria direccionada por el MAR.

El CPU requiere de tres ciclos para realizar una operación.

- a) Ciclo de Obtención de la instrucción a ejecutar.
- b) Ciclo de Interpretación de la instrucción. Se ve de que instrucción se trata y si requiere operandos los trae.
- c) Ciclo de Ejecución de la instrucción.

A continuación veremos un pequeño ejemplo de como se procesa un programa (Que ya está almacenado en memoria) para poder observar como es la relación entre el CPU y la memoria.

Suponga que el programa está compuesto de tres instrucciones y están almacenadas en memoria como sigue:

MEMORIA		
0	-	-
1	-	-
⋮	⋮	⋮
100	-	LOAD A,5
101	-	ADD A,(200)
102	-	LOAD (201),A
⋮	⋮	⋮
200	-	10
⋮	⋮	⋮
N	-	-

Sinificado de las instrucciones:

LOAD A*5 . Cargar el acumulador con el número 5.

ADD A*(200). Sumar el acumulador el contenido de la localidad 200 de memoria; el resultado queda en el acumulador.

LOAD (201),A . Cargar en la localidad 201 el contenido del acumulador.

Explicación:

El PC se carga con la dirección de inicio del programa, en este caso 100. PC=100

Ciclo de obtención.

EL MAR toma el contenido del PC. MAR \leftarrow PC, MAR=100

Se incrementa el PC en uno. PC \leftarrow PC+1, PC=101

La unidad de control manda una señal para realizar una operación de lectura a la memoria. Se realiza la lectura y el contenido de la localidad direccionada por el MAR se pasa al MBR.

Por lo que el MBR contiene "LOAD A*5".

El MBR pasa su contenido al IR. En donde se efectúa la decodificación de la instrucción, detectandose de que instrucción se trata y si requiere traer operandos o no.

Ciclo de interpretación.

El IR contiene la instrucción "LOAD A*5". La decodificación nos dice que hay que cargar al acumulador el número 5. En este caso el operando estaba en la misma instrucción.

Ciclo de ejecución.

Se efectua la instrucción y el acumulador queda cargado con un cinco. A continuación se va al ciclo de interpretación.

Ciclo de obtención.

Ahora el PC = 101,
MAR \leftarrow PC, PC \leftarrow PC+1.
MBR \leftarrow (MAR)
IR \leftarrow MBR

Ciclo de interpretación.

El IR contiene la instrucción ADD A*(200); se efectúa la decodificación de la instrucción, la cual nos indica que al acumulador hay que sumarle el contenido de la localidad 200.

En este caso, se tiene que obtener el operando el cual está en la localidad 200 de memoria. Para lo cual el IR le pasa al MAR el número 200, la unidad de control manda una señal para realizar una operación de lectura a la localidad 200 de la memoria. Se realiza la lectura y el MBR contiene ahora el operando que nos hacía falta, el número 10. El contenido del MBR pasa al acumulador.

Ciclo de ejecución.

A continuación se efectúa la operación. Al acumulador se le suma el número 10. Ahora el acumulador contiene un 15. Y se pasa a un nuevo ciclo de obtención.

Ciclo de obtención.

```
MAR <== PC           PC <== PC + 1
MBR <== (MAR)
IR <== MBR
```

Ciclo de interpretación.

IR contiene 'LOAD (201),A'. Se efectúa la decodificación de la instrucción y se ve que se tiene que hacer una operación de escritura a la localidad 201 de memoria del contenido del acumulador. Por lo que el MAR toma el valor de 201 y el MBR toma el valor de 15.

Ciclo de Ejecución.

La unidad de control ejecuta la instrucción, mandando una señal de escritura a la memoria, de esta forma quedo almacenado un 15 en la localidad 201.

Una vez que el CPU termina de procesar el programa, el CPU le manda información al procesador (de entrada-salida) del lugar donde está almacenado el programa y los resultados para que se encargue de mandarlo a un dispositivo de salida que puede ser una impresora, una terminal, ó a una unidad de disco, cinta etc. Dándose por terminado el proceso.

Como se pudo observar en el ejemplo anterior, la relación entre la memoria y el CPU es muy grande, por ejemplo para ejecutar la primera instrucción del programa, el CPU hizo un acceso a memoria (traer la instrucción). En la segunda instrucción el CPU tuvo que hacer dos accesos a memoria (traer la instrucción y después traer el operando). Y en la tercera instrucción hace otros dos accesos a memoria (traer instrucción y depositar el resultado en una localidad de memoria). Este intercambio de información debe de llevarse a cabo en el menor tiempo posible.

CAPITULO II

CONCEPTOS BASICOS GENERALES.

Este capitulo tiene como objetivo darle al alumno los conceptos básicos para el mejor entendimiento de los siguientes capítulos.

II.1 ALGUNAS DEFINICIONES BASICAS.

Memoria.

Aquel dispositivo que tiene la capacidad de almacenar información y de proporcionarla cuando le sea solicitada.

La información queda almacenada en memoria en forma de unos y ceros.

Las operaciones básicas en una memoria son lectura y escritura. (READ, WRITE).

BIT. (BINARY DIGIT).

Es la unidad mínima de información. (1 o 0)

Caracter.

Es un dígito, letra o símbolo especial representado por un conjunto de bits.

Byte.

Es un conjunto de bits que sirve para representar un caracter generalmente 8 bits.

Nybble.

Conjunto de cuatro bits.

Palabra.

Es la unidad mínima de memoria direccionable. Uno hace un acceso a memoria y lo mínimo de información que nos da es una palabra.

Tamaños típicos de una palabra. 8,16,24,32 Bits.

EJEMPLOS :

Microcomputadora Cromemco 1 palabra = 1 byte = 8 bits

PDP 1140 1 palabra = 2 bytes = 16 bits.

IBM 360/370 1 palabra = 4 bytes = 32 bits.

Starter Kit Z-80 1 palabra = 1 byte = 8 bits.

Dirección.

Es la información en forma numérica que especifica en qué localidad de la memoria estamos interesados.

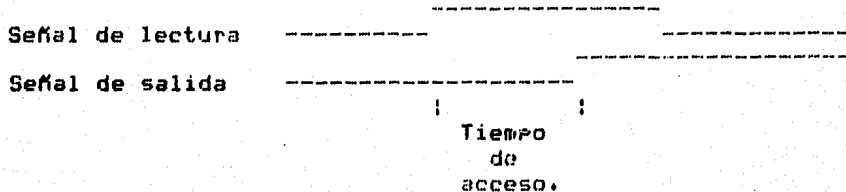
Localidad	Memoria
0
1
2
3 ADD A,B
.	.
.	.
.	.
n

Contenido.

Es la información almacenada en la localidad dada.
Ejemplo: El contenido de la localidad 3 es 'ADD A,B' .

Tiempo de acceso.

Es el tiempo que tarda la memoria en leer una palabra y ponerla a disposición del usuario o de algún dispositivo. En otras palabras es el tiempo que transcurre entre la llegada de la señal de lectura y que la información esté disponible a la salida.



Ciclo de memoria.

Es el tiempo que tarda la memoria en borrar y escribir, también se le llama ciclo de escritura.

Celda .

Es una unidad de almacenamiento donde solo se puede guardar un '1' o un '0' . También recibe el nombre de celda binaria.

Borrable.

La información guardada en el circuito puede ser cambiada.

Programable.

Uno mismo con ayuda de un dispositivo (llamado programador), puede guardar información en el circuito.

Memoria Principal.

Aquel dispositivo donde se almacena la información que se está procesando ó se va a procesar. Esta memoria está hecha de semiconductores ó de ferritas principalmente.

Memoria secundaria.

Es utilizada para el almacenamiento masivo de información, algunos ejemplos de memoria secundaria, son cintas, discos, tambores etc.

Memoria Cache.

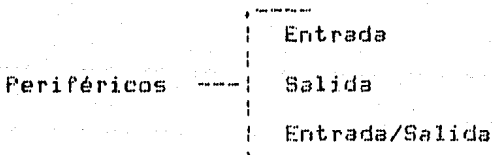
Es un almacenador intermedio usado en un sistema de computación que se interpone entre la memoria principal y el CPU. La memoria cache es menor en capacidad que la memoria principal, pero es mucha más rápida que esta. La memoria cache está hecha de semiconductores bipolares.

Registros en el CPU.

Los registros en el CPU son otra forma de almacenar información. Estos registros son usados por el CPU para almacenar direcciones, datos transitorios, instrucciones o control de información. Los registros son de una capacidad muy baja (unos cuantos bits), tienen una alta velocidad y están hechos con semiconductores.

Periféricos.

Son aquellos dispositivos mediante los cuales la computadora se comunica con el mundo exterior.



Periférico de entrada.

Aquel dispositivo, por medio del cual la computadora recibe información. (datos, programas, etc.).

Ejemplo: Lectora de tarjetas, teclados de terminales, etc.

Periférico de salida.

Aquel dispositivo, por medio del cual la computadora da la información. (listados, resultados, señales de control, etc.).

Ejemplo: Impresora, Perforadora, Terminal de video, etc.

Periférico de Entrada/Salida.

Dispositivo por medio del cual la computadora recibe y da información.

Ejemplo: Terminal, consola de control, etc.

II.2 ALGUNAS CLASIFICACIONES DE MEMORIAS.

Clasificación de memorias según la tecnología usada.

Memorias - { Memorias ferromagnéticas (ferritas).
 { Memorias de semiconductores (RAMs, ROMs, Registros)
 { Memorias de superficie magnética (cintas, discos)

Clasificación de memorias según su tipo de acceso.

Memorias - { Acceso aleatorio. (RAMs, ROMs, ferritas, etc).
 { Acceso secuencial. (cintas cassette).
 { Acceso Directo. (discos flexibles, discos duros).

Una memoria de acceso aleatorio es aquella que tarda el mismo tiempo en acceder la localidad "1", que la localidad "N". Se realiza por medio de la decodificación de la dirección.

Una memoria de acceso secuencial es aquella en que el tiempo de acceso es variable dependiendo de la posición donde se encuentre. Por ejemplo para acceder la localidad "5", antes tuvimos que haber pasado por las localidades 1,2,3,4.

Una memoria de acceso directo es aquella que cuenta con un directorio, que especifica la posición de inicio donde se encuentra guardada la información que queremos acceder. Por ejemplo queremos acceder el archivo "DATOS", para lo cual le damos como entrada el nombre del archivo. El sistema busca en el directorio la posición donde se encuentra guardado tal archivo, posicionando la cabeza de lectura en dicha posición de inicio.

Otras clasificaciones de memorias:

```
Memoria -| Volátil.  
         -| No volátil.  
         -|
```

Se dice que una memoria es volátil cuando se le quita la fuente de alimentación y la información que tenía guardada se pierde. Ejemplos RAMs, Registros.

Una memoria es no volátil cuando se le quita la fuente de alimentación y conserva la información que tiene guardada. Ejemplos. ROMs, Ferritas, discos, cintas, burbujas, etc.

```
Memoria -| De lectura destructiva.  
         -| De lectura no destructiva.  
         -|
```

Se dice que una memoria es de lectura destructiva, cuando se realiza una operación de lectura, se lee la información guardada destruyéndose esta a la vez. Este tipo de memorias requieren un ciclo adicional que reescriba la información leída. Ejemplo Ferritas. Una memoria es de lectura no destructiva cuando se lee y no se destruye la información. Ejemplo. Memorias semiconductoras.

II.3 PROPIEDADES MAGNETICAS DE LA MATERIA.

Una carga en movimiento produce una fuerza magnética.

$$F = q * v * \text{sen } \theta * B$$

donde :

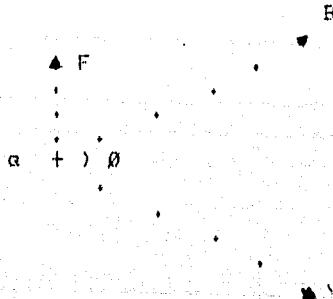
F = Fuerza magnética [Newtons].

q = Carga [Coulombs].

B = Campo magnético. [Webers/m²].

v = Velocidad de la carga q. [m/seg].

θ = Ángulo que forman la velocidad y el campo. [Grados].



De la ecuación anterior:

$$B = F / (\alpha v \sin \theta)$$

Donde B es una magnitud vectorial que recibe el nombre de campo magnético, inducción magnética o densidad del flujo magnético.

Flujo magnético.

$$Q = B \cos \theta \cdot dA$$

Si B es uniforme y normal al área

$$Q = B \cdot A \quad [\text{Maxwell}]$$

Obteniéndose que el flujo magnético es igual a la intensidad del campo magnético por el área que atraviesa.

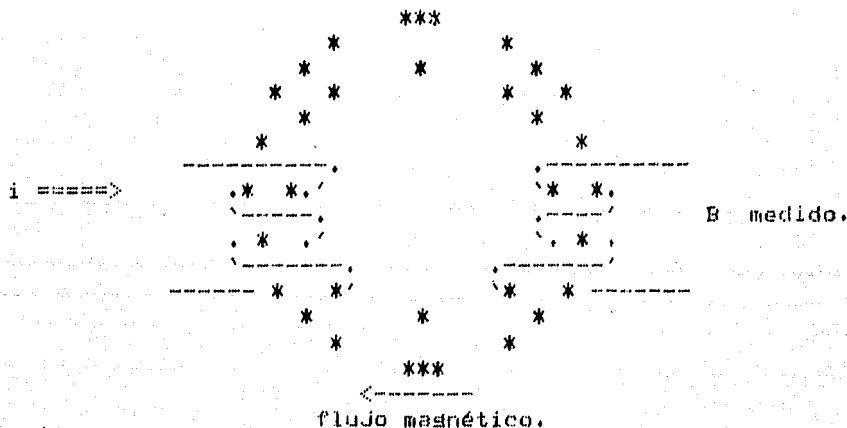
Propiedades magnéticas de la materia.

Paramagnetismo.— Son aquellas sustancias cuyas partículas se alinean a lo largo del campo magnético. La "B" calculada en una sustancia paramagnética es mayor que la "B" calculada en el vacío "B₀".

Diamagnéticas.— Son aquellas sustancias cuyas partículas se alinean perpendicularmente al campo magnético. La "B" calculada de una sustancia diamagnética es menor que la calculada en el vacío.

Ferromagnéticas.— Son sustancias paramagnéticas que se alinean con mucha intensidad. En una sustancia ferromagnética puede haber flujo magnético, aún en ausencia de un campo exterior. La "B" calculada en una sustancia ferromagnética es mucho mayor que la "B" calculada en el vacío.

Anillo de Rowland.



La densidad de flujo en el vacío es:

$$B_0 = U_0 * (n * i / l) \quad \text{donde:}$$

B_0 = Densidad de flujo en el vacío.

n = Número de vueltas del alambre.

i = Corriente de magnetización.

l = Longitud del alambre.

U_0 = Permeabilidad magnética en el vacío.

$$U_0 = 12.57 \times 10^{-7} \quad [W/A * m]$$

La densidad de flujo de una sustancia cualquiera sería :

$$B = U * (n * i / l) \quad \text{donde:}$$

U = Permeabilidad magnética de la sustancia .

Si efectuamos un cociente U/U_0 y lo llamamos permeabilidad magnética relativa " K_m ", la ecuación quedaría de la siguiente forma:

$$B = K_m * U_0 * (n * i / l) \quad \text{donde:}$$

K_m ---	{	< 1	En una sustancia diamagnética.
		= 1	En el vacío.
		> 1	En una sustancia Paramagnética.
		>> 1	En una sustancia ferromagnética.

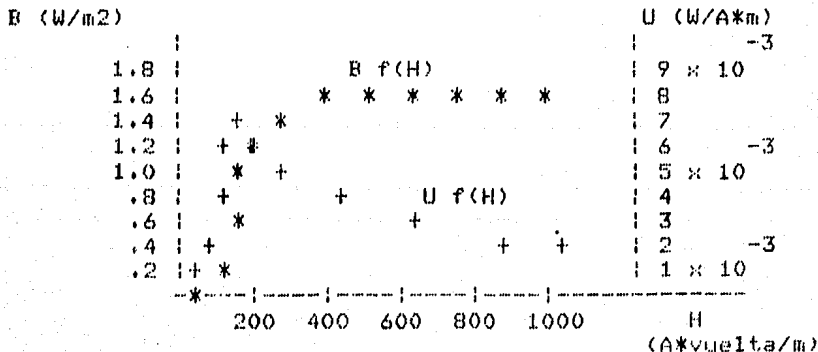
La fuerza que produce un campo magnético se le llama excitación magnética " H " y es igual a $n * i / l$. Por lo que la fórmula de la densidad de campo magnético nos quedaría :

$$B = U * (n * i / l)$$

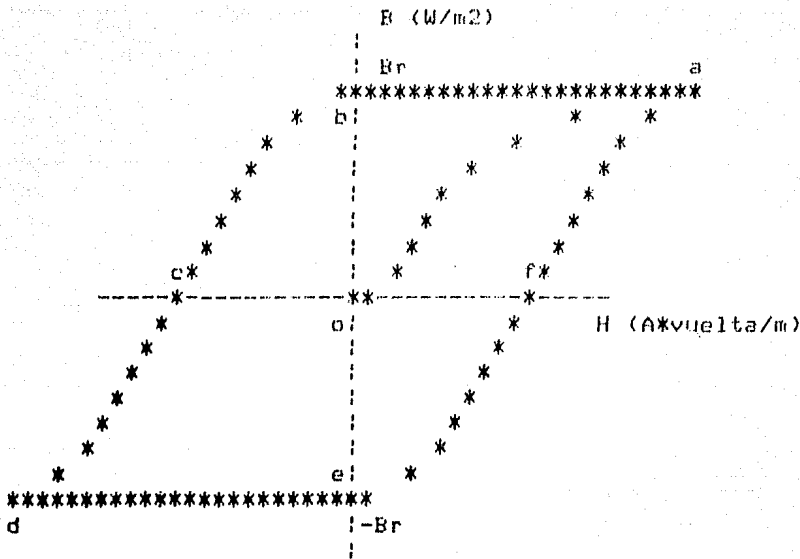
$$B = U * H$$

$$B = K_m * U_0 * H$$

Curva de imantación del Hierro templado.



Ciclo de Histéresis.



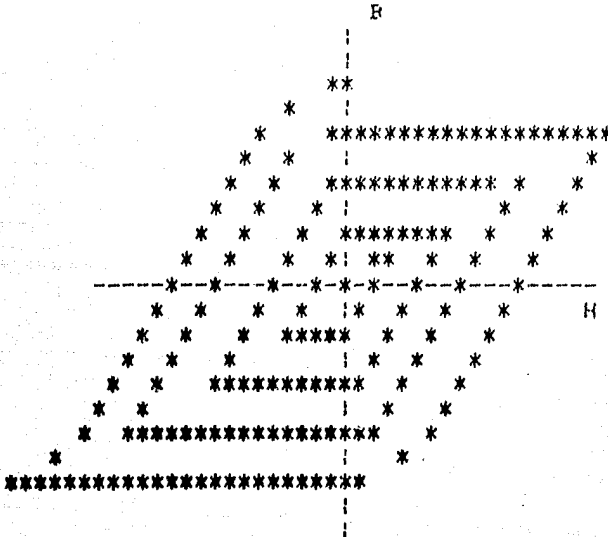
Al aplicarse una excitación magnética "H" a un material ferromagnético que no ha sido magnetizado, se sigue la ruta "oa" llegando al punto "a". Si a continuación la H se suprime "H=0" el material ferromagnético sigue la ruta "ab" hasta llegar al punto "b", como podemos observar existe un valor de "B" al cual llamaremos "Br" (Magnetismo remanente o sea el magnetismo que queda por ser un material ferromagnético).

Ahora bien si se aplica una excitación magnética "H" en sentido contrario al anterior, hasta llegar al punto "c" en donde el valor de la densidad del flujo magnético es cero. A tal excitación magnética le llamaremos fuerza coercitiva "Hc". Note que la fuerza coercitiva es la cantidad de excitación magnética "H", necesaria para anular la densidad de flujo magnético "B" después de que el material ha sido imantado.

Continuando nuestro recorrido del ciclo de histéresis en el cual nos encontramos en el punto "c", si seguimos aplicando una mayor "H" llegaremos al punto "d" en el cual se tendrá un valor de "B" igual al del punto "a" negativo. Ahora si disminuimos el valor de "H" hasta "H=0", llegaremos al punto "e", en el cual existe un valor de "B" llamado "-Br" (magnetismo remanente). Si seguimos aumentando "H" llegaremos al punto "f" en donde podemos ver que el "B" es igual a cero, a esta excitación magnética se le llama también fuerza coercitiva que es igual a la del punto "c" pero con un valor positivo. Si volvemos a empezar el ciclo de histéresis llegaremos de nuevo al punto "a" repitiéndose el proceso.

Cuando la fuerza coercitiva es positiva, la corriente circula en el mismo sentido que las manecillas del reloj y viceversa cuando es negativa.

Para desmagnetizar un material ferromagnético se sigue el siguiente proceso:

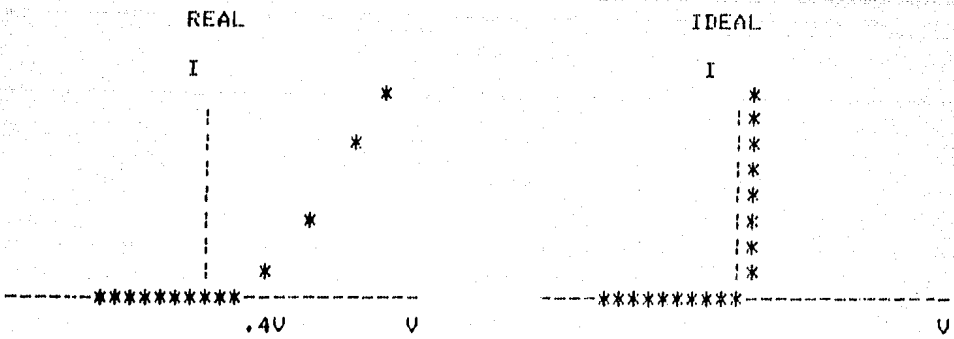


II.4 DIODOS.

Es un dispositivo creado con un material semiconductor, que permite el paso de corriente en un solo sentido (del ánodo al cátodo). Siempre y cuando el ánodo presente un potencial mayor que en el cátodo.

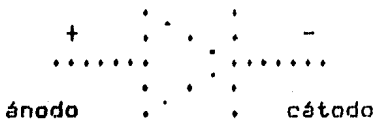


Gráficas de corriente contra voltaje del diodo.

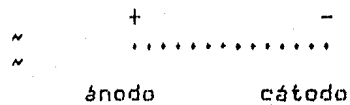


Comportamiento :

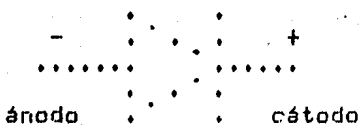
Polarización Directa.



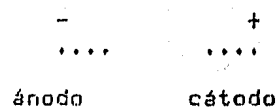
Switch Cerrado.



Polarización Inversa.



Switch Abierto.

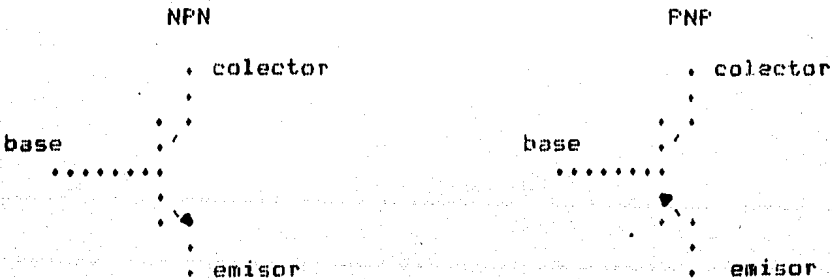


II.5 TRANSISTORES.

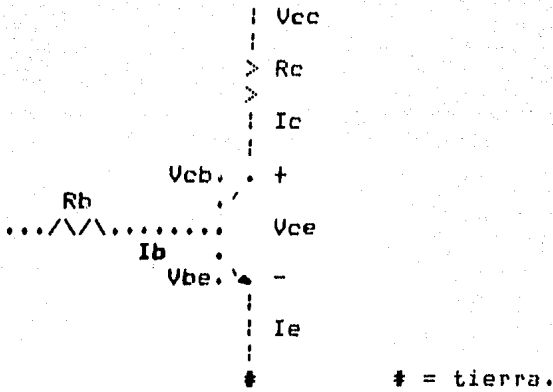
Un transistor es un dispositivo que está creado con tres capas semiconductoras.

Transistor Bipolar.

Existen dos tipos de transistor bipolar, el NPN (polarización positiva) y el PNP (polarización negativa).

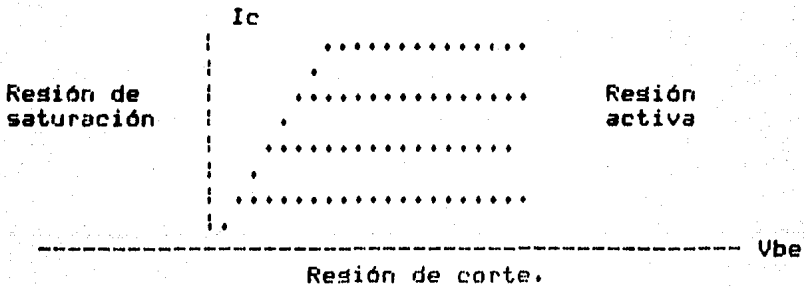


Comportamiento.



$$\begin{aligned}
 I_e &= I_c + I_b \\
 I_c &= B * I_b \\
 I_e &= B * I_b + I_b & I_e &= I_b * (B + 1) \\
 V_{ce} &= V_{cb} + V_{be}
 \end{aligned}$$

Gráfica I_c contra V_{be} .



En la región de saturación:

El transistor se comporta como un switch que deja pasar la corriente.

$$\begin{aligned}
 I_c &= (V_{cc} - V_{ce.sat}) / R_c \\
 V_{ce.sat} &\sim 0.2 \text{ V} \\
 V_{be} &\sim 0.65 \text{ V} \\
 V_{cb} &\sim -0.55 \text{ V}
 \end{aligned}$$

En la región de corte :

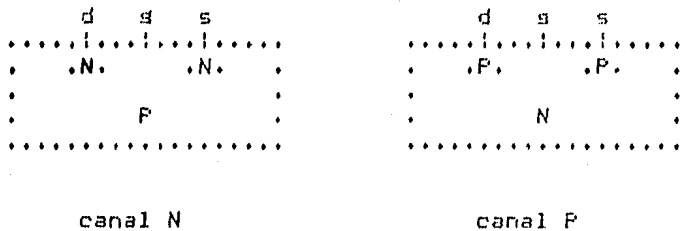
El transistor se comporta como un switch desconectado, no deja pasar la corriente.

$$\begin{aligned}
 V_{ce} &= V_{cc} \\
 I_c &= 0 \text{ A.}
 \end{aligned}$$

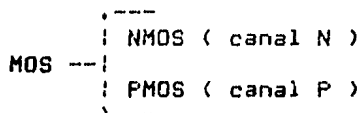
Transistores de efecto de campo "MOS".

Los transistores MOS surgieron por la necesidad de aumentar la confiabilidad y la inmunidad al ruido.

La configuración física de un transistor MOS es la siguiente

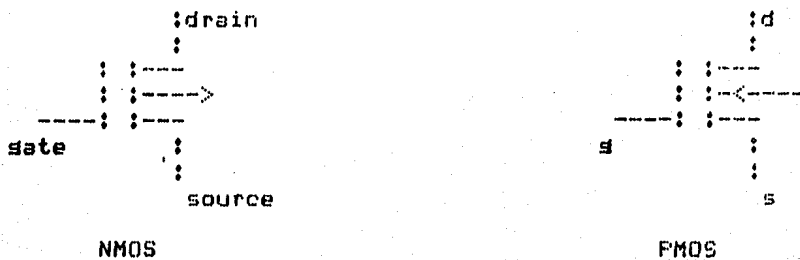


Como se puede observar está constituido por un cristal que puede ser de material N o P, en el cual se realizan dos difusiones de impurezas que deben ser del tipo contrario al del cristal. Por lo tanto existen dos tipos de transistores MOS.



En un transistor NMOS los portadores de carga son negativos (electrones), mientras que en un transistor PMOS los portadores de carga son positivos. (huecos).

El NMOS es aproximadamente tres veces mas rápido que PMOS.

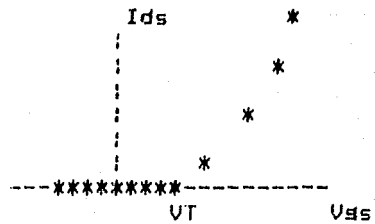
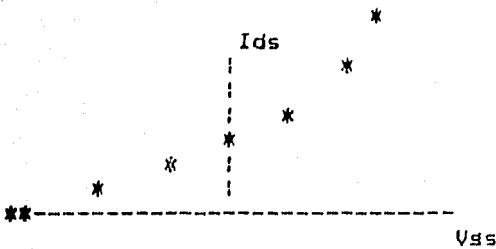


La flecha que se encuentra entre el drain y el source nos indica de qué tipo de canal es el transistor. Si la flecha apunta hacia el transistor indica que se trata de un canal P. Y si la flecha apunta hacia afuera del transistor indica que se trata de un canal N.

La zona que se encuentra entre el source y el drain puede estar enriquecida (Enhancement) en los portadores. Esto quiere decir que un transistor enriquecido para que haya corriente I_{ds} es necesario que exista un voltaje mínimo de umbral ' V_T '. Ahora bien en un transistor empobrecido existe una corriente I_{ds} cuando V_{gs} es nulo.

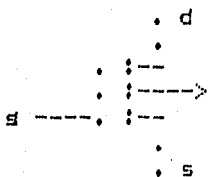
Transistor empobrecido

Transistor enriquecido

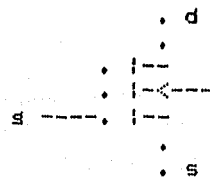


En un transistor enriquecido la línea que está entre drain y source está cortada (!) (no hay conducción hasta que $V_{gs} > V_T$). Mientras que en un transistor empobrecido la línea entre drain y source está punteada (:) (hay conducción cuando $V_{gs} = 0$).

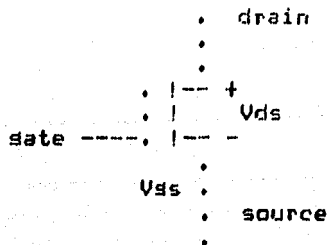
Transistor empobrecido con canal N



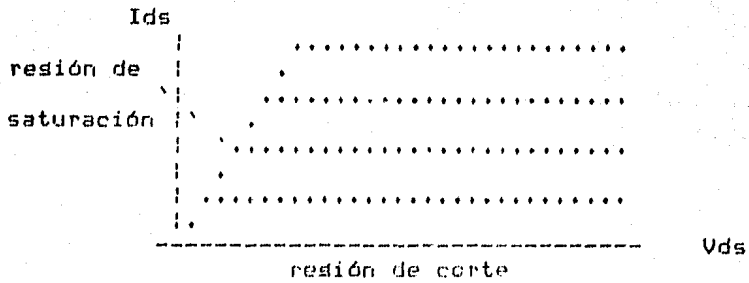
Transistor enriquecido con canal P



Comportamiento:



Gráfica I_{ds} contra V_{ds} .



Si $V_{gs} > V_T$ el transistor se encuentra operando en la zona de saturación:

$$V_{ds} > V_{gs} - V_T$$

$$I_{ds} = K * (V_{gs} - V_T)^2$$

$$K = (U * E * W) / (2 * T * L)$$

donde:

- U = movilidad del portador en el canal
- E = constante dieléctrica del óxido.
- T = grosor del óxido.
- W = ancho del canal.
- L = longitud del canal.

Cuando $V_{gs} < V_T$ el transistor se encuentra en la zona de corte.

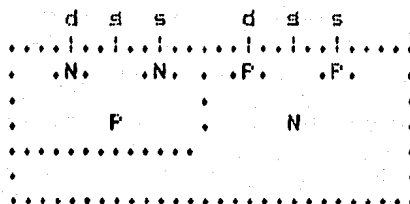
$$V_{ds} < V_{gs} - V_T$$

$$I_{ds} = K * [2 * (V_{gs} - V_T) * V_{ds} - V_{ds}^2]$$

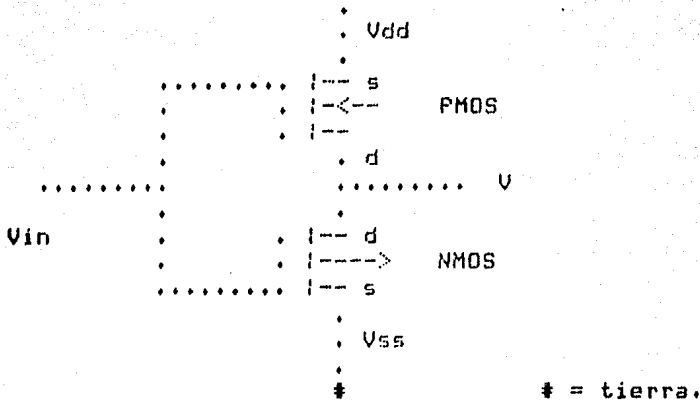
$$K = (U * E * W) / (2 * T * L)$$

Transistores CMOS.

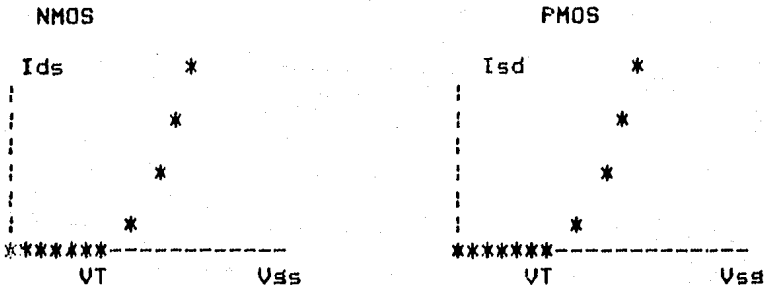
Los transistores CMOS surgen con la combinación de un transistor PMOS con un NMOS.



Inversor básico en CMOS



La característica principal es que no conducen ambos transistores a la vez.



Analizando el circuito inversor tenemos:

Si $V_{in} = 0$

El transistor NMOS está en corte, mientras que el PMOS está en saturación, el voltaje de salida $V_{out} = V_{dd}$ e $I_{dd} = 0$.

Ahora si $V_{in} = V_{dd}$:

El transistor NMOS está en saturación, mientras que el PMOS está en corte, el $V_{out} = 0$ e $I_{dd} = 0$.

II.6 ELEMENTOS LOGICOS.

La característica principal es que manejan señales binarias (0 y 1), tanto en sus entradas como en sus salidas.

Solo existen dos niveles de voltaje, Voltaje alto ("VH" 3 a 5 V) y Voltaje bajo ("VL" 0 a 1.5 V).

Lógica positiva significa que VH es verdadero y un VL es falso.

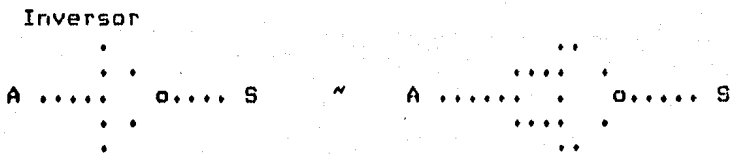
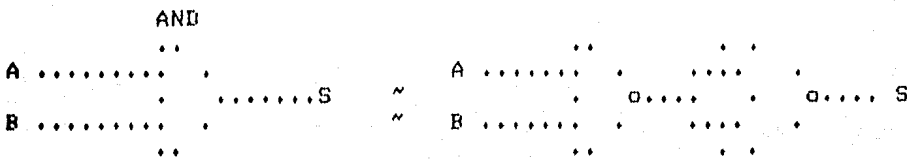
Lógica negativa significa que VH es falso y un VL es verdadero.

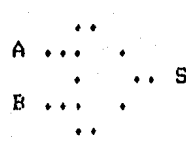
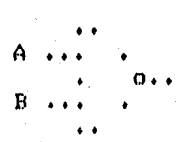

Una compuerta lógica es un dispositivo electrónico cuya salida corresponde a una función booleana y cuyo valor está determinado por los valores de sus líneas de entrada. (Tabla de verdad)

Compuertas lógicas

Existen dos tipos de compuertas elementales que son la NAND y la NOR, todas las restantes compuertas son combinaciones de las dos anteriores.

Ejemplo:



Compuerta	Símbolo	Función Booleana	Tabla de Verdad															
AND		$S = A \cdot B$ $S = AB$	<table border="1"> <tr><td>A</td><td>B</td><td>S</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>0</td></tr> <tr><td>1</td><td>0</td><td>0</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	S	0	0	0	0	1	0	1	0	0	1	1	1
A	B	S																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
NAND		--- $S = A \cdot B$ -- $S = AB$	<table border="1"> <tr><td>A</td><td>B</td><td>S</td></tr> <tr><td>0</td><td>0</td><td>1</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>0</td></tr> </table>	A	B	S	0	0	1	0	1	1	1	0	1	1	1	0
A	B	S																
0	0	1																
0	1	1																
1	0	1																
1	1	0																
OR		$S = A + B$	<table border="1"> <tr><td>A</td><td>B</td><td>S</td></tr> <tr><td>0</td><td>0</td><td>0</td></tr> <tr><td>0</td><td>1</td><td>1</td></tr> <tr><td>1</td><td>0</td><td>1</td></tr> <tr><td>1</td><td>1</td><td>1</td></tr> </table>	A	B	S	0	0	0	0	1	1	1	0	1	1	1	1
A	B	S																
0	0	0																
0	1	1																
1	0	1																
1	1	1																

	. . .				A B S
NOR	A	o.. S	S=A+B	0 0 1
	B			0 1 0
		.			1 0 0
		.			1 1 0

Amplificador de corriente	. . .				A S
	A S	S=A	1 1
		.			0 0
		.			

Inversor	. . .			-	A S
	A	o.. S	S=A	1 0
		.			0 1
		.			

XOR	S=A+B	A B S
	A S	- -	0 0 0
	B		S=AB+AB	0 1 1
		.			1 0 1
	.			1 1 0	

XNOR	S=A B	A B S
	A	o.. S	--	0 0 1
	B		S=AB+AB	0 1 0
		.			1 0 0
	.			1 1 1	

La construcción de estos dispositivos electrónicos por medio de semiconductores y montados en un paquete de cerámica ó plástico y patas externas dan como origen a los circuitos integrados (CHIPS). Los cuales presentan grandes ventajas como son:

- Reducción de tamaño.
- Menor consumo de potencia.
- Mayor confiabilidad.
- Más baratos.
- Más rápidos.
- Facilidad al diseñar, etc.

Los circuitos integrados se clasifican por el número de compuertas que contienen o por una complejidad similar.

C.I. -	SSI (SMALL SCALE INTEGRATION)	menos de 12 compuertas.
	MSI (MEDIUM SCALE INTEGRATION)	entre 12 y 100 compuertas.
	LSI (LARGE SCALE INTEGRATION)	entre 100 y 1000 compuertas.
	VLSI (VERY LARGE SCALE INTEGRATION)	más de 1000 compuertas.

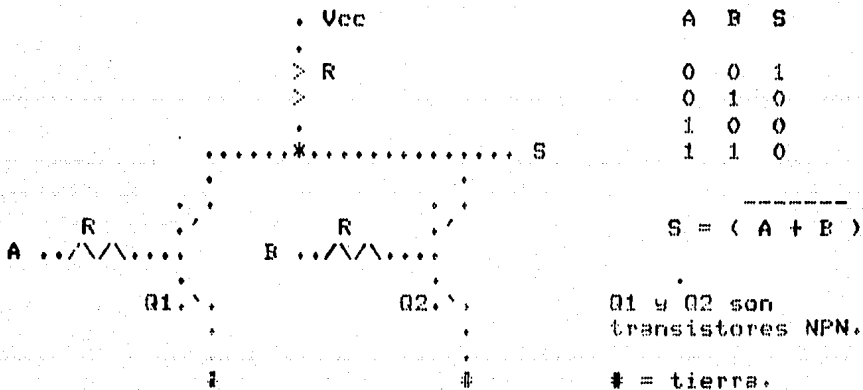
II.7 PRINCIPALES FAMILIAS LOGICAS.

Fam. Lógicas.	RTL (RESISTOR TRANSISTOR LOGIC)
	DTL (DIODE TRANSISTOR LOGIC)
	TTL (TRANSISTOR TRANSISTOR LOGIC)
	MOS (METAL OXIDE SEMICONDUCTOR)
	CMOS (COMPLEMENTARY MOS).

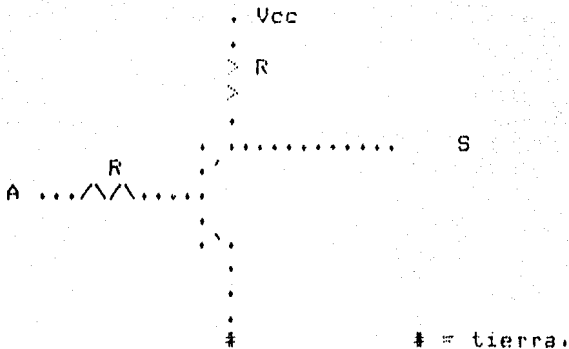
II.7.1 LOGICA RESISTENCIA-TRANSISTOR (RTL).

Esta tecnología utiliza una resistencia y un transistor por cada línea de entrada por ejemplo:

NOR de dos entradas, usando lógica positiva.



Analizando solo Q1 tendríamos:



Si "A" tiene un voltaje bajo el transistor Q1 está en corte y S tendrá un voltaje alto.

Ahora si "A" tiene un voltaje alto el transistor Q1 satura (circula corriente) y en S se tendrá un voltaje bajo, VS1 ~ 0.2 V.

Como se puede observar el circuito se comporta como un inversor.

A	S
0	1
1	0

Volviendo al circuito NOR de dos entradas:

La salida S estará en alto solo cuando las dos entradas (A y B) estén a un voltaje bajo. Ahora bien si alguna ó ambas de las entradas (A y B) están a un voltaje alto, la salida tendrá un voltaje bajo.

Usando ahora lógica negativa:

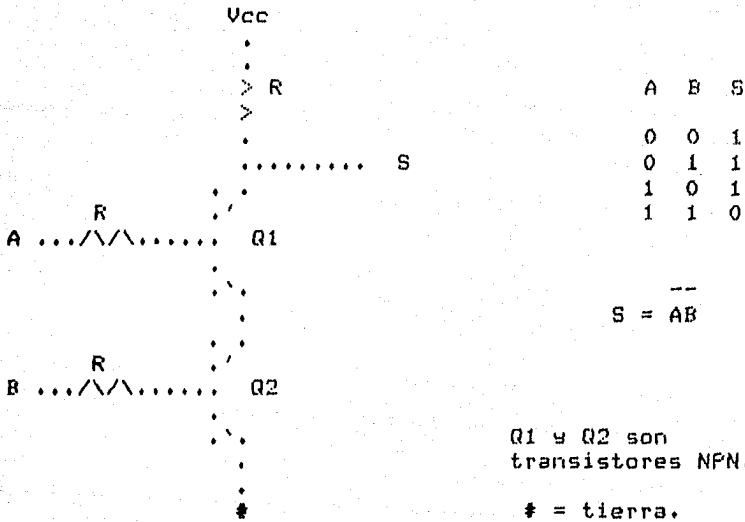
VH -----> falso VL -----> verdadero

Si alguna de las entradas "A o B" es falsa " 1 " , la salida será verdadera " 0 ". Ahora bien si ambas entradas son verdaderas " 0 " la salida es falsa.

Concluyendo:

El mismo circuito para NOR (lógica positiva) , se comporta como una compuerta NAND.(lógica negativa).

Compuerta NAND utilizando RTL y l6gica positiva.



Si alguna de las dos entradas est a un voltaje bajo "VL" la salida es verdadera. "VH".

Solo cuando las dos entradas estn a un voltaje alto, la salida es falsa "VL".

Algunas caracteristicas de la familia RTL son:

Bajo costo.

Disipaci3n de potencia (~ 24 mW).

Margen de ruido (~ 0.25 V).

(Es la capacidad que tiene una compuerta para no responder a variaciones de potencial debidas a ruido).

Retraso por propagaci3n (~ 12 nseg).

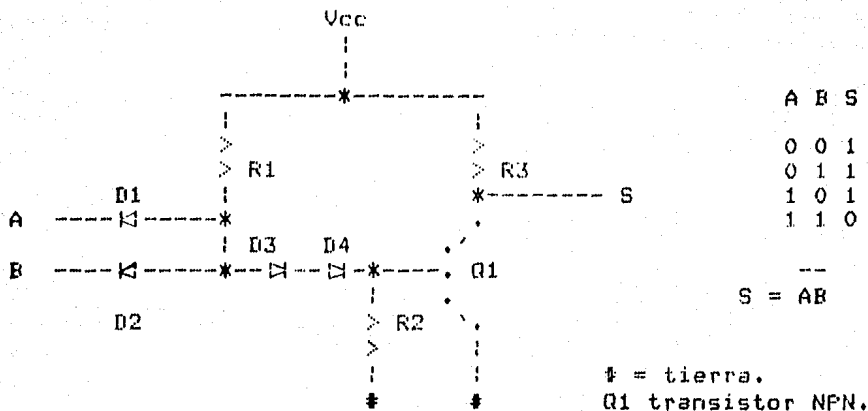
(Es el tiempo que tarda en responder una compuerta).

Frecuencia mxima de operaci3n (~ 5 MHz).

Voltaje de la fuente de poder (3.6 a 5 V).

II.7.2 LOGICA DIODO-TRANSISTOR. (DTL).

Compuerta NAND de dos entradas usando l3gica positiva.



Cuando A y B est3n a un voltaje alto, los diodos D1 y D2 no conducen, mientras que D3 y D4 conducen y hacen que el transistor Q1 sature por lo que a la salida 'S' habr3 un voltaje bajo, ~ 0.2 V.

D3 y D4 provocan que haya un voltaje de umbral y esto es para que cuando algunas de las entradas sea bajas, el transistor "Q1" no funcione, obteni3ndose a la salida un voltaje alto.

Algunas caracteristicas de DTL son:

Fan out m3ximo de 10.

(El Fan-out nos indica el n3mero de cargas que puede manejar cada una de las salidas).

Frecuencia t3pica de operaci3n (10 MHz).

Poca inmunidad al ruido.

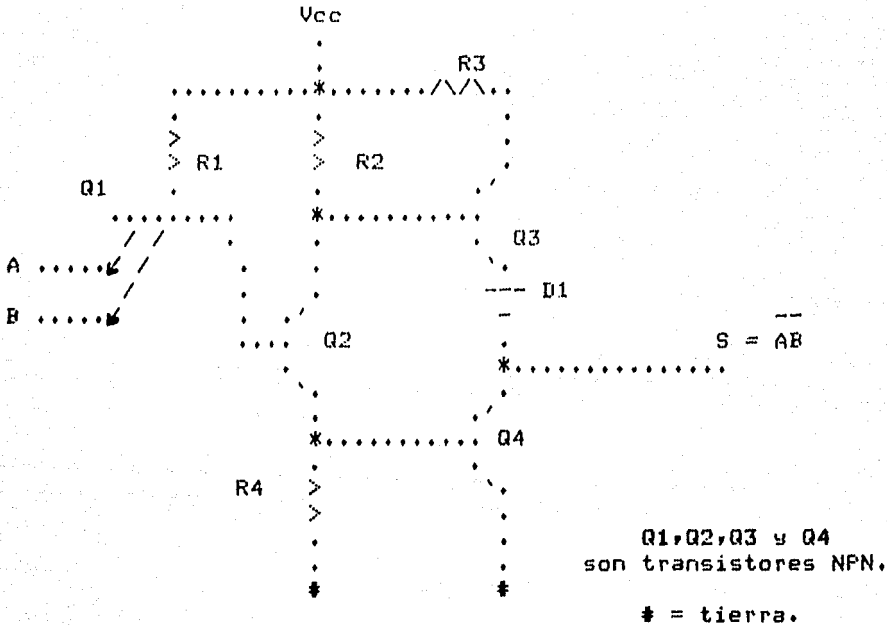
Retraso por propagaci3n (~ 20 nseg).

Disipaci3n de potencia (~ 5 mW).

Bajo costo.

II.7.3 LOGICA TRANSISTOR-TRANSISTOR. (TTL).

Compuerta NAND de dos entradas usando l6gica positiva y tecnolog1a TTL.



El transistor multiemisor Q1 realiza la misma funci3n que los diodos D1, D2 del circuito NAND de DTL visto anteriormente.

Cuando alguno de los emisores del transistor Q1 est1 conectado a un voltaje bajo, los transistores Q2 y Q4 est1n en corte mientras Q3 satura, conduciendo el diodo D4, obteniéndose un voltaje alto a la salida.

Si los dos emisores del transistor Q1 est1n conectados a un voltaje alto, el transistor Q2 satura, al igual que Q4, mientras que Q3 est1 en corte, obteniéndose a la salida un voltaje bajo.

Algunas caracteristicas de la familia TTL.

Voltaje de la fuente de poder (5 V).

Disipaci3n de potencia (~ 20 mW).

Bajo costo.

Margen de ruido (~ 0.4 V).

Fan-out (~ 12).

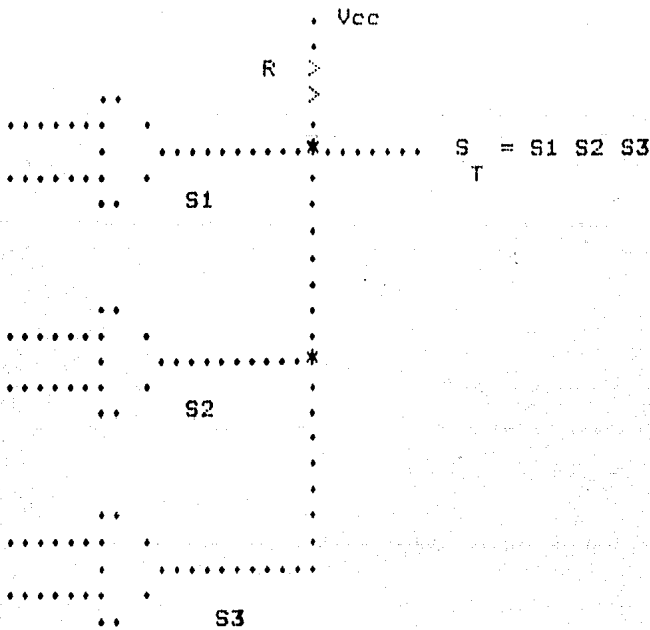
Retraso Por Propagación (~ 6 nsos).

Cuando se deja una pata al aire es igual a "1" lógico.

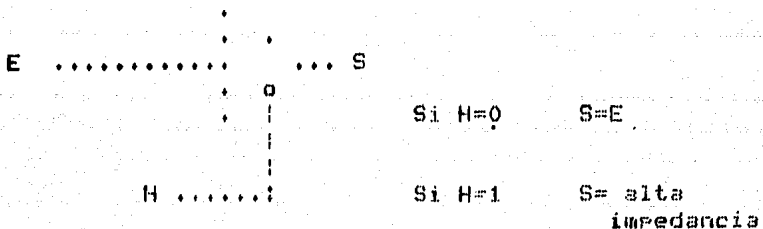
Los Circuitos integrados TTL pueden tener salidas Open-colector, Three-state o Totem-pole.

a) Open-colector. Se necesita poner una resistencia (~ 250 ohms) entre la pata de salida y Vcc, para que funcione.

Se pueden formar AND alambrada (WIRE-AND) conectando entre sí varias salidas y una resistencia a Vcc.

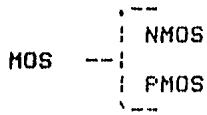


b) Three-state. Su salida puede tomar tres estados "0", "1" y alta impedancia, según el valor del control de habilitación (H).

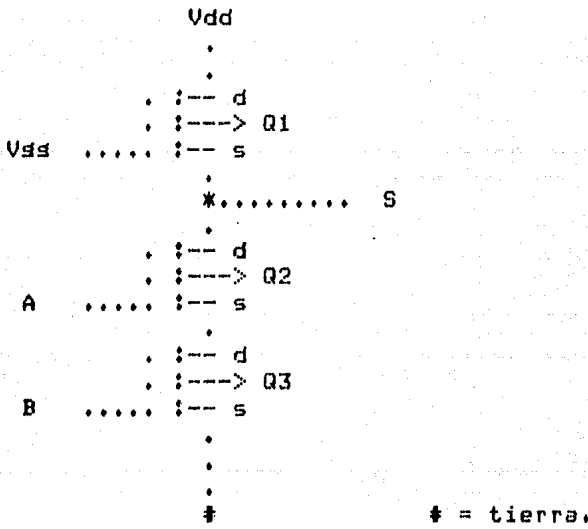


c) Totem-pole. Estos circuitos tienen un tiempo de respuesta pequeño, tienen un fan-out alto y su salida es estandar.

II.7.4 METAL OXIDE SEMICONDUCTOR. (MOS),



Compuerta NAND, usando lógica positiva y tecnología MOS.



Si en cualquiera de las entradas (A o B) hay un voltaje bajo, el transistor correspondiente estará en corte por lo que en la salida habrá un voltaje alto. Ahora bien si en ambas entradas están a un voltaje alto, los dos transistores saturan, obteniéndose a la salida un voltaje bajo.

Algunas características de la familia MOS.

El retraso por propagación es mayor que en TTL.

Bajo consumo de potencia.

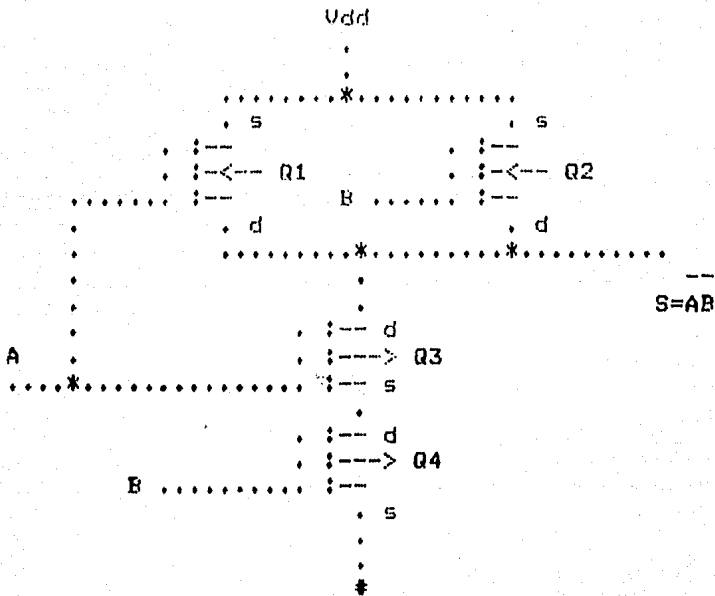
PMOS. Polarización positiva, no compatible con TTL.

NMOS. Polarización negativa, compatible con TTL.

II.7.5 COMPLEMENTARY METAL OXIDE SEMICONDUCTOR. (CMOS),

Compuerta NAND de dos entradas con CMOS enriquecido.

Usando lógica positiva.



Si alguna de las entradas está a un voltaje bajo, el transistor tipo P correspondiente estará en saturación y el transistor tipo N correspondiente estará en corte, obteniéndose a la salida un voltaje alto.

Ahora bien si las dos entradas se encuentran a un voltaje alto, los transistores tipo P (Q1,Q2) estarán en corte, mientras que los transistores tipo N (Q3,Q4) estarán en saturación, obteniéndose a la salida un voltaje bajo.

Algunas características de CMOS.

Compatible con TTL.

- **Alto costo.**

- **Gran inmunidad al ruido.**

Gran densidad de componentes en un C.I.

- **Bajo consumo de potencia.**

Inmunidad a la temperatura.

- **Requiere solo una fuente de alimentación.**

Complejidad de fabricación.

- **Opera con fuentes ruidosas.**

- **Un Fan-out mayor de 50.**

CAPITULO III

MEMORIA PRINCIPAL

El objetivo del siguiente capítulo es el estudio de memorias que se utilizan como memoria principal, tales como memorias de semiconductores (RAM, ROM) y memorias ferromagnéticas (Ferritas).

III.1 INTRODUCCION

Memoria principal.-Es aquella memoria que se utiliza para almacenar los programas y datos que van a ser procesados o están siendo procesados por el CPU.

La memoria principal es también llamada memoria primaria, memoria central, etc.

Las tecnologías que se han usado para la fabricación de la memoria principal son la ferromagnética y la semiconductor.

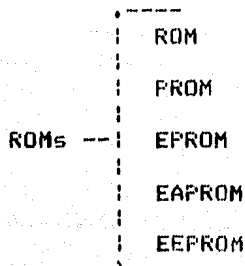
La ferromagnética fué la primera que se usó para la fabricación de memoria principal, pero a partir de los años sesenta se empezó a utilizar la tecnología semiconductor. El gran desarrollo de semiconductores con una muy alta escala de integración (VLSI), ha hecho que se siga usando hasta la fecha este tipo de tecnología, desplazando casi por completo a las memorias ferromagnéticas que tuvieron un gran auge en las primeras generaciones de computadoras.

Una memoria principal puede estar integrada a su vez por dos tipos de memoria que son:

Memorias de solo lectura (ROM) y memorias de lectura - escritura (RAM y ferritas).

Las memorias de solo lectura (ROMs), son aquellas memorias que unicamente permiten la operación de lectura.

Existen varios tipos de ROMs:



ROM. (Read only memory).

Memoria de solo lectura, la información es grabada por el fabricante en el momento de la construcción del circuito integrado. A este tipo de ROMs se le llama "ROM de máscara".

PROM. (Programmable read only memory).

Es una memoria de solo lectura, pero a diferencia de la anterior la información es grabada (programable) por el propio usuario, con ayuda de un dispositivo llamado programador. Una vez programada la PROM, la información no puede ser borrada o alterada.

EPROM. (Erasable PROM).

Es una ROM programable por el usuario, una vez programada puede ser borrada totalmente exponiéndola a una luz ultravioleta, pudiéndose ser nuevamente programada. (varias veces).

EAPROM. (Electrically alterable PROM).

EEPROM. (Electrically Erasable PROM).

Las EAPROM y EEPROM son otro tipo de ROMs programables por el usuario. Pueden ser borradas y reprogramadas (total o parcialmente) por medio de pulsos eléctricos. (miles de veces).

Las memorias de lectura y escritura (RAMs, Ferritas) son aquellas que permiten realizar con igual facilidad las operaciones de lectura y escritura (READ, WRITE) sobre ellas.

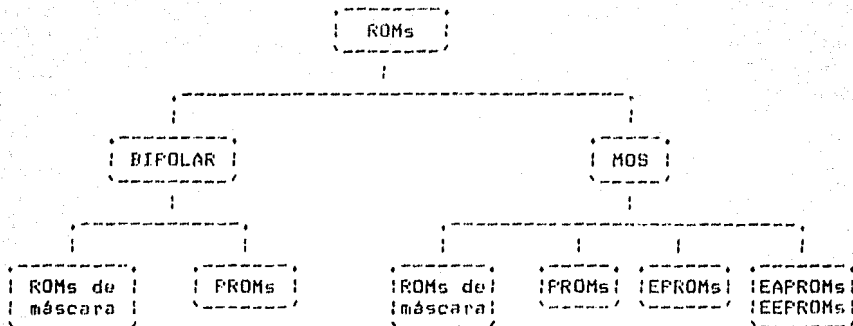
A las memorias de lectura y escritura de semiconductores se les conoce con el nombre de memorias RAMs, mientras que a las ferromagnéticas se les conoce con el nombre de memorias de ferritas o memorias de núcleos magnéticos.

III.2 MEMORIAS DE SOLO LECTURA (ROMs).

Las memorias ROM son utilizadas para almacenar información que solamente queremos leer, como por ejemplo para guardar el conjunto de instrucciones que tienen que ser ejecutadas para arrancar un sistema computacional cuando es encendido. (Boot-Strap).

Otras aplicaciones serían: el de guardar el sistema operativo, macroinstrucciones, códigos, funciones trigonométricas etc.

Las memorias ROM se clasifican de la siguiente manera:



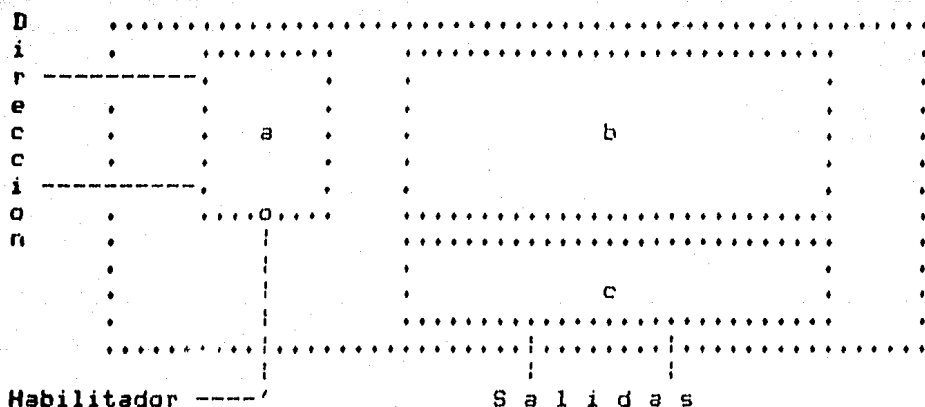
Existen dos tipos de tecnologías básicas en las ROMs, la bipolar y la MOS. Como se puede observar en la Bipolar solo hay ROMs de máscara y PROMs, mientras que en la MOS existen además las EPROMs, EAPROMs y EEPROMs.

La principal diferencia entre estas dos tecnologías es el tiempo de acceso. Las ROMs bipolares tienen un tiempo de acceso menor que las ROMs de tecnología MOS. Por consiguiente las bipolares tienen una disipación de potencia mayor que las MOS. Por otro lado las bipolares se fabrican principalmente con una capacidad de 1K a 4K, mientras que las MOS se hacen con una capacidad mayor entre 2K y 16K.

Las memorias ROMs son memorias de acceso aleatorio. Esto significa que el tiempo de acceso es constante para cualquier localidad que se quiera acceder, ya que el direccionamiento se realiza por medio de decodificadores.

Las memorias ROMs son no volátiles. Esto significa que retienen la información almacenada cuando se suspende el suministro de energía.

Estructura de las ROMs



Como se puede observar en la figura anterior, una ROM consiste principalmente de tres bloques:

- a) Bloque de direccionamiento.
- b) Bloque de almacenamiento.
- c) Bloque sensor.

El bloque de direccionamiento tiene por objetivo el de decodificar la dirección (A0-A_n) que se le da como entrada a la ROM y activar solamente una línea, seleccionándose una palabra de memoria. Este bloque para poder realizar su función puede estar integrado a su vez por uno o más decodificadores. (Resolón, columna etc).

El bloque de almacenamiento es donde se guarda la información. Este bloque consiste de un arreglo de celdas. Dependiendo de las características de la celda que se utilice, la ROM tomará diferentes nombres como PROMs, EPROM etc.

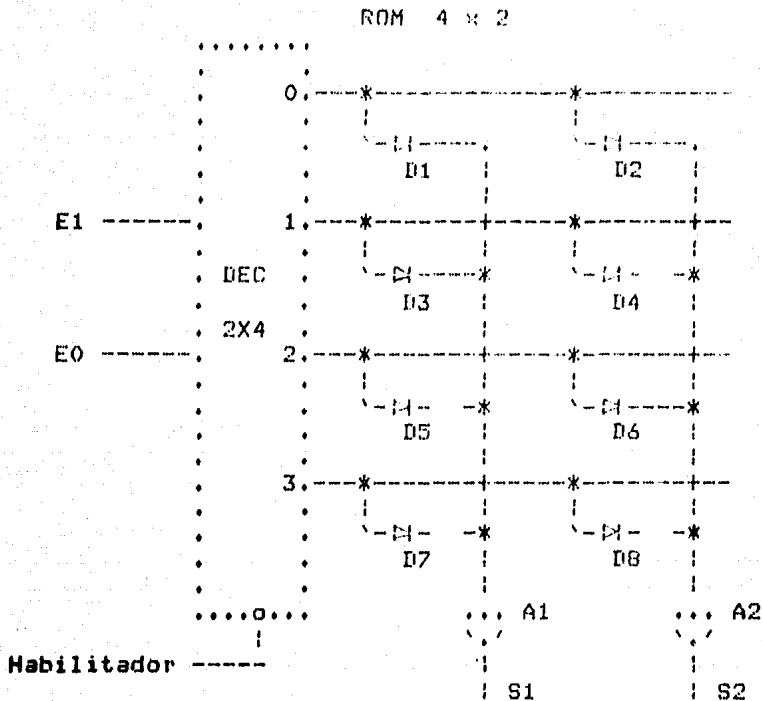
El bloque sensor está integrado por un conjunto de amplificadores que actúan como un registro intermedio (buffer) para los datos de salida. Este bloque puede estar controlado por un habilitador de salida de datos.

III.2.1 MEMORIA DE SOLO LECTURA TIPO MASCARA (ROM).

Las memorias ROMs de máscara son aquellas memorias que unicamente permiten la operación de lectura, además la información que queremos que contenga, es almacenada en el momento de la fabricación del circuito integrado. Para esto el fabricante se le da la tabla de verdad que queremos que cumpla la ROM. Por consiguiente si tenemos algún error en nuestra tabla, el circuito integrado ya no podrá ser corregido y por lo tanto nos puede salir bastante costoso.

Este tipo de ROM es conveniente solamente cuando se necesite una gran cantidad de circuitos integrados (calculadoras, relojes).

A continuación pasaremos a ver el Principio de operación de una ROM, con una organización de cuatro palabras de dos bits.



El bloque de direccionamiento está compuesto por un decodificador 2 x 4, por lo que con las dos líneas de direccionamiento podemos seleccionar entre cuatro palabras, en este caso cada palabra estará integrada de dos bits. El bloque de almacenamiento está integrado por los diodos D1-D8. El bloque sensor está integrado por los amplificadores A1-A2.

Si las líneas de direccionamiento E1, E0 están conectadas a tierra, el decodificador activará su línea número cero (voltaje alto) y las demás líneas de salida (1,2,3) estarán desactivadas (voltaje bajo). Podemos observar que el diodo D1 conduce, llevándole una corriente al amplificador A1, con lo cual en la salida S1 se tendrá un voltaje alto, obteniéndose un uno. Lo mismo sucede con el diodo D2, por lo tanto en la palabra cero habrán dos unos guardados. Ahora bien chequemos que pasa con alguna línea que no esté activada, por ejemplo la línea número dos del decodificador, la cual se encuentra a un voltaje bajo; como podemos observar en primer término, no existe conexión alguna entre el diodo D5 y el amplificador A1, pero si existe una conexión entre el diodo D6 y el amplificador A2, pero el diodo D6 se encuentra polarizado en inversa, por lo que no conduce.

Si $E1=0$ y $E0=1$, el decodificador activa su línea número 1 y desactivadas todas sus demás líneas (0,2,3). La línea número cero tiene un voltaje bajo por lo tanto los diodos D1 y D2 están en corte. La línea número uno se encuentra a un voltaje alto por lo que el diodo D3 está en conducción, obteniéndose un uno en S1. El diodo D4 no funciona por no tener conexión con el amplificador A2.

Continuando el análisis veremos que la tabla de verdad de la ROM sería:

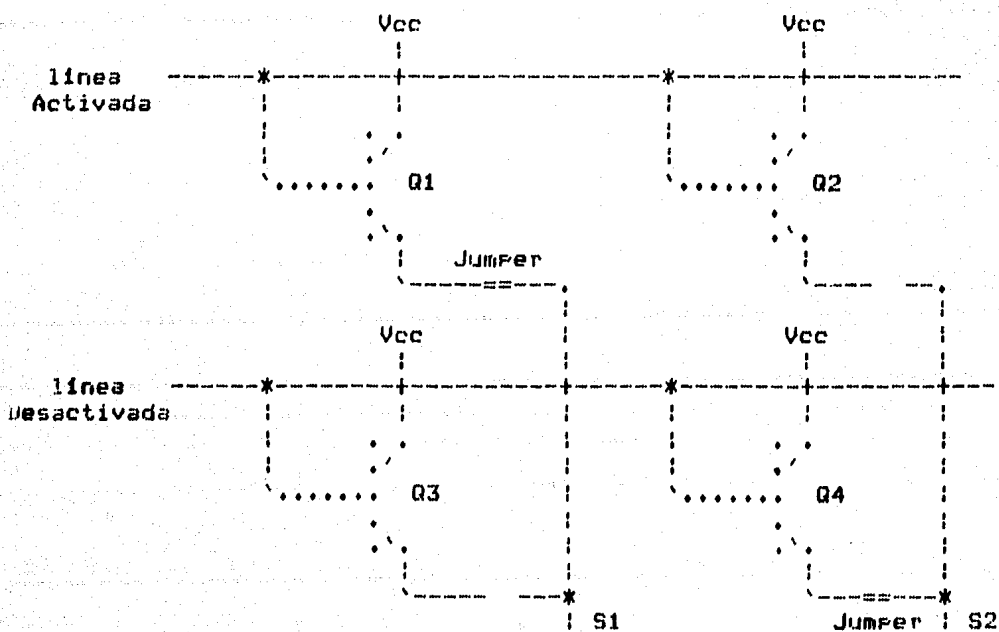
E1	E0	S1	S2
0	0	1	1
0	1	1	0
1	0	0	1
1	1	0	0

Con lo cual podemos concluir que en donde haya conexión entre el diodo y la línea del amplificador, esa celda tendrá almacenado un uno y en donde no haya conexión esa celda tendrá almacenado un cero.

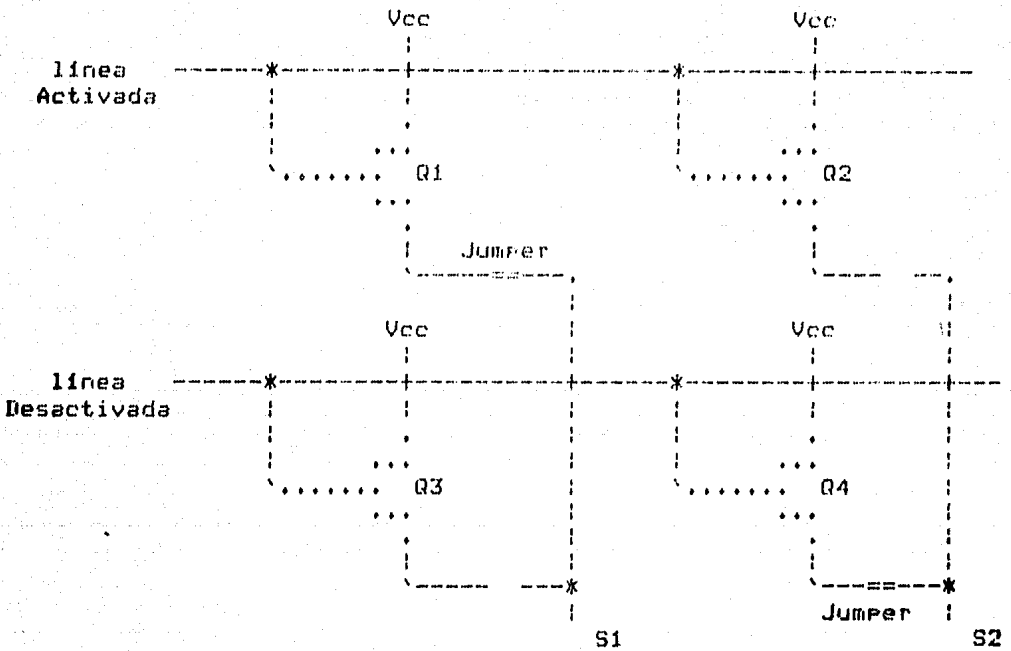
El fabricante es el que une o nó al diodo con la línea, por medio de un contacto de metal el cual recibe el nombre de "JUMPER".

Comunmente en lugar de los diodos se utilizan transistores Bipolares o MOS. El colector o drain están conectados a Vcc, la base o gate esta conectada a la línea correspondiente, del decodificador y el emisor o source a la línea de salida correspondiente por medio del "JUMPER".

Celdas con transistores Bipolares.



Celdas con transistores MOS.



Como se puede observar, la línea activada del decodificador (Voltaje alto) hace funcionar al transistor Q1 (bipolar o Mos) y si está colocado el contacto de metal (Jumper) respectivo, tal celda tendrá un uno almacenado, si no tiene colocado el Jumper, tendrá un cero almacenado, ya que no hay paso de corriente a S2.

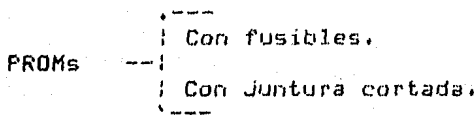
Ahora por lo que respecta a la línea no activada, ninguno de los transistores Q3 y Q4 funciona, por lo cual se encuentran en corte y no intervienen en las salidas respectivas.

En conclusión las ROMs de máscara son memorias de lectura solamente, que el fabricante programa a la hora de la construcción del circuito integrado, poniéndole un Jumper a la celda que requiere guardar un uno. Este tipo de ROM solo conviene cuando se requieren miles de ellos. (Fabricación masiva).

III.2.2 MEMORIAS DE SOLO LECTURA PROGRAMABLES (PROMS).

Las PROMs son memorias de solo lectura, programables por el usuario con la ayuda de un dispositivo llamado programador. Una vez programada la PROM, no se le puede cambiar los datos almacenados. Por lo que hay que tener cuidado al programarla. Las PROMs se compran en estado virsen (todas las localidades tienen almacenados puros ceros o puros unos).

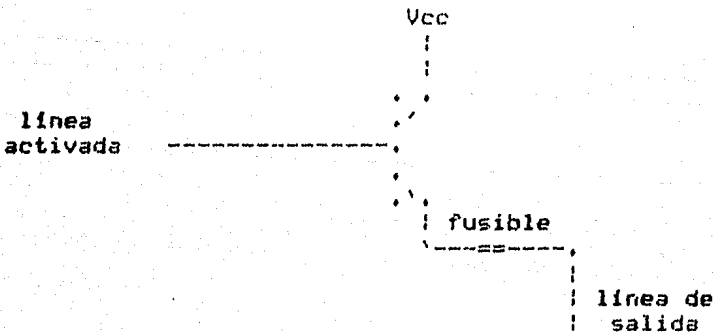
Existen principalmente dos tipos de PROMs.



PROMs con fusibles.

Durante el proceso de fabricación de las PROMs, a cada celda de almacenamiento se le agrega un pequeño fusible, el cual conecta al emisor del transistor con la línea de salida correspondiente, de esta forma al comprarse una PROM de fusibles esta tiene guardados puros unos, teniéndose que programar el valor contrario.

Una celda de una PROM con fusible sería:



El proceso de programar la celda consiste en fundir el fusible, para tener un cero guardado.

Se emplean dos tipos de fusibles principalmente que son :

- a) Fusible de níquel-cromo. (Nichrome fuse)
- b) Fusible de silicio policristalino. (Polysilicon fuse)

PROMs con fusible de níquel-cromo. El fusible es una capa delgada de níquel y cromo, el cual une al transistor con la línea de salida correspondiente. Al aplicarse la corriente del dispositivo de programación, esta hace que la aleación níquel-cromo se infle y se abra la conexión, escribiéndose un cero.

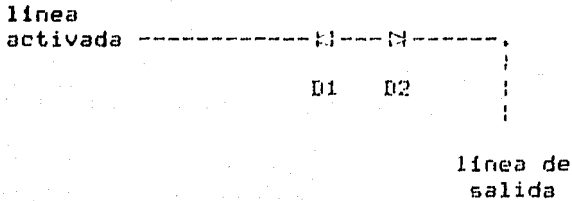
PROMs con fusible de silicio policristalino.

El fusible está hecho con silicio policristalino. Al aplicársele una corriente de programación que varía entre 20 y 30 mA. Hace que el material se oxide, produciéndose un material aislante.

PROMs con Juntura cortada. (Shorted Junction).

Las PROMs de Juntura cortada consisten en establecer una conexión, destruyendo un elemento de aislamiento.

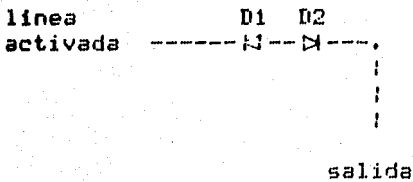
Una celda de este tipo de FROM sería:



Esta celda consiste de dos diodos D1, D2 en oposición. El diodo D1 está polarizado en inversa y si se le aplica una fuerte corriente en sentido inverso se causa un corto entre el cátodo y el ánodo.

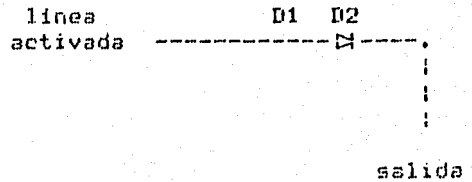
Estas PROMs en estado virgen contienen puros ceros almacenados.

Celda en estado virgen



un "cero" almacenado

Celda después de programarla

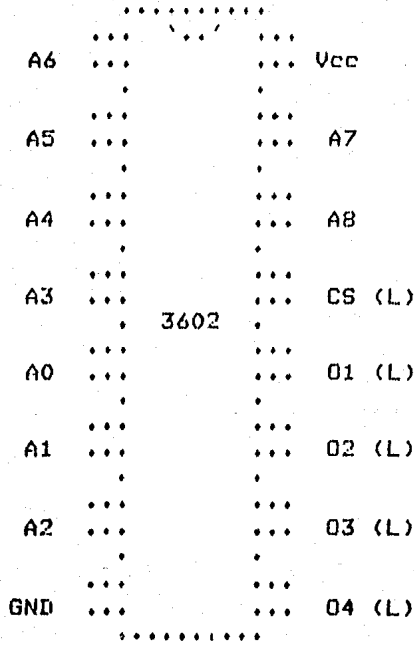


un "uno" almacenado

PROM # 3602.

La PROM # 3602 es una memoria de lectura solamente, programable por el usuario. Tiene una capacidad de 2048 bits, con una organización interna de 512 palabras de 4 bits cada una. Sus salidas son open collector, con lo cual se pueden formar ANDs alambradas que nos permiten poder juntar varios circuitos aumentando la capacidad de la memoria.

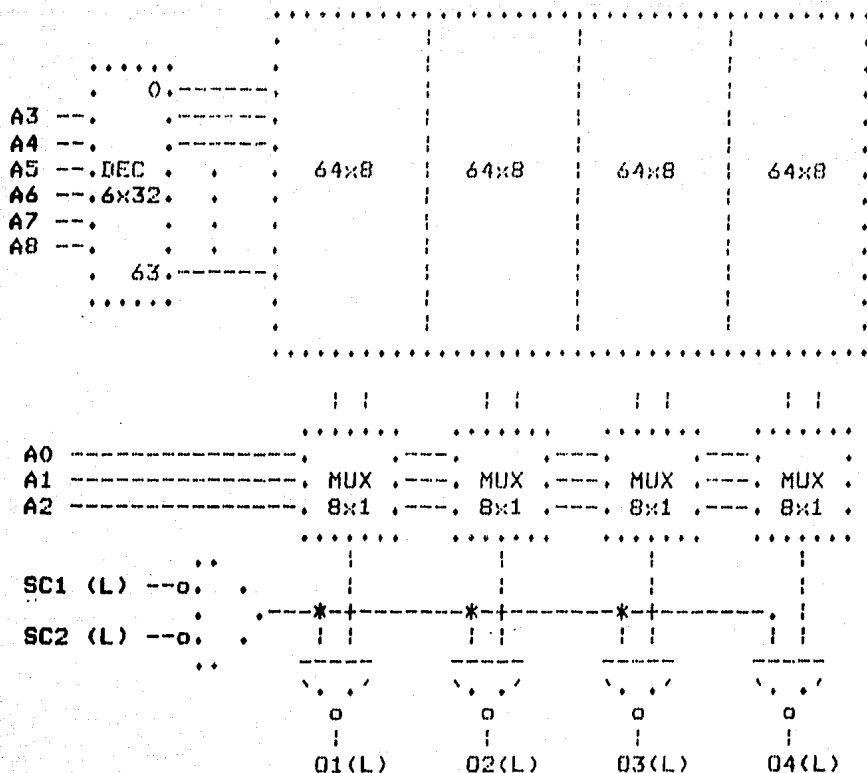
La configuración de patas del 3602 es la siguiente:



Donde A0-A8 son las líneas de entrada de direccionamiento. 01-04 son las líneas de datos de salida, note que son verdaderas cuando están a un nivel bajo. CS(L) es la línea de entrada del chip select (línea de control de habilitación del chip). GND tierra. Vcc Voltaje de alimentación. 5 V.

Diagrama de bloques de la estructura interna de la
 PROM # 3602.

64 x 32



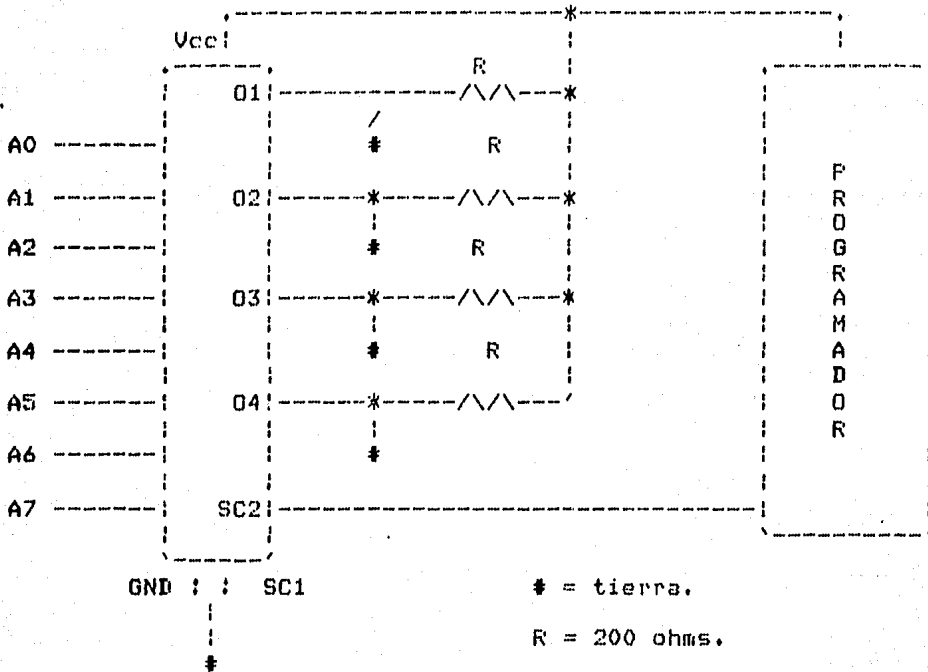
La PROM # 3602 tiene una matriz de Almacenamiento de 64 X 32 celdas.

La organización de la PROM # 3602 es de 512 x 4, para lograr esta organización se requiere un decodificador que seleccione una sola línea entre (0 y 63), de esta forma se habrán seleccionado 32 celdas de almacenamiento, de las cuales queremos seleccionar solo 4 celdas, para esto se utilizan cuatro multiplexores 8 x 1, con lo cual la matriz de almacenamiento queda organizada verticalmente en cuatro bloques de 64 x 8. Las entradas de direccionamiento de los multiplexores estarán conectadas en paralelo y serán las líneas A0-A2, con lo cual se selecciona una sola columna de cada bloque de 64 x 8 obteniéndose una palabra de cuatro bits. Ahora bien para que los datos estén presentes en las líneas de salida O1-O4 es necesario que las líneas de entrada CS1 y CS2 estén conectadas a un nivel bajo. Si alguna de las CS1-2 está a un nivel alto las salidas estarán desactivadas presentando todas un nivel alto.

Programación de una PROM.

Para programar una PROM, se realiza introduciendo una corriente através de la pata de salida de la palabra seleccionada donde queremos escribir un uno o un cero, por ejemplo:

Para programar la PROM # 3601 la cual en estado virgen contiene puros unos, se realiza lo siguiente :

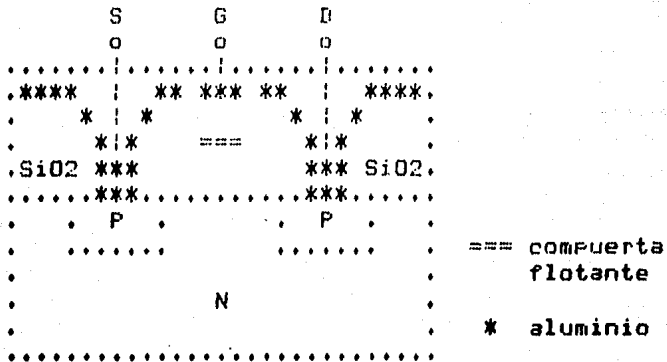


Se selecciona la palabra donde se quiere escribir un cero, para lo cual la línea de salida que queremos programar debe estar conectada a Vcc (solo una celda se puede programar en un tiempo), después se hace funcionar el programador, el cual es un generador de pulsos, este produce dos series de pulsos, uno que es de 4.5 V a 10 V y otro que es de 0 V a 15 V. El primero es aplicado a las resistencias y a la pata Vcc de la PROM, mientras que el segundo es aplicado a la pata CS2 de la misma PROM. Ambos pulsos inician con una duración de 1 μ Ses. Pero estos se van incrementando linealmente hasta obtener un ancho de duración de 8 μ Ses. Con lo cual se hace fundir al fusible deseado, una vez fundido, ambos pulsos deben permanecer por otros 500 μ Ses. De esta forma se guarda un cero dentro de la PROM. Este proceso se debe repetir para cada celda donde queremos almacenar un cero.

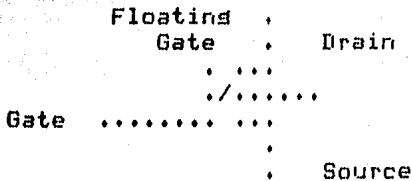
III.2.3 MEMORIAS DE SOLO LECTURA, PROGRAMABLES Y BORRABLES CON LUZ ULTRAVIOLETA. (EPROMs).

EPROM (ULTRAVIOLET ERASABLE PROM). Las EPROMs son memorias de lectura solamente, programables por el usuario y borrables con luz ultravioleta, aplicada através de una ventana transparente que posee el circuito integrado. En las EPROMs el elemento de almacenamiento básico es también un transistor MOSFET pero con una característica diferente, que contiene una compuerta flotante de silicio llamada FAMOS (FLOATING GATE AVALANCHE-INYECTION MOS).

Configuración física de la FAMOS



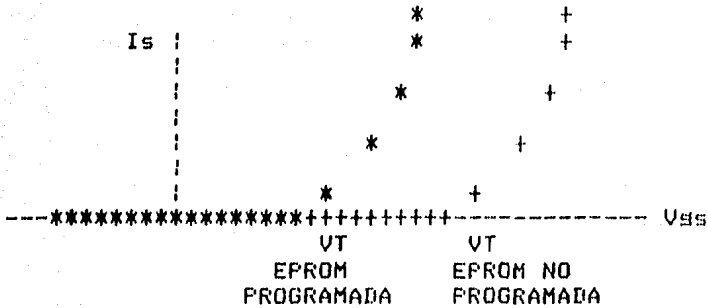
SIMBOLO



La compuerta flotante se encuentra aislada del resto del circuito por medio de un material aislante llamado óxido de silicio (SiO2).

Si se aplica un voltaje a cualquier union P-N en exceso de -30 V. Se inyectan electrones en forma de avalancha dentro de la compuerta flotante de silicio. Cuando el voltaje desaparece, los electrones quedan atrapados en la compuerta flotante. Esta carga provoca la creación de un canal P en el sustrato N, aumentando la conductividad entre el source y el drain; haciendo conductor al transistor MOS. Ahora bien para eliminar la carga negativa de la compuerta flotante, el circuito integrado es expuesto a una luz ultravioleta, aproximadamente por 20 minutos. Los electrones son removidos de la compuerta flotante por efecto fotoeléctrico, de esta forma la compuerta se descarga volviendo a su estado original.

En otras palabras, la carga de la compuerta flotante hace que se mueva el punto de voltaje de encendido del transistor (VT diferente al normal).

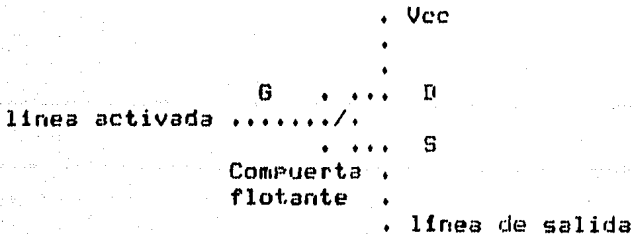


Proceso para programar una EPROM.

- 1.) Direcccionar la localidad donde se va a guardar el dato.
- 2.) Aplicar el dato a las patas que normalmente son usadas como salidas de datos.
- 3.) Aplicar el pulso programador a la EPROM, cuando el pulso es aplicado, electrones son inyectados dentro de las compuertas flotantes de todas las celdas donde hay un uno en las líneas de salida, cuando se suprime el pulso la carga negativa queda almacenada por varios años. La presencia o ausencia de la carga de la gate flotante, es lo que determina cuando un uno o un cero está almacenado.
- 4.) Repetir los pasos 1,2,3 hasta que quede totalmente programada.

Note que en las EPROMs se programa toda una palabra a la vez.

Celda de almacenamiento en una EPROM.



Al seleccionarse la celda, el transistor puede encenderse o no, si la compuerta flotante tiene almacenada una carga negativa, el transistor enciende obteniéndose un uno a la salida. Si la compuerta flotante no tiene carga almacenada, el transistor no enciende, por lo que a la salida se tendrá un cero.

III.2.4 MEMORIAS DE SOLO LECTURA, PROGRAMABLES Y BORRABLES ELECTRICAMENTE. (EAPROMS Y EEPROMS).

EAPROM (Electrically Alterable PROM).

EEPROM (Electrically Erasable PROM).

Las EAPROMs y EEPROMs son memorias de solo lectura, programables por el usuario, borrables o alterables eléctricamente.

Localidades individuales de almacenamiento pueden ser borradas selectivamente y reprogramadas por medio de pulsos eléctricos.

Son memorias no volátiles de estado sólido, son reprogramables miles de veces, con pulsos de corriente menores a 10 mA. En aproximadamente 100 nSeg. Ocupan menor espacio, son de bajo consumo de potencia, tienen una alta inmunidad al ruido y a la temperatura.

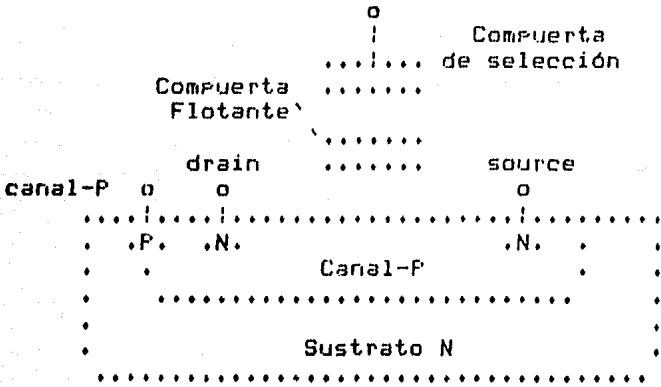
Otras memorias como las ROMs de máscara, requieren semanas para llevar a cabo su proceso de fabricación, e igual tiempo para hacer alguna modificación o crear una nueva máscara, con lo cual este tipo de ROMs es conveniente solamente cuando se requieren miles de chips con la misma función.

Las PROMs pueden ser programadas rápidamente, pero tienen el inconveniente de que solo se pueden programar una sola vez de tal forma que si se comete un error en el momento de la programación, éste ya no podrá ser corregido. En cambio las EPROMs, son más flexibles, ya que pueden ser borradas totalmente, exponiendo el chip a una luz ultravioleta, pero se tiene el inconveniente que para borrar el chip, éste requiere ser quitado del circuito para ser expuesto a luz ultravioleta, aproximadamente por media hora para que el chip quede totalmente borrado.

Las EAPROMs y las EEPROMs no sufren los inconvenientes anteriores.

Las EAPROMs y las EEPROMs permiten realizar las operaciones de lectura y escritura, pero estas no están clasificadas como memorias de lectura-escritura de acceso aleatorio, ya que el ciclo de escritura es considerablemente mayor que el ciclo de lectura. Debido a que las operaciones de lectura ocurren con mucho mayor frecuencia que las de escritura, las EAPROMs y EEPROMs son llamadas también como memorias principalmente de lectura (Read-Mostly-Memory).

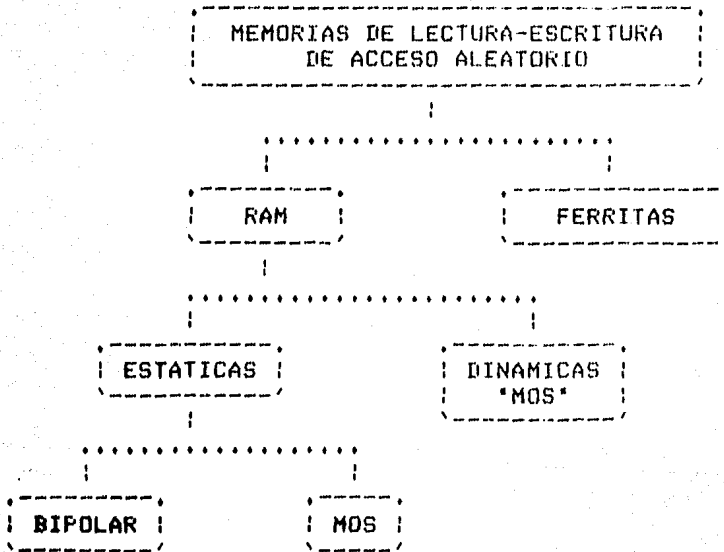
Al igual que las EPROMs, algunas EAPROMs y EEPROMs requieren de borrarse totalmente y reprogramarse con nueva información. Para lo cual las compuertas de selección de las celdas de memoria son puestas a 0 V. El drain y el source se ponen a 17 V. Se aplica un voltaje de 17 V, através de la pata canal-P (P-Well), el cual fuerza a los electrones atrapados en las compuertas flotantes fluyan al canal-P. Este proceso borra todas las celdas en un solo tiempo (aproximadamente 100 Uses.).



Una vez que el chip fue borrado, se puede efectuar una operación de escritura de toda una palabra en un solo tiempo, conectando la pata de canal-P a 0 V. El drain se conecta por medio de una resistencia a un voltaje de + 17 V. La compuerta de selección debe estar también a 17 V. El source es conectado a 0 V ó a 17 V, através de las líneas de dato de salida dependiendo del valor del dato a guardar. Si la línea de dato de salida está a un voltaje bajo (cero volts en el source), se crea un canal MOS (entre drain y source), con un voltaje cercano a 0 V. con lo cual se produce un campo eléctrico alto entre source y el drain, propiciándose que la compuerta flotante se cargue de electrones, escribiéndose un uno en la celda. Ahora bien si la línea de dato de salida, está a un voltaje alto, no se produce ningún campo por lo que la celda se mantiene en un estado de borrado o sea un cero.

Una diferencia entre las EAPROMs y las EEPROMs es que las primeras requieren para ser borradas voltajes altos como de 19 a 28 V. mientras que las segundas requieren un voltaje de 17 V.

III.3 MEMORIAS DE LECTURA-ESCRITURA



III.3.1 MEMORIA DE LECTURA-ESCRITURA DE ACCESO ALEATORIO (RAM).

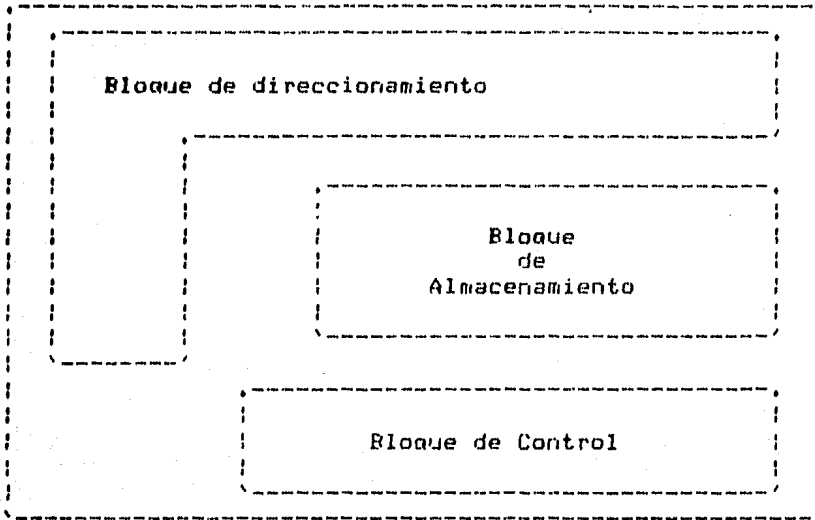
(Read-write Random Access Memory).

Una RAM es una memoria de estado sólido (circuito integrado) en la cual las operaciones de lectura y escritura se realizan con igual facilidad.

Las RAMs son memorias de acceso aleatorio; esto significa que el tiempo que tarda en acceder cualquier localidad de memoria es el mismo, o sea, es una constante. Cada localidad de memoria es accesada sin tener que pasar por cualquier otra localidad, ya que la selección de la celda de memoria se realiza por medio de un bloque direccionador, el cual puede estar integrado por uno o más decodificadores, por tal motivo el tiempo de acceso a cualquier localidad es el mismo.

Otra característica importante de las RAMs es que son memorias volátiles. Esto significa que si se les suspende el voltaje de alimentación, la información se pierde. Una forma de solucionar esto es conectar la memoria RAM a un sistema de no interrupción de energía (No-Break), el cual está compuesto de un conjunto de baterías que alimentan a la memoria por un periodo de aproximadamente de 15 minutos al faltar el suministro de energía. En este tiempo se puede salvar toda la información en un dispositivo no volátil, o en su caso hechar a andar una planta de luz de diésel.

Una RAM está integrada principalmente por tres bloques:

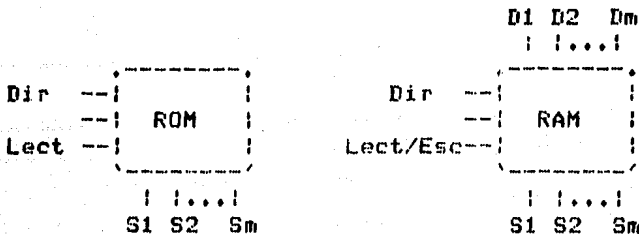


El bloque de direccionamiento selecciona la palabra de memoria que queremos acceder. Como ya se dijo anteriormente este bloque puede estar integrado por uno o más decodificadores. (decodificador de renglón y de columna).

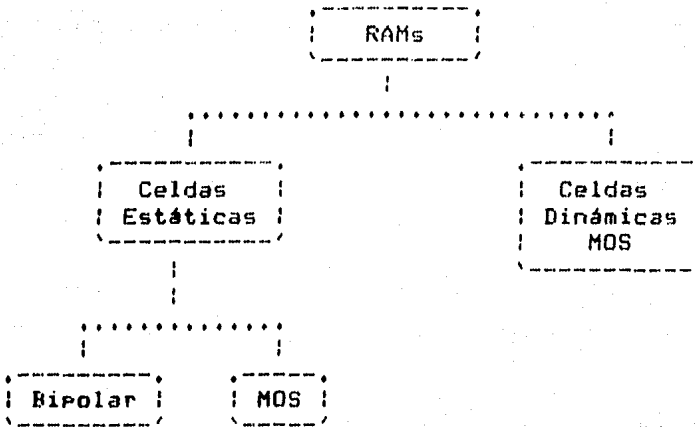
El bloque de almacenamiento es una matriz de celdas, cada celda solo puede almacenar un bit de información. La celda podrá ser estática o dinámica.

El bloque de control de lectura o escritura manda una señal de la operación que se efectuara, esta señal va a todas las celdas, pero solamente se llevara a cabo la operación en la celda seleccionada por el bloque direccionador.

A diferencia de las ROMs, las RAMs tienen tantas líneas de entrada de datos como de salida.



TiPos de celdas de almacenamiento en RAMs



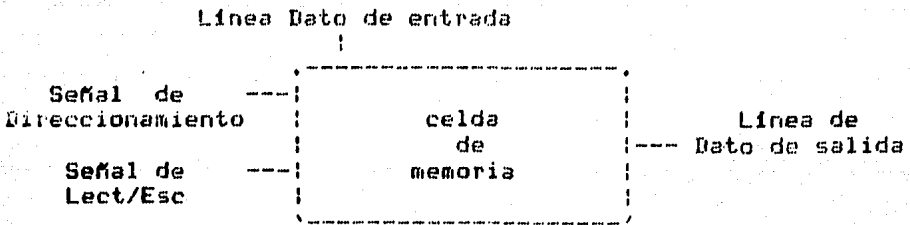
Como se puede observar, existen dos tipos básicos de celdas. Las celdas estáticas y las celdas dinámicas.

En las celdas estáticas el elemento básico de almacenamiento es el flip-flop, mientras que en las celdas dinámicas es un capacitor.

Las celdas estáticas permiten retener la información indefinidamente, siempre y cuando estén conectadas a la fuente de alimentación.

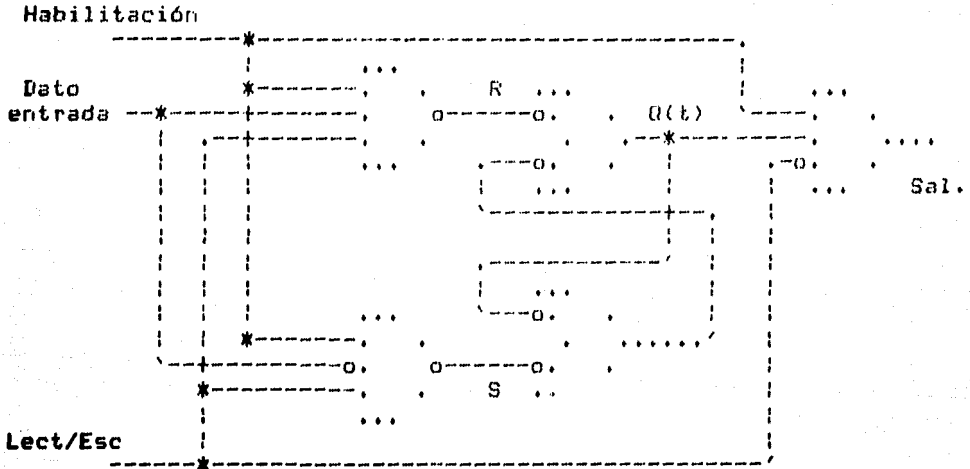
Las celdas dinámicas no permiten retener la información indefinidamente, pues el elemento de almacenamiento es un capacitor. La carga del capacitor se conserva durante varios milisegundos sin degradación notable, después de este tiempo el capacitor se va descargando por lo que es necesario un proceso de refrescamiento, el cual consiste en recargar los capacitores que almacenan un uno. Este proceso se debe realizar en todas las celdas de la memoria cada dos mSeg. aproximadamente.

A cada celda de memoria le llega una señal de direccionamiento, una señal de lectura/escritura (R/W), una línea de salida y una de salida del dato, por lo que una celda estaría representada por el siguiente cuadro.



Celda Estática.

Para que en la celda de almacenamiento se pueda realizar una operación de lectura o escritura es necesario que la señal de habilitación (señal de direccionamiento), sea igual a un voltaje alto (VH). En caso contrario estará deshabilitada la celda, presentando a la salida un estado cero.



Análisis :

Para realizar una lectura:

Si la Habilitación es un VH, la Lect/Esc = 0, la salida de las dos compuertas NAND serán unos, viendo la tabla de verdad del flip-flop RS

R	S	Q(t+1)
0	0	?
0	1	1
1	0	0
1	1	Q(t)

? = Estado indefinido

La salida Q(t+1) del flip-flop RS será el dato que tenía almacenado Q(t), obteniéndose a la salida el dato almacenado.

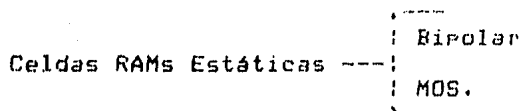
Para una escritura

Habilitación es igual a VH, Lect/Esc = VH. Si el dato de entrada es un VH, La entrada R tendrá un valor de 0 y en la entrada S tendrá un valor 1 con lo cual hace que el flip-flop tenga un valor de 1 en Q(t).

Si el dato fuera un VL, en la entrada R del flip-flop se tendrá un uno, mientras que en la S se tendrá un cero, con lo cual el flip-flop toma el valor de cero en Q(t).

Que pasa si la habilitación es cero, las entradas R y S del flip-flop se tiene un valor de uno, con lo cual el flip-flop conserva el valor que tiene guardado.

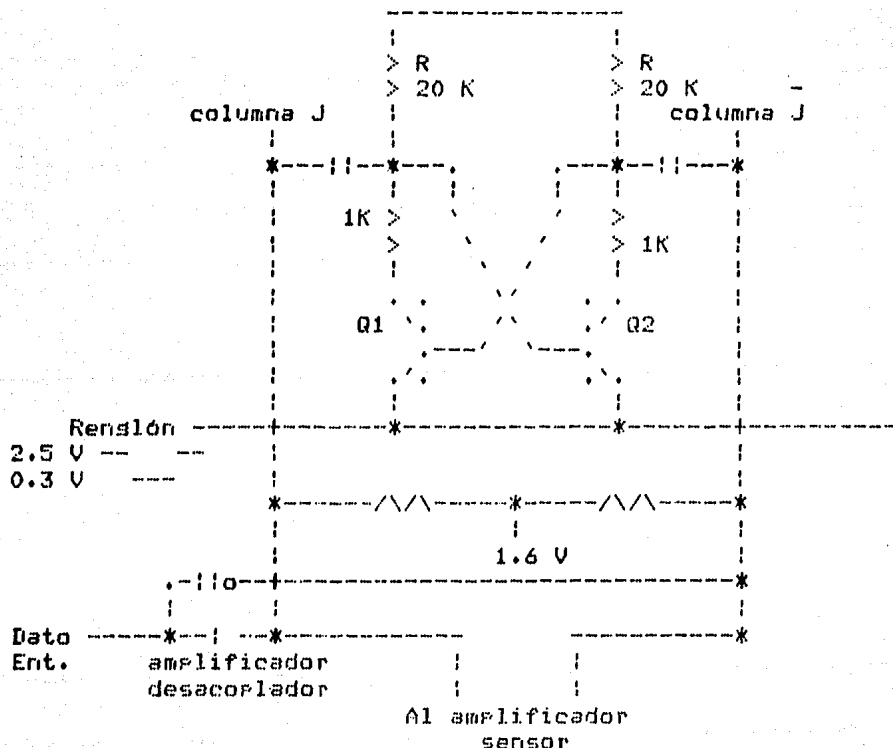
Hay dos tipos de celdas estáticas RAM :



Las celdas estáticas MOS son más lentas que las celdas bipolares, sin embargo las MOS son más baratas, consumen menos potencia y tienen una mayor densidad.

Celda RAM estática bipolar

Vcc 35 V.



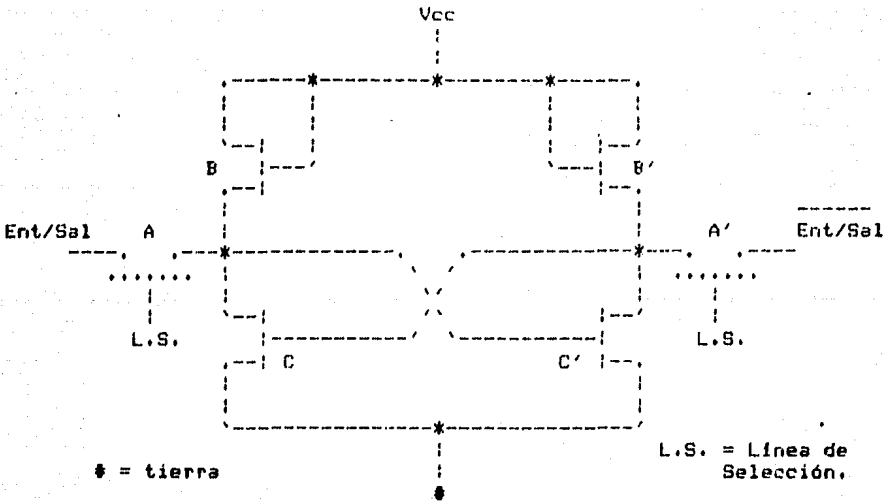
Note que las columnas son a la vez líneas de entrada y salida de la celda. Por la salida están conectadas a la alta impedancia de entrada de un amplificador sensor, mientras que por la entrada pueden conectarse a la baja impedancia de un amplificador desacoplador (buffer) que fuerza el estado del flip-flop cuyo valor ha sido seleccionado. Un transistor está encendido, mientras que el otro está apagado.

La celda bipolar se lee bajando el voltaje de renión de 2,5 V a 0,3 V, con lo cual el voltaje de colector del transistor prendido, baja también, haciendo conducir al diodo schotlky correspondiente, detectándose el estado de la celda en el amplificador sensor.

Para la operación de escritura la celda debe ser seleccionada bajando también el voltaje de renión de 2,5 V a 0,3 V, se pone el dato de entrada con lo cual se causa que una de las columnas se ponga aproximadamente a 3 V, con lo cual se pone al transistor correspondiente a conducir.

Las celdas no seleccionadas no son afectadas por encontrarse los colectores de los transistores cortados a un voltaje mayor de 3,0 V.

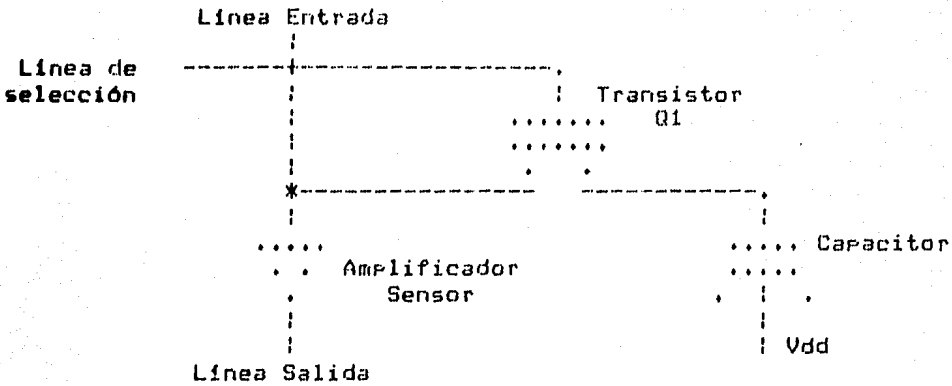
Celda RAM estática MOS.



La celda MOS usa los transistores B y B' como resistencias de carga de C y C', A y A' conectan a la celda (al subir el voltaje de la línea de selección de renión), con la línea de entrada/salida.

Celdas RAM dinámicas.

Una celda dinámica típica de almacenamiento, consiste de un transistor y un capacitor.

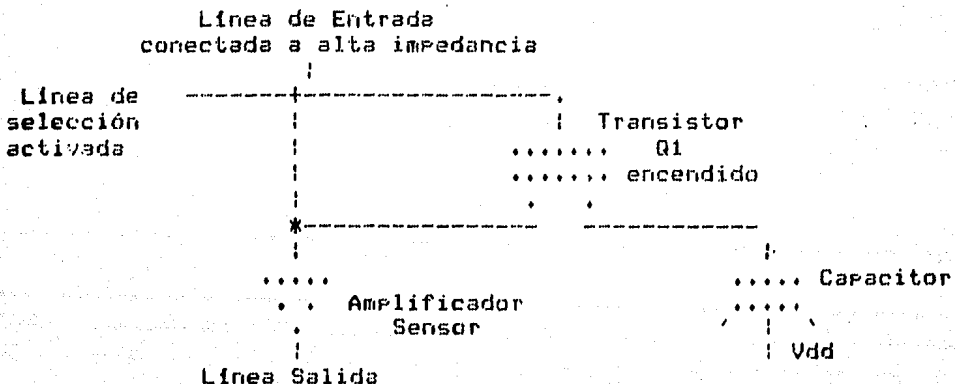


La función del transistor Q1 es la de un switch. El capacitor es el elemento de almacenamiento, si el capacitor está cargado, éste representa un uno. Si el capacitor está descargado representara un cero.

Como se puede observar, una celda dinámica es mucho más simple que una celda estática, por tal motivo las dinámicas son de un menor costo y de una mayor capacidad que las estáticas, así como también de menor consumo de potencia.

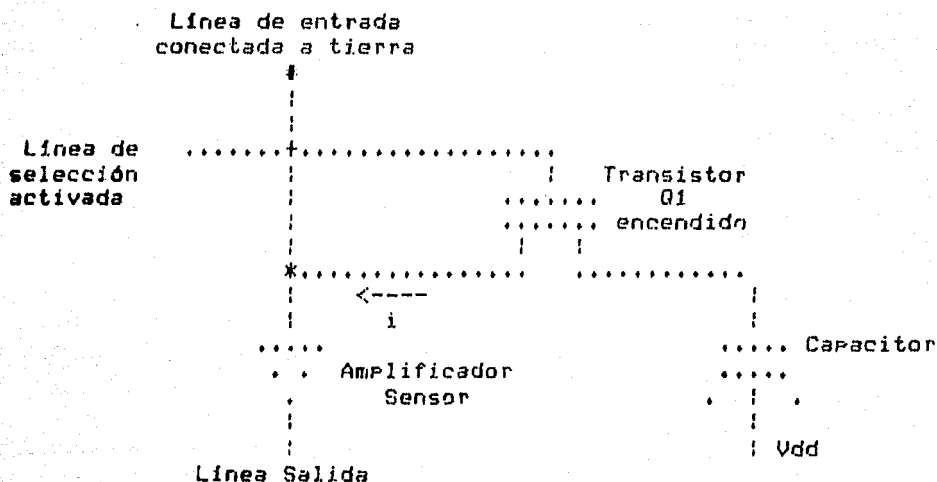
Para realizar una operación de lectura o escritura, la línea de selección debe estar en alto con lo cual el transistor conduce produciéndose una conexión entre el capacitor y las líneas de entrada y de salida.

Para realizar una lectura, la línea de entrada debe estar a alta impedancia, con lo cual el capacitor queda conectado con el amplificador sensor, el cual detecta si está o no cargado el capacitor, obteniéndose en la línea de salida el dato correspondiente.



Para una operación de escritura, la línea de entrada deberá estar conectada a tierra ó a Vcc si se quiere escribir un cero ó un uno respectivamente.

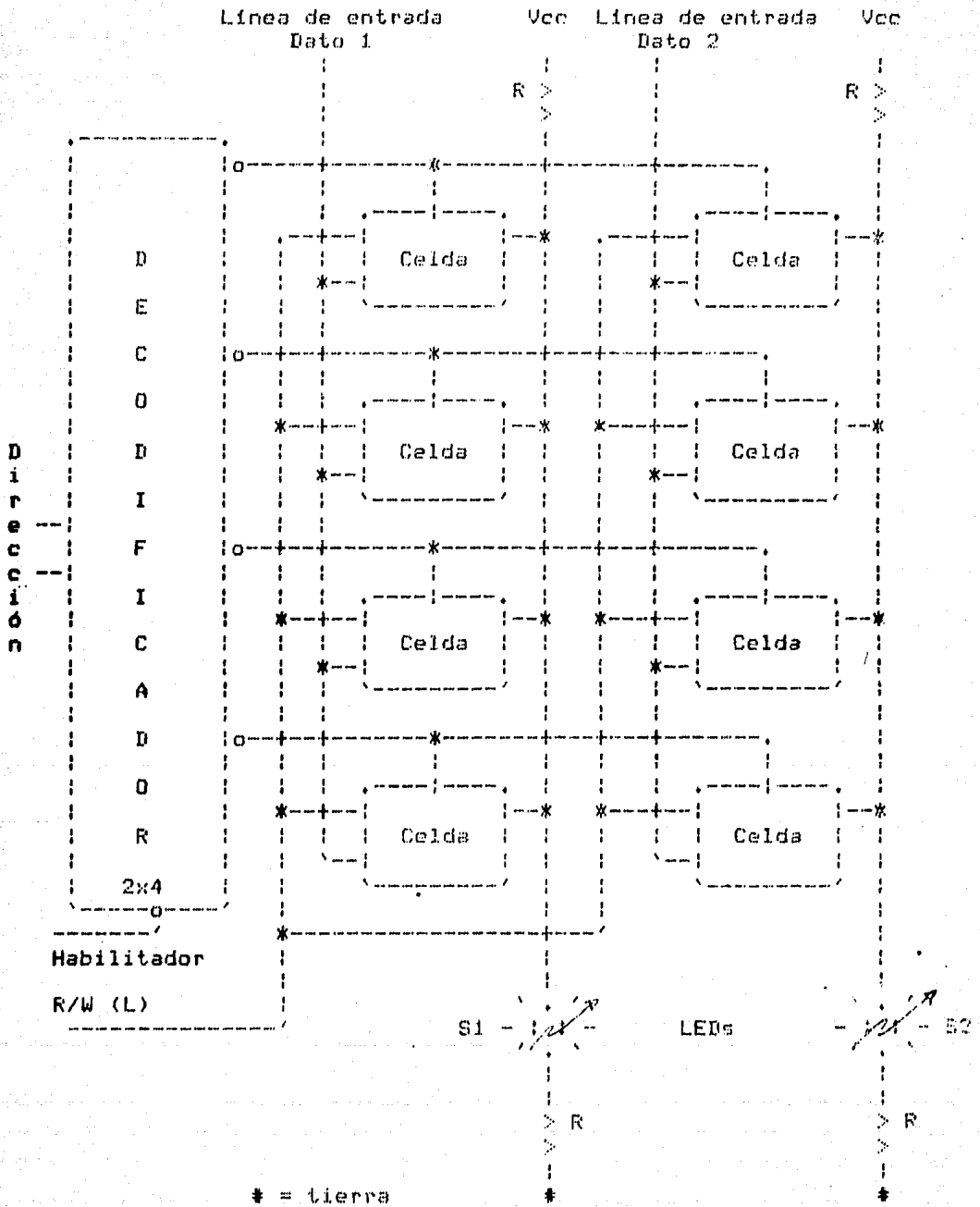
Si la línea de entrada está a tierra, el capacitor si estuviera cargado, se descargaría através de la línea de entrada, escribiéndose un cero.



Ahora bien si la línea de entrada está conectada a Vcc, el capacitor se cargaría con lo cual se almacenaría un uno.

Note que si el capacitor que se usara en una celda dinámica fuera perfecto, éste podría retener la información indefinidamente, pero éste no es el caso, como se sabe después de unos cuantos milisegundos el capacitor se va descargando, por lo que en una celda dinámica es necesario un proceso que se le llama de refresco, el cual consiste en restaurar periódicamente la carga original de cada celda de almacenamiento.

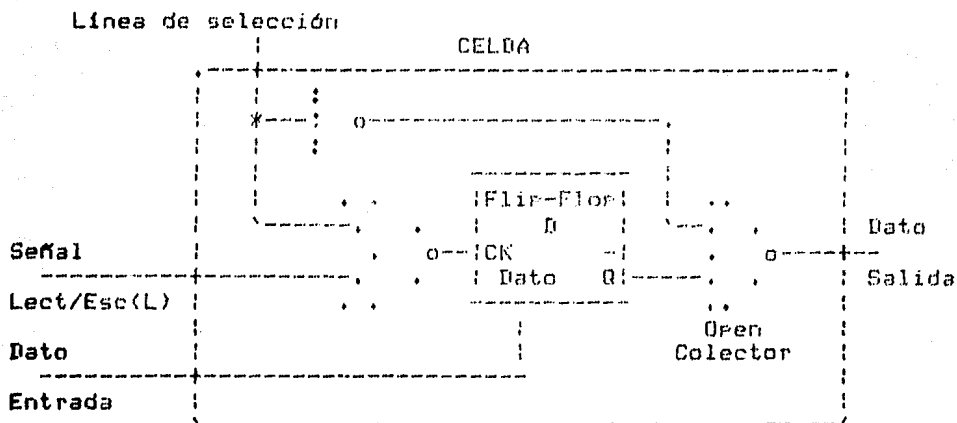
Funcionamiento de una memoria RAM estática.



La memoria RAM anterior tiene una organización de cuatro palabras de dos bits cada una; por lo que tiene una capacidad total de ocho bits.

Las dos líneas de direccionamiento hacen que el decodificador active una sola línea de sus cuatro salidas (Note que la línea activada estará en un nivel bajo y las líneas no activadas estarán a un nivel alto). La línea activada seleccionará una palabra de dos bits.

Las celdas de esta memoria estarán compuestas cada una de lo siguiente:



Suponga que esta celda fué seleccionada para realizar sobre ella alguna operación; por lo que habrá un VL en su línea de selección o habilitación.

Para una lectura:

La señal Lect/Esc deberá estar a un nivel alto VH, por lo que a la salida de la compuerta NOR tendremos un nivel VL, ahora bien si el reloj del flip-flop se encuentra en un nivel bajo, la información contenida en el flip-flop se conserva, (no importando qué información haya en la línea de Dato de Entrada), presentando en la línea de salida Q' (Q negada) el inverso del dato almacenado, ahora bien como la línea de selección está a un nivel bajo, las entradas de la compuerta NAND serán un VH y el valor de Q' que tiene almacenado el flip-flop. Haciendo la operación tendríamos a la salida de la NAND el valor del dato almacenado en el Flip-flop.

Note que las compuertas NAND son de salida OPEN COLECTOR, con lo cual se forma una AND alambreada con las cuatro salidas de las NANDs correspondientes, obteniéndose en la línea de salida (S1 o S2) el dato que está guardado en la celda seleccionada.

Para una operación de escritura:

La Línea de selección deberá estar en un nivel bajo, en la línea Dato Entrada deberá estar la información a guardar, la línea Lect/Esc se pondría a un nivel bajo, con lo que se obtiene a la salida de la compuerta NOR un VH, lo que hace que el flip-flop guarde el valor del dato de entrada.

III.3.2 MEMORIAS FERROMAGNETICAS. (FERRITAS).

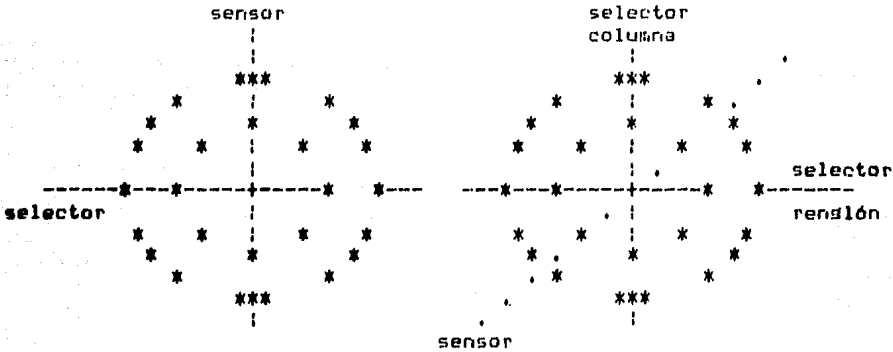
A las memorias ferromagnéticas se les conoce con el nombre de memorias de núcleos magnéticos (magnetic cores).

En este tipo de memorias el dispositivo básico de almacenamiento es una pequeña pieza en forma toroidal de material magnético, llamado ferrita o núcleo magnético.

III.3.2.1 CARACTERISTICAS Y OPERACION.

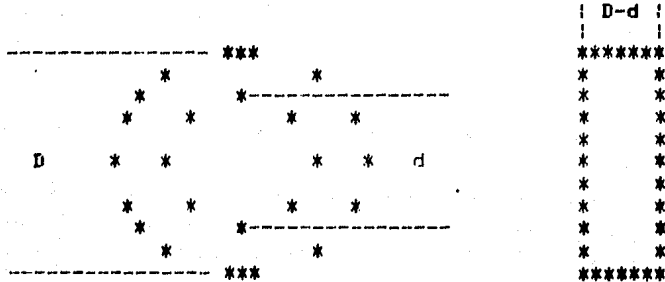
Las ferritas están hechas por una aleación de metal divalente $MFeO_4$ (magnesio y manganeso).

Cada núcleo es atravesado por dos o tres alambres, uno o dos son de selección y el otro es para sensar.



Cada ferrita es capaz de almacenar un bit de información.

Las ferritas tienen una gran uniformidad y son de bajo costo de fabricación. El diámetro externo mide desde 0.7 a 1.5 mm. La relación del diámetro interno al externo es alrededor de 0.6 a 0.7 y el grosor es aproximadamente igual a la diferencia entre estos dos diámetros.

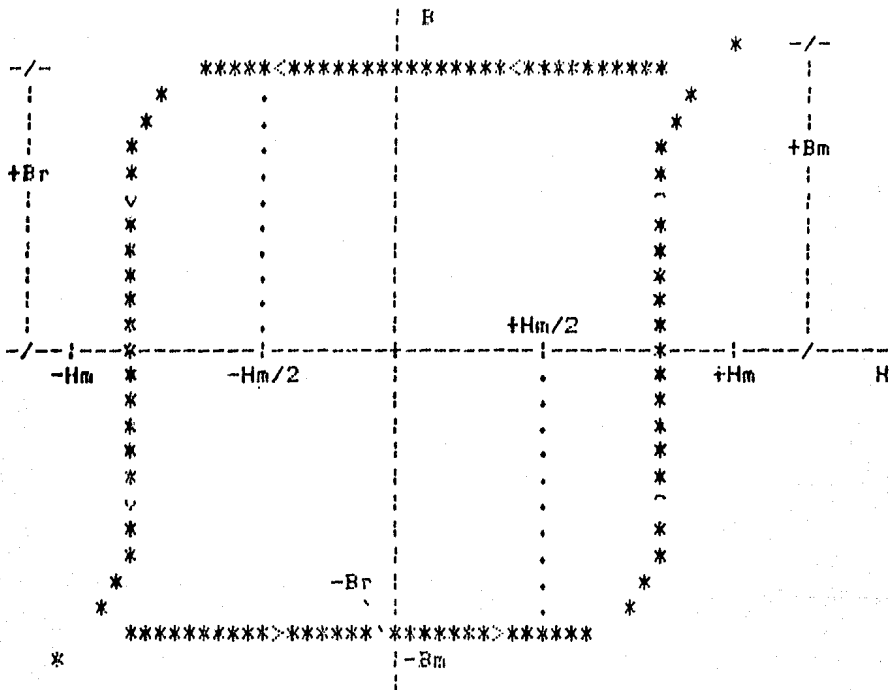


Algunas características de las ferritas son:

- No volátiles.
- De lectura destructiva.
- Tienen una curva de histéresis casi cuadrada.
- Una velocidad de switcheo alta.

A continuación se verá con más detalle la curva de histéresis de una ferrita.

Curva de Histéresis



Mientras que una fuerza magnetizante $[+]$ H_m producida por una corriente $[+]$ I_m , es suficiente para cambiar el estado magnético de la ferrita, una fuerza magnetizante $[+]$ $H_m/2$ producida por una corriente $[+]$ $I_m/2$, es insuficiente para causar un cambio en el estado magnético de la ferrita.

$[+]$ B_r es la densidad de flujo magnético que queda después de haber sido magnetizada la ferrita, en este estado $H_m = 0$ por lo que $I_m = 0$. Si la densidad de flujo es $+ B_r$ se encuentra en estado '1', y si es $- B_r$ se encuentra en estado '0'.

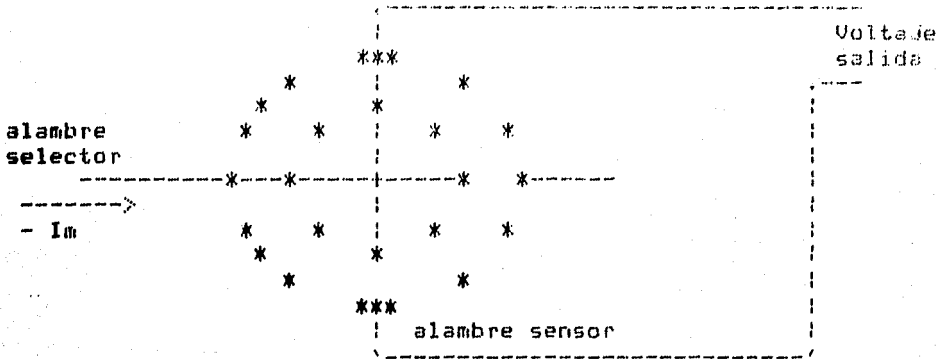
$[+]$ B_m es la densidad de flujo magnético, cuando está siendo magnetizada con una fuerza magnetizante H_m ; por lo tanto la corriente que circula es $[+]$ I_m , la cual es suficiente para cambiar el estado magnético de la ferrita.

Si por el núcleo se pasa un conductor y por este una corriente se establecerá un flujo magnético el cual magnetizará el anillo. Cuando la corriente es suprimida el núcleo queda magnetizado. Dependiendo del sentido de la corriente, el núcleo quedará magnetizado ya sea a $+B_r$ (estado 1) o $-B_r$ (estado 0).

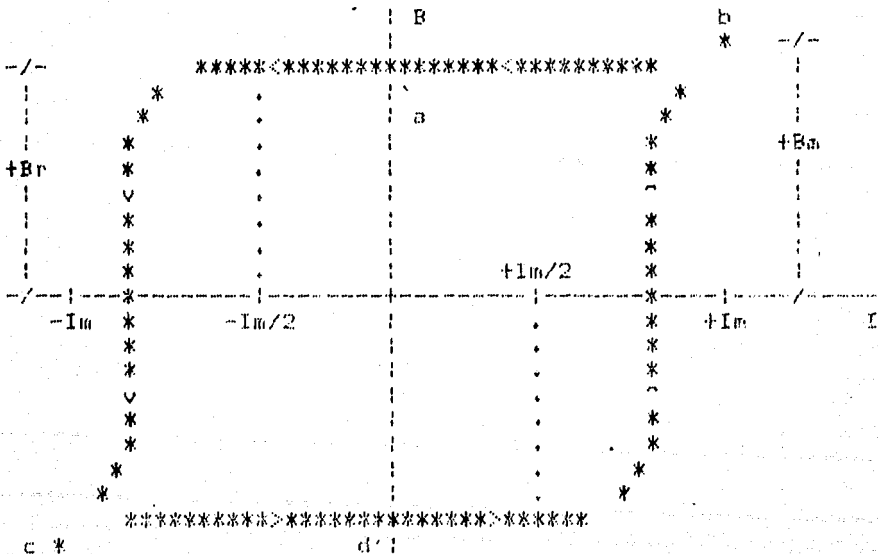
Ahora bien, para realizar una lectura sobre la ferrita se requiere un segundo alambre sensor a través del anillo.

Una propiedad importante de un núcleo magnético es que cuando este cambia de estado magnético, induce una corriente.

El procedimiento es el siguiente:

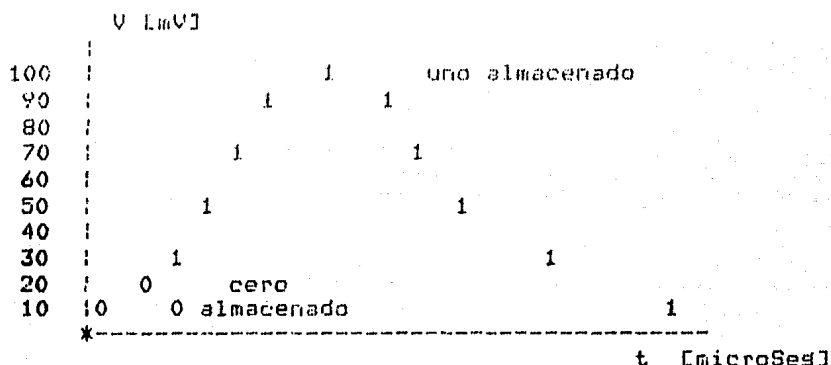


Si se aplica por el alambre selector un pulso con una corriente $-I_m$, producirá una fuerza magnetizadora $-H_m$. Si la ferrita se encontraba magnetizada con un $-B_r$ (un '0' almacenado), el punto de operación se moverá entre d y c.



Produciéndose una pequeña variación del flujo. Esto hará que se detecte un pequeño voltaje a través del alambre sensor.

Ahora bien, si la ferrita tuviera almacenado un '1' +Br (punto 'a') y se le aplica una corriente -Im, el punto de operación se moverá desde el punto 'a' hasta el punto 'c' de la curva de histéresis, produciéndose un cambio de estado a '0' en la ferrita. Este cambio induce una corriente la cual produce un voltaje mucho mayor que el sentido en el caso anterior, con lo que se detectará un '1'.



Note que para leer el estado magnético de la ferrita, se le dió una corriente - Im la cual hizo que el estado magnético de la ferrita cambiara a - Br (punto 'd'). Después de hacer una lectura es necesario realizar una operación de escritura, ya que al efectuarse una lectura se destruye la información que tenía almacenada. A este tipo de memorias se les llama de lectura destructiva.

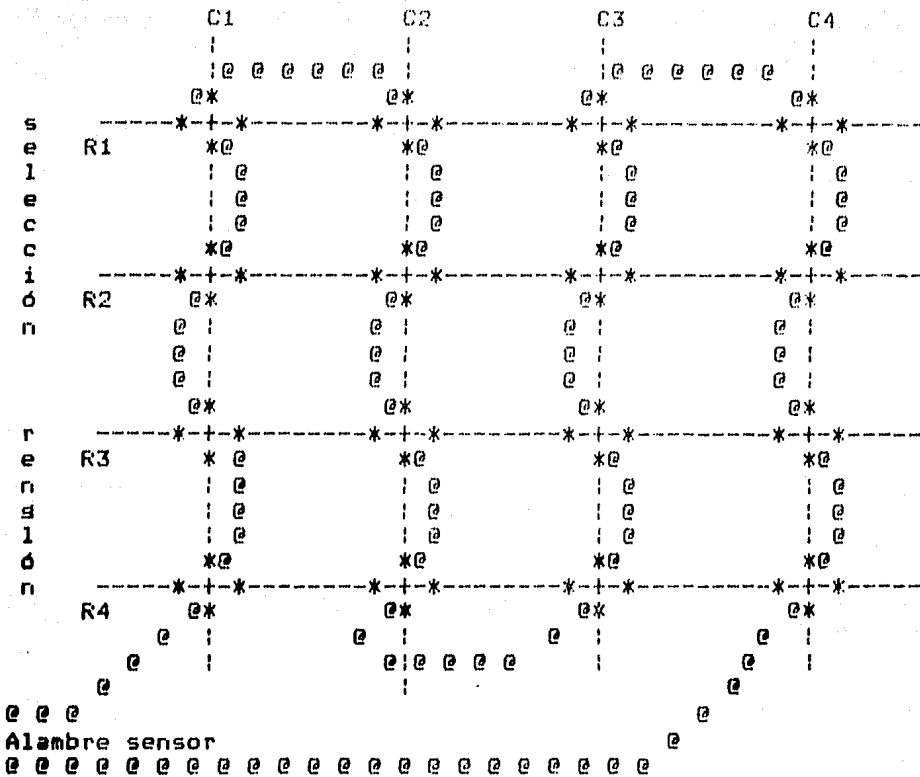
En un arreglo de celdas de almacenamiento de núcleos magnéticos, se emplea el sistema de corriente coincidente para realizar alguna operación ya sea escritura o lectura.

Suponga que tenemos un arreglo de 15 celdas de almacenamiento con la siguiente organización: 16 palabras de un bit.

Nota :

Una ferrita estará representada por : * *

selección columna



Como se puede observar a cada ferrita le pasan 3 alambres, dos son para seleccionar la celda que queremos acceder y el tercer alambre sirve para sensor el valor que tiene almacenado.

Para acceder a la celda R2C3 se hace lo siguiente:

Por ambas líneas de selección R2,C3 se hace pasar una corriente $I_m/2$. Sólo por la ferrita seleccionada pasará la corriente I_m , capaz de cambiar el estado de magnetización de la ferrita. Ahora bien, por las demás ferritas del renglón y columna solo pasa $I_m/2$, la cual es insuficiente para cambiar el estado de ellas. Por las restantes ferritas no pasa ninguna corriente. El tercer alambre nos sirve para sensor el voltaje de la celda que queremos leer. Recuerde que para realizar una lectura la corriente en las líneas de entrada seleccionada debe ser $-I_m/2$ en cada una, con lo cual se puede leer un dato almacenado. Recuerde también que la operación de lectura destruye la información almacenada, debiéndose realizar a continuación una operación de escritura.

En conclusión, las memorias de núcleos magnéticos son memorias con una alta velocidad de acceso aleatorio y no volátiles.

III.3.2.2 ORGANIZACION DE LAS MEMORIAS DE FERRITA.

Principales estructuras ---

- | 2 D (dos dimensiones)
- | 2 1/2 D (dos y media dimensiones)
- | 3 D (tres dimensiones)

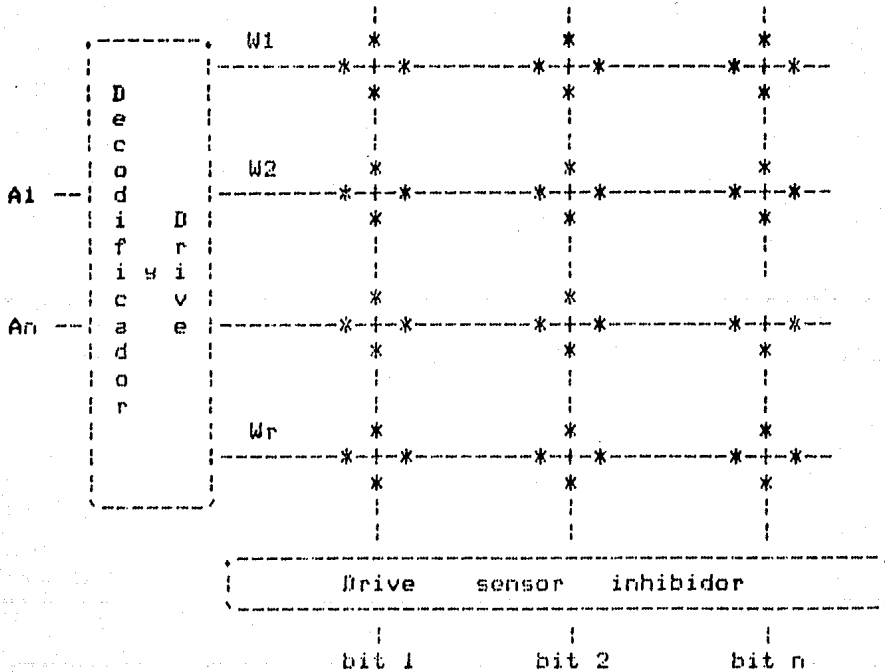
III.3.2.2.1 ESTRUCTURA 2 D. (Dos dimensiones).

Sistema de memoria en el cual la lectura se realiza de manera no coincidente por un simple pulso de corriente generado en el grupo de ferritas (palabra) que se selecciona para leerse.

La escritura se realiza por la coincidencia de 2 pulsos de corriente, uno sobre el único alambre de la palabra seleccionada y el otro sobre un plano ortogonal.

Esta es la llamada selección lineal (LINEAR SELECT) o organización por palabra (WORD ORGANIZED). La estructura 2D es usada en sistemas de ferritas de muy alta velocidad.

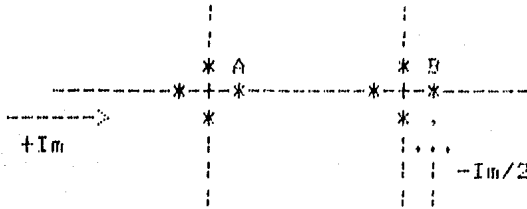
Ejemplo de una memoria de 2 dimensiones.



Una dimensión sería la palabra escogida y la segunda sería la línea bit de la palabra.

n es el número de líneas de entrada de direccionamiento
 W_1-W_r son palabras. Existen 2^n palabras.
 r es el número de renglones (2^n)
 b_1 y b_2 son los bits de la palabra.

Para realizar una escritura de un 'uno' en la ferrita A, tendríamos :



El drive-decodificador envía una corriente de $+I_m$, el drive-sensor inhibidor de la línea A no manda ninguna corriente, por lo que la ferrita A queda magnetizada positivamente guardando un uno, el drive inhibidor de la línea B manda una corriente de $-I_m/2$, por lo que la suma de corrientes en la ferrita B es $I_m/2$, corriente insuficiente para cambiar el estado magnético de la ferrita. Ahora bien, para escribir un cero en la ferrita B se hace lo siguiente, el drive-decodificador manda ahora una corriente de $-I_m$, el drive inhibidor A manda una corriente de $I_m/2$ por lo que la suma de corrientes es $-I_m/2$ que es una corriente insuficiente para cambiar el estado magnético de la ferrita. El drive inhibidor B no manda nada, por lo que se escribe un cero.

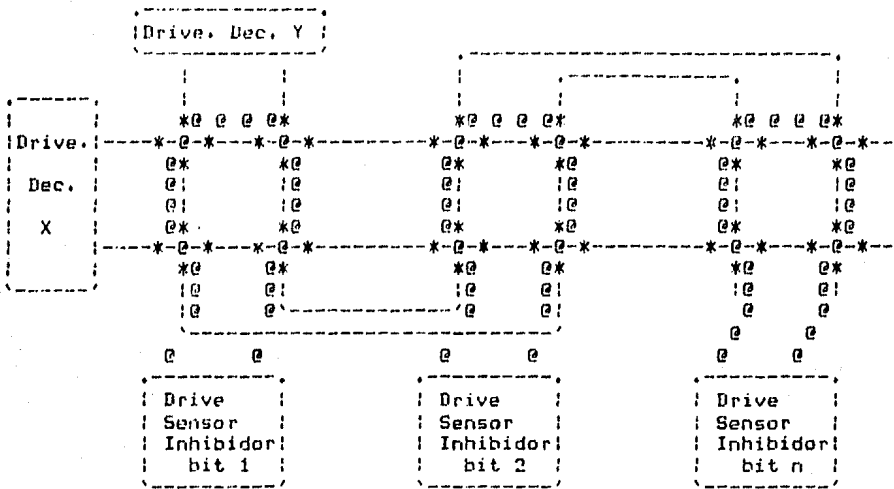
Esta última operación puede llevarse a cabo de diferentes maneras, por ejemplo, si el drive-decodificador manda una corriente de $-I_m/2$, el drive inhibidor A no manda nada, y el drive inhibidor B manda $-I_m/2$, el estado magnético de la ferrita B se hace negativo, guardando un cero.

En las otras ferritas solo pasará una corriente $[+/-] I_m/2$, conservando la información que tienen.

Las memorias con estructura 2D son generalmente rápidas, pero su construcción es más costosa.

III.3.2.2.2 ESTRUCTURA 3D (Tres dimensiones).

En una estructura de memoria 3D, la operación de lectura se realiza con la coincidencia de 2 pulsos de corriente sobre dos ejes ortogonales, detectándose en un tercer alambre (sensor). La operación de escritura se realiza con la coincidencia de 3 pulsos de corrientes sobre tres ejes ortogonales.



Para realizar la operación de lectura se direcciona la palabra deseada, con lo cual el drive del decodificador X manda una corriente de $-I_m/2$ por la línea seleccionada, sucediendo lo mismo con el drive del decodificador Y, solamente en el núcleo donde coinciden ambas corrientes, la ferrita cambiará o nó de estado, detectándose en el alambre sensor inhibidor.

Para realizar una escritura de un uno en una celda determinada, los drives X y Y mandarón una corriente de $[+]$ $I_m/2$ correspondiente y el drive sensor inhibidor correspondiente a la celda donde queremos escribir el uno, no manda ninguna corriente, mientras que los drives sensores inhibidores, donde no queremos escribir un uno, mandarón una corrientes de $-I_m/2$, con lo que dá como resultado en la celda correspondiente un valor de corriente de $I_m/2$ que es insuficiente para cambiar el estado a la ferrita.

Lo mismo sucede para escribir un cero, sólo que ahora las corrientes son de signo contrario.

III.3.2.2.3 ESTRUCTURA 2 1/2 D (Dos y media dimensiones).

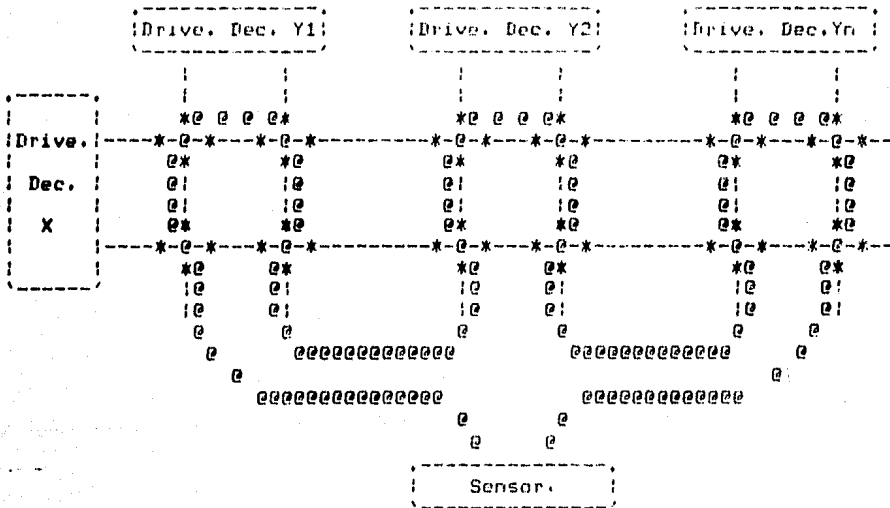
Esta forma de estructura 2 1/2 D utiliza las características de los sistemas 2D y 3D.

La estructura 2 1/2 D emplea la técnica de selección por coincidencia de 2 corrientes.

La lectura en un sistema como este se realiza por la coincidencia de dos pulsos de corriente sobre dos ejes ortogonales, y se sensa en un tercer alambre.

Ahora, la escritura se realiza también por la coincidencia de corrientes en los dos mismos ejes ortogonales.

Ejemplo de una memoria con organización 2 1/2 D.



La lectura se realiza con la coincidencia de dos corrientes de valor $-I_m/2$ cada uno de ellas. La primera corriente se genera por medio del decodificador de direccionamiento (X), el cual selecciona una sola línea que cruza a todos los hits de la palabra. La segunda corriente se genera en el drive decodificador Y, el cual selecciona un bit de la palabra, sensándose en el alambre sensor.

La escritura se realiza generando dos pulsos iguales en ambas líneas. Si se quiere escribir un uno, el drive Y de la celda correspondiente mandará una corriente de $I_m/2$, al igual que el drive X. Si se quiere escribir un cero se manda $-I_m/2$.

Note que sólo se tiene un alambre sensor que recorre todas las celdas.

CAPITULO IV.

MEMORIAS SERIALES DE ESTADO SOLIDO.

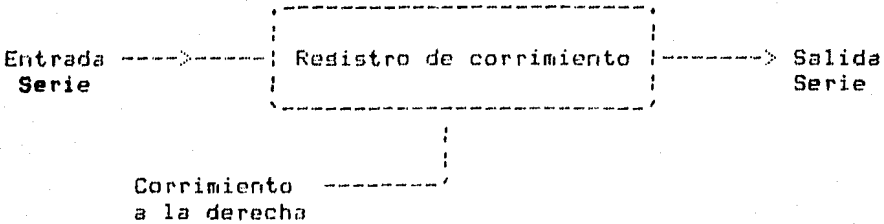
El objetivo de este capítulo es el estudio de las memorias seriales de estado sólido (CHIPS), tales como registros de corrimiento (Shift register), Dispositivos acoplados por carga (Charge Coupled Device, " CCD ") y memorias de burbujas magnéticas (Magnetic bubble).

Las memorias seriales son elementos de almacenamiento. En los cuales la entrada y salida de información es en forma serial, por ejemplo si se tiene una palabra de cuatro bits, estos son almacenados uno por uno. En cambio en las memorias que se utilizan como principal toda una palabra de información se almacena en un solo tiempo. Por tal motivo las memorias seriales presentan un tiempo de acceso mayor que las que se utilizan como memoria principal.

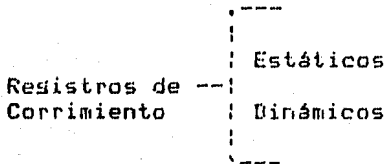
IV.1 REGISTROS DE CORRIMIENTO.

Un registro de corrimiento está integrado por un conjunto de celdas de almacenamiento conectadas en cascada. (La salida de una va a la entrada de la siguiente), por tal razón un registro de corrimiento tiene la capacidad de mover la información de una celda a la otra, cada vez que ocurre una marca de reloj. En un registro de corrimiento el almacenamiento y recuperación de la información es en forma serial, aunque existen otras formas de hacerlo. (Serie - paralelo o combinaciones).

Diagrama de bloque de un registro de corrimiento. (Entrada y salida serie, con desplazamiento a la derecha).

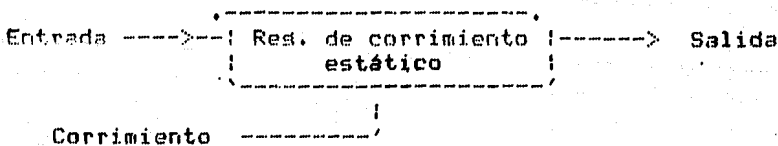


Los registros de corrimiento se clasifican según su tipo de celda de almacenamiento en :

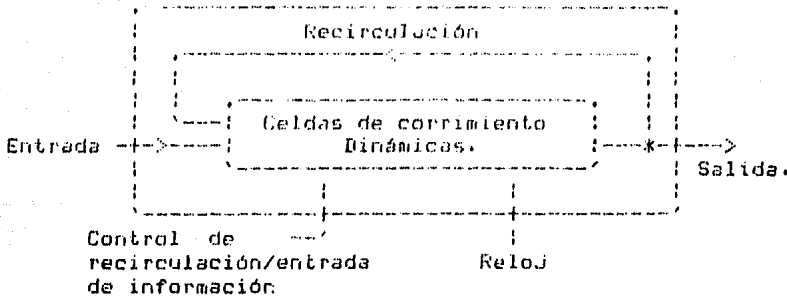


En los registros de corrimiento estáticos sus celdas de almacenamiento son flip - flops activados por flancos y conectados en serie. Los pulsos de corrimiento pueden suspenderse por un tiempo indefinido y la información almacenada no se pierde, pues queda guardada en el flip - flop correspondiente. (Mientras que el circuito integrado esté conectado a Vcc).

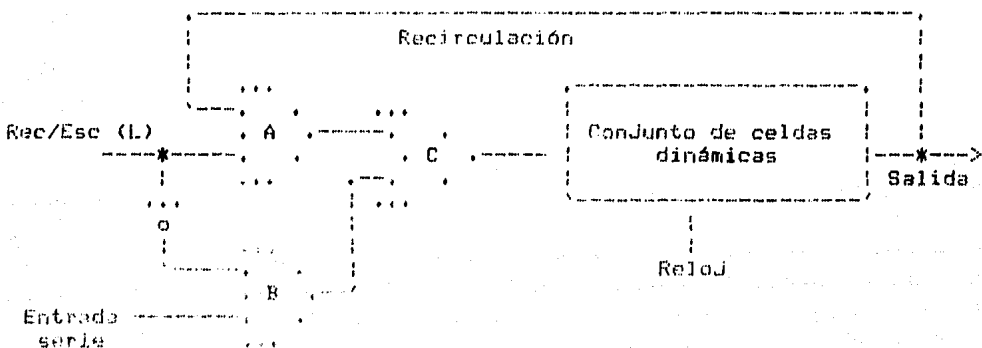
El diagrama de bloques de un registro de corrimiento estático es :



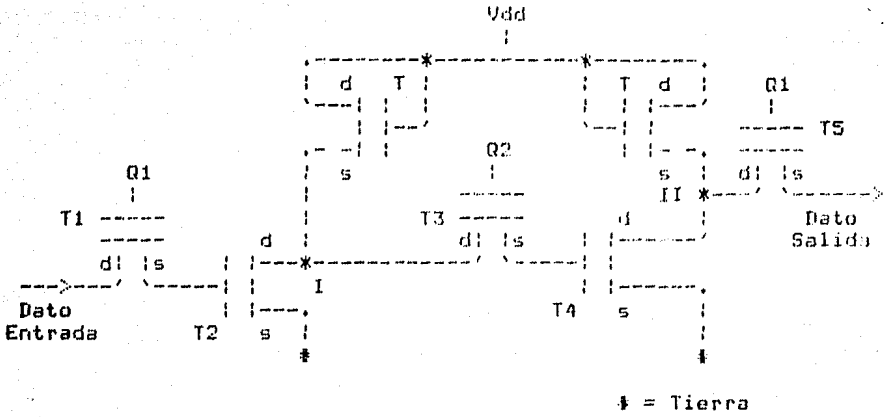
En los registros de corrimiento dinámicos, sus celdas de almacenamiento son las capacitancias de circuitos MOS. Los cables requieren constantemente los pulsos de corrimiento para que no se pierda la información almacenada. Por consiguiente el diagrama de bloques de un registro de corrimiento dinámico es :



Como se puede observar en la figura anterior, un registro de corrimiento dinámico tiene dos entradas de datos; Una que es para la entrada de nueva información al registro y otra que es para la recirculación de la información almacenada en el registro de corrimiento. Además se cuenta con una señal de control, la cual decide si se efectúa una entrada de información o se hace recircular la información almacenada. Para llevar a cabo las anteriores operaciones se requiere una circuitería de control. Como por ejemplo :

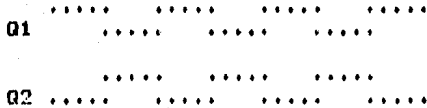


Celda Dinámica de dos fases.



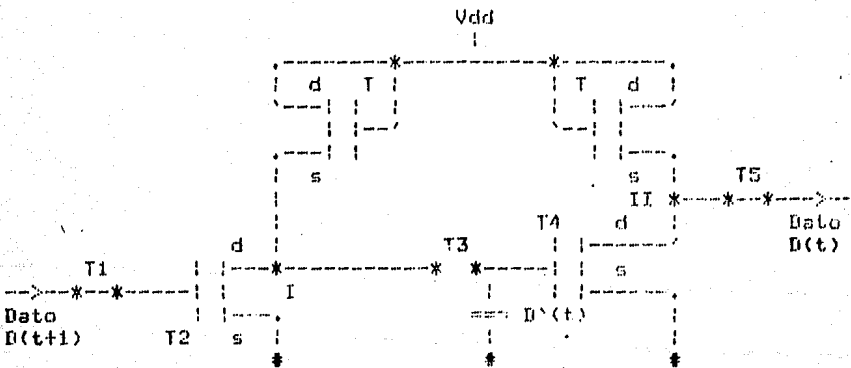
⊥ = Tierra

Transistores NMOS.



Estado ' A '.

$Q1 = V_H$ $Q2 = V_L$, T1 y T5 están encendidos, T3 apagado

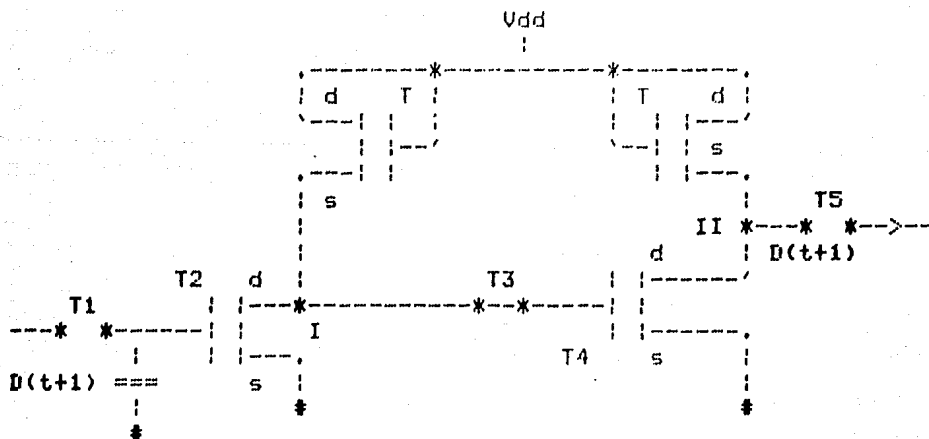


$D'(t) = \text{Negado de } D(t).$

En este estado se realiza una entrada de un dato $D(t+1)$ y también se efectúa una salida del dato anterior $D(t)$. Esto se efectúa gracias a la capacitancia existente entre el gate y el source del transistor T4. Por lo que en el punto II estará presente por unos instantes el valor de $D(t)$.

Estado " B ".

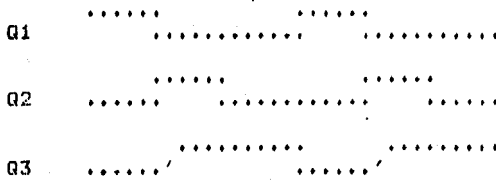
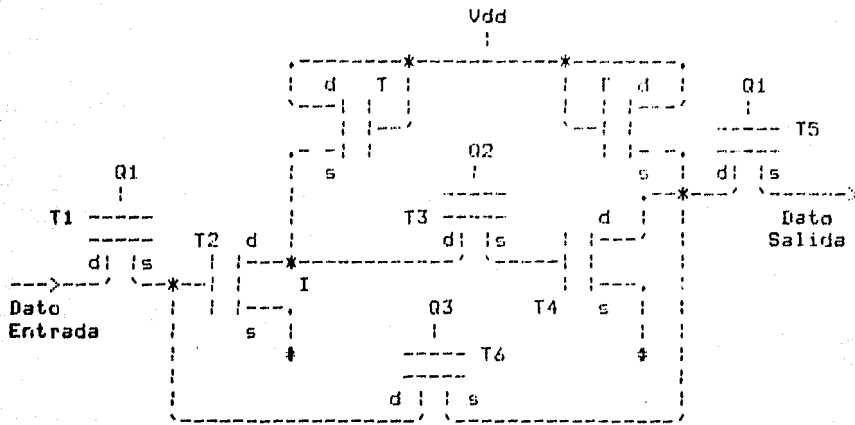
$Q1 = VL$ $Q2 = VH$, T1 y T5 están apagados, T3 conduce.



Debido a la capacitancia existente en el transistor T2, se mantiene por unos instantes el valor de $D(t+1)$, con lo cual se transfiere el estado de $D(t+1)$ al transistor T4, obteniéndose en el punto II el valor del dato $D(t+1)$. En el siguiente estado se vuelve al " A ". Note que si la frecuencia de operación es lenta, los datos se pueden perder, por lo tanto esta celda no opera en bajas frecuencias.

Celda estática de tres fases.

Si a la celda anterior se le agrega una retroalimentación y una fase más como se muestra :



La celda se convierte en una celda estática, cuyo funcionamiento es el siguiente :

Estado " A ".

$Q1=VH$, $Q2=Q3=VL$. T1 y T5 conducen, T3 y T6 no conducen

En este estado se realiza una entrada del dato $D(t+1)$ y a la vez una salida del dato $D(t)$. Esta operación se realiza de la misma forma que en la celda dinámica, vista anteriormente.

Estado " B ".

$Q1=VL$, $Q2=VH$ y $Q3=VL$. T1 y T5 no conducen, T3 conduce.

En este estado cuando conduce el transistor T3 se almacena el dato $D(t+1)$. El transistor T6 debe encender lentamente, de otra forma se perdería la información. Una vez que están encendidos los transistores T3 y T6 se está en el estado " C ".

Estado " C " .

Q1=VL, Q2=Q3=VH.

Cuando se está en este estado la información se mantiene en forma indefinida. Note que se está recirculando continuamente la información almacenada y no se pierde esta si se permanece en ese estado.

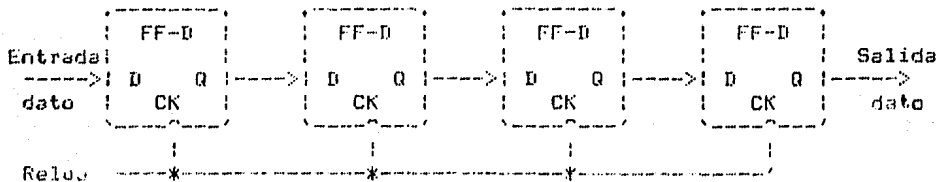
Clasificación de registros por su tipo de corrimiento.

Registros de Corrimiento	:	A la derecha. (Shift right).
	:	Bidireccional. (Shift right or shift left).

Clasificación de los registros de corrimiento por la forma en que se realiza la entrada y salida de información.

Registros de Corrimiento	:	SISO (Entrada serie, salida serie) (Serial input, serial output)
	:	SIPO (Entrada serie, salida paralela) (Serial input, parallel output)
	:	PISO (Entrada paralela, salida serie) (Parallel input, serial output)
	:	PIPO (Entrada paralela, salida paralela) (Parallel input, parallel output)

Registro de corrimiento de 4 bits, utilizando SISO y corrimiento a la derecha.

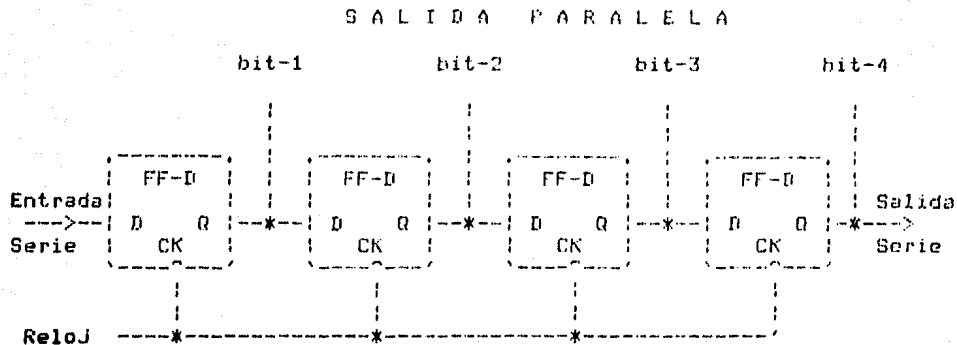


Nota :

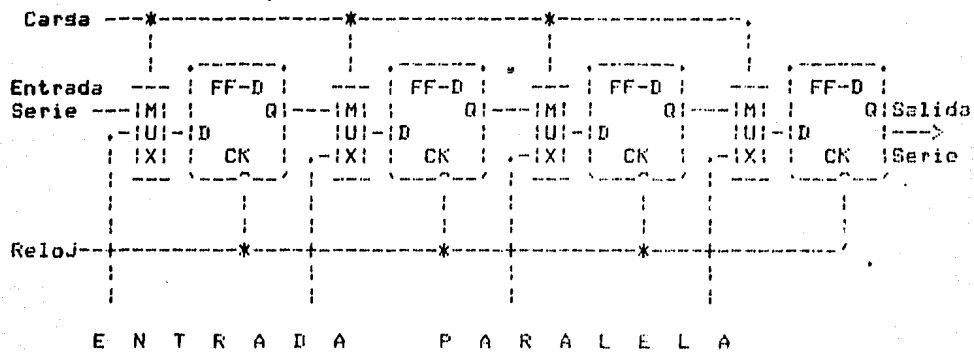
FF-D
D Q
CK

Esta marca significa que el flip-flop es disparado por flanco (positivo o negativo) y sirve para que se haga un solo corrimiento por pulso de reloj.

Registro de corrimiento de 4 bits, utilizando SIPO y corrimiento a la derecha.

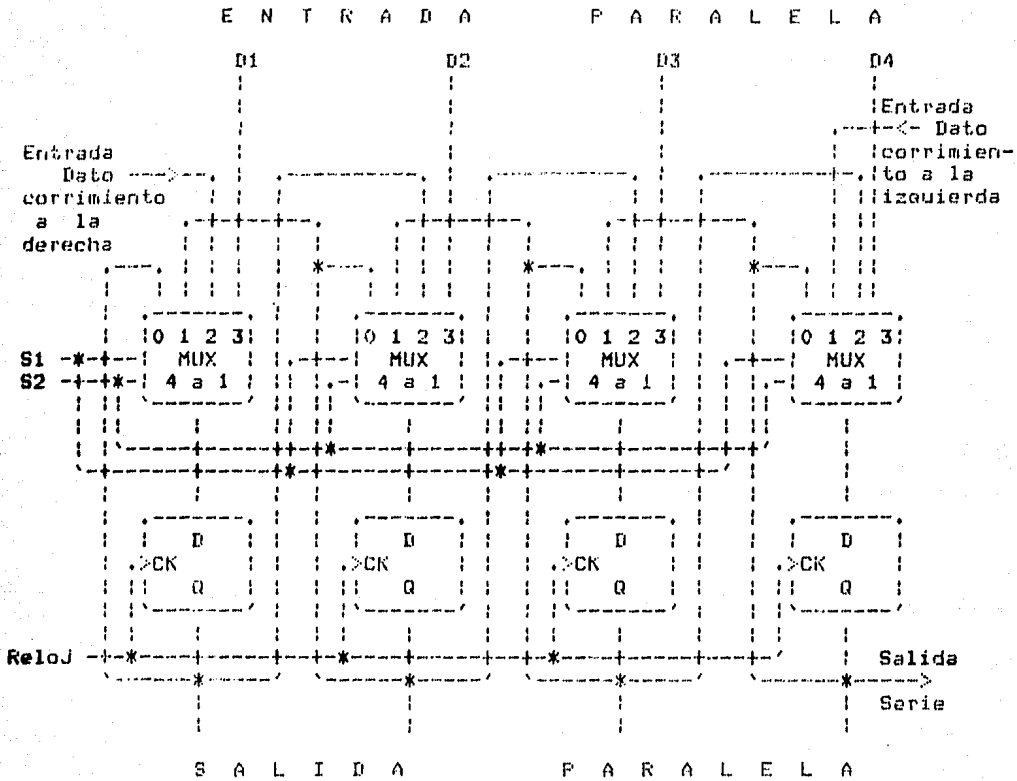


Registro de corrimiento de 4 bits, utilizando PISO y corrimiento a la derecha.



Cuando se tiene la facilidad de modificar en paralelo la información se dice que tiene capacidad de carga (Load).

Registro de corrimiento de 4 bits, utilizando FIFO y corrimiento bidireccional.



Modo de selección.

S1 S2 : Operación.

- | | | |
|---|---|-----------------------------------------------------------|
| 0 | 0 | Se mantiene la información (Hold). |
| 0 | 1 | Entrada dato y corrimiento a la izquierda (Shift-left). |
| 1 | 0 | Entrada dato y corrimiento a la derecha (Shif-right). |
| 1 | 1 | Carga en paralelo (Load). |

Cuando se tiene un estado en que la información no se recorre aunque halla pulsos de reloj, se dice que se tiene un estado Hold. (Se mantiene la información).

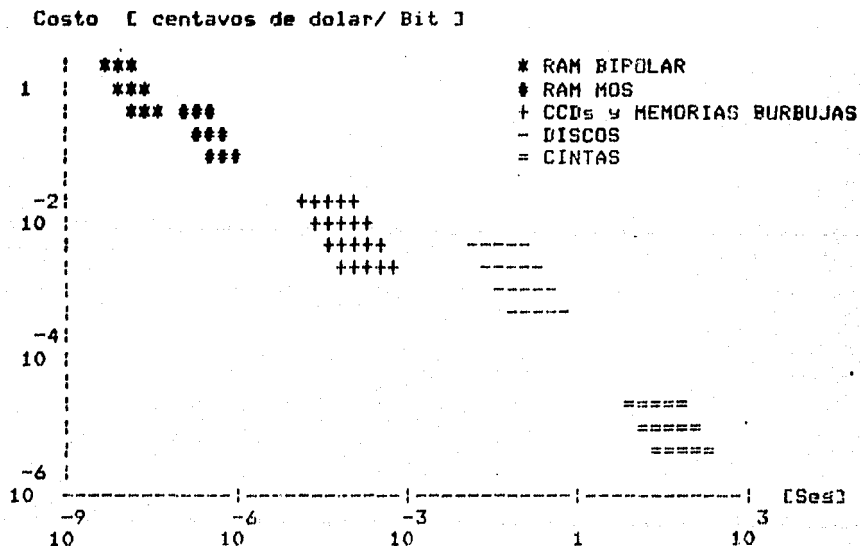
IV.2 DISPOSITIVOS ACOPLADOS POR CARGA. (CCDs).
 (Charge Coupled Devices).

Un CCD es un dispositivo de almacenamiento masivo cuya entrada y salida de información es en forma serial.

IV.2.1 INTRODUCCION.

Un CCD funciona en forma similar a un registro de corrimiento MOS dinámico. El CCD opera almacenando y transfiriendo cargas negativas.

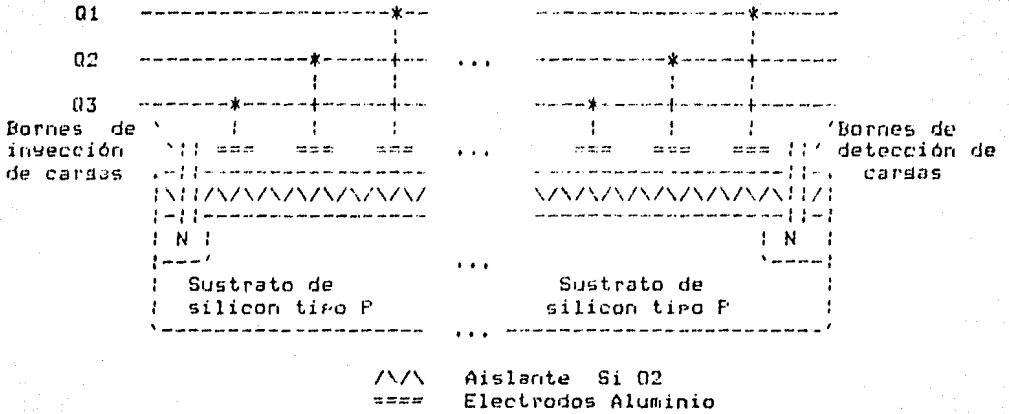
En un CCD el tiempo de acceso es más corto que para los discos, por no tener elementos mecánicos. Los CCDs son más baratos que los dispositivos que se utilizan como memoria principal, pero el tiempo de acceso de los CCDs es más grande, por lo que su empleo como memoria principal está limitado.



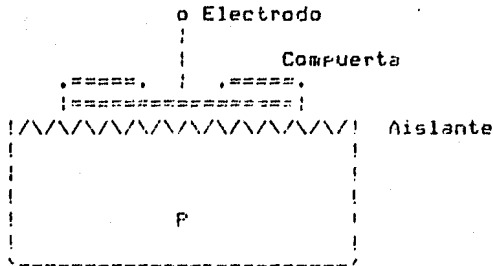
Los CCDs son dispositivos volátiles, de bajo precio y consumo de potencia, con una alta confiabilidad.

IV.2.2 ESTRUCTURA Y FUNCIONAMIENTO.

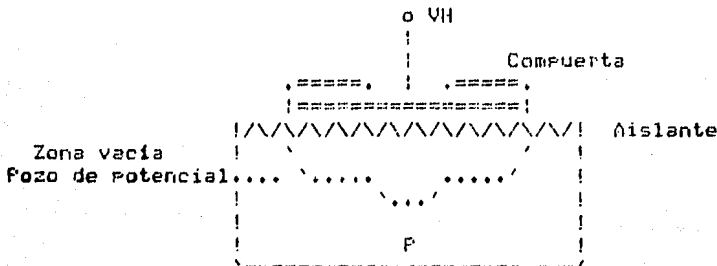
La estructura de un CCD es la siguiente:



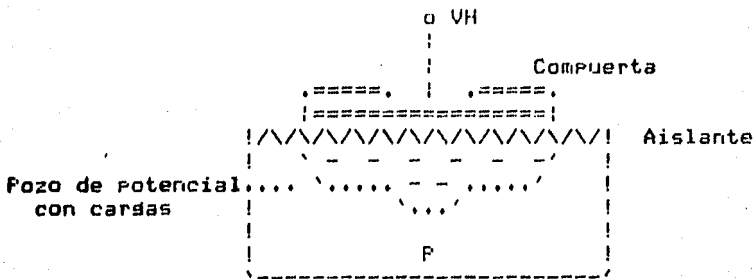
La celda básica de almacenamiento en un CCD sería :



Si se aplica un voltaje positivo, en el electrodo, las cargas mayoritarias (huecos) que están en el sustrato tipo P son repelidas de la vecindad de la compuerta, formándose una zona vacía llamada pozo de potencial.

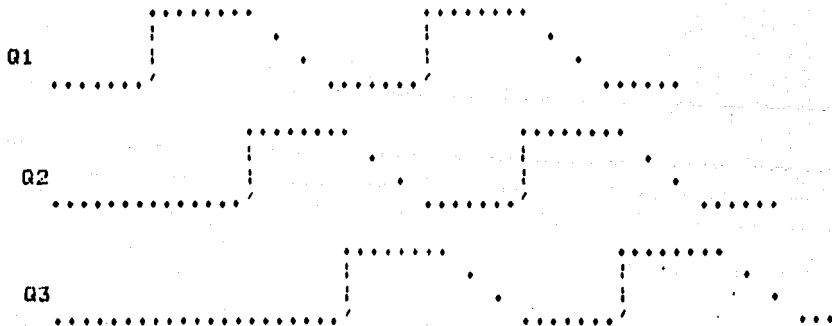


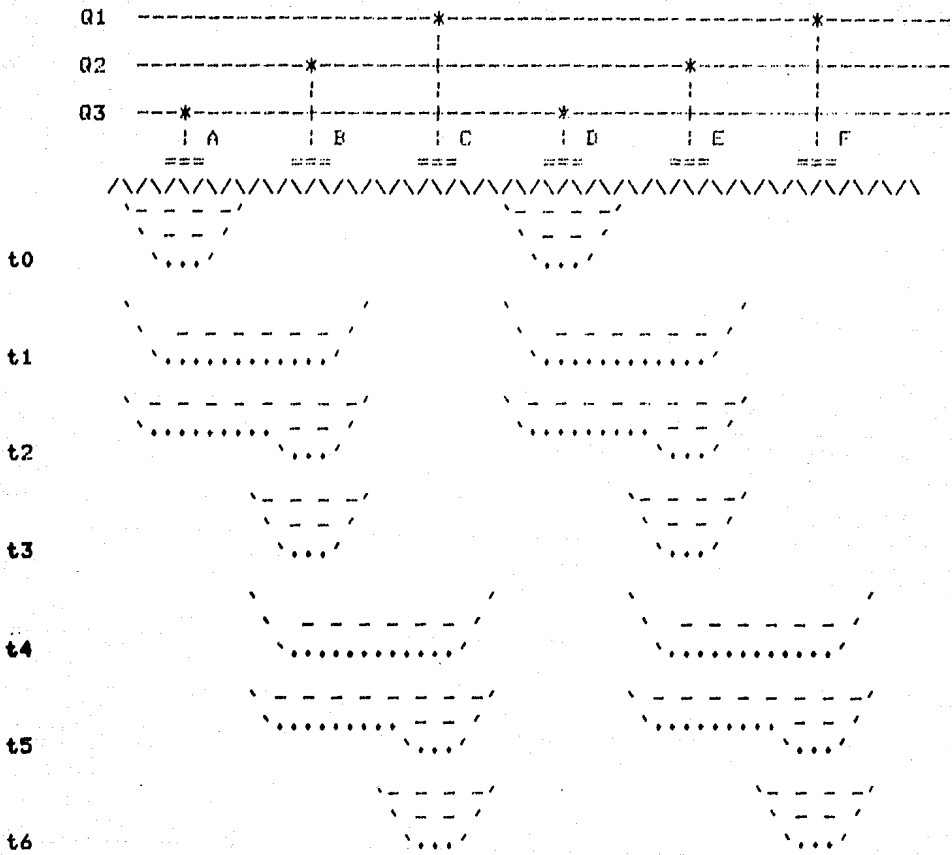
Esta zona vacía puede ser utilizada para almacenar cargas minoritarias (electrones) que serían introducidas si se quiere tener un uno en la celda (La introducción de las cargas negativas solo puede suceder en la primera compuerta la cual contiene aparte de lo visto anteriormente, un sustrato tipo N como se observa en la figura que muestra la estructura de un CCD). Las demás compuertas serán para transferir la carga de una compuerta a otra, hasta llegar a la última, la cual contiene también un sustrato tipo N el cual nos servirá para detectar la presencia de cargas en la última compuerta. Una compuerta con cargas quedaría de la siguiente forma :



De esta forma la carga quedaría atrapada en el pozo, como si fuera un líquido.

La profundidad del pozo que se forma dependerá del valor del voltaje aplicado al electrodo, de esta forma se tiene un medio para poder desplazar las cargas. Esto sucede de la siguiente forma : Si se alimenta a los electrodos con los siguientes voltajes :





En un tiempo t_0 $Q_1=V_H$ $Q_2=Q_3=V_L$, existen dos pozos, uno debajo de la compuerta A y otro debajo de la compuerta D. (Ambos pozos tienen cargas negativas).

En un tiempo t_1 , cuando $Q_1=Q_2=V_H$ y $Q_3=V_L$, los pozos se alargan de tal forma que la carga negativa está debajo de las compuertas A, B y de D, E. (Esto sucede debido al efecto de atracción de cargas contrarias, producido por el campo eléctrico formado en las compuertas con un voltaje alto).

En un tiempo t_2 el voltaje de la fase Q_1 empieza a decrecer linealmente, el voltaje Q_2 se mantiene en alto y la fase Q_3 continúa en un nivel de voltaje cero. Esto ocasiona que la parte del pozo en donde el voltaje de la compuerta está decreciendo, éste también empieza a decrecer de tal forma que las cargas se empiezan a mover hacia la compuerta que tiene el voltaje alto, como si fuera un líquido.

En un tiempo t_3 $Q_1=VL$ $Q_2=VH$ y $Q_3=VL$. Las cargas se mueven de la compuerta A a la compuerta B y de la D a la E.

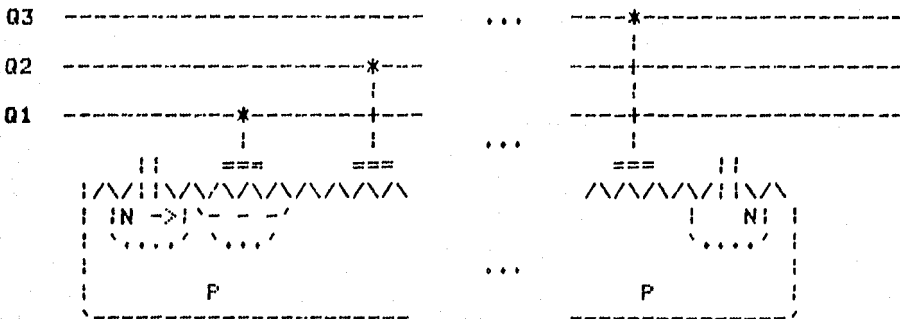
En un tiempo t_4 $Q_1=VL$ $Q_2=Q_3=VH$. De nueva cuenta el pozo de potencial tiene el largo de dos compuertas. (BC y EF).

En el tiempo t_5 el voltaje de las compuertas empieza a decrecer linealmente, con lo cual se producen el desplazamiento de las cargas hacia la compuerta C y F.

En un tiempo t_6 . Totalmente las cargas se desplazaron a la compuerta C y F.

Como se pudo observar, cada fase origina un desplazamiento de las cargas de una compuerta a otra.

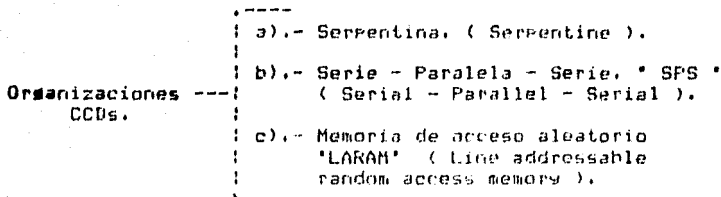
La inyección de cargas en el primer pozo se lleva a cabo de la siguiente manera:



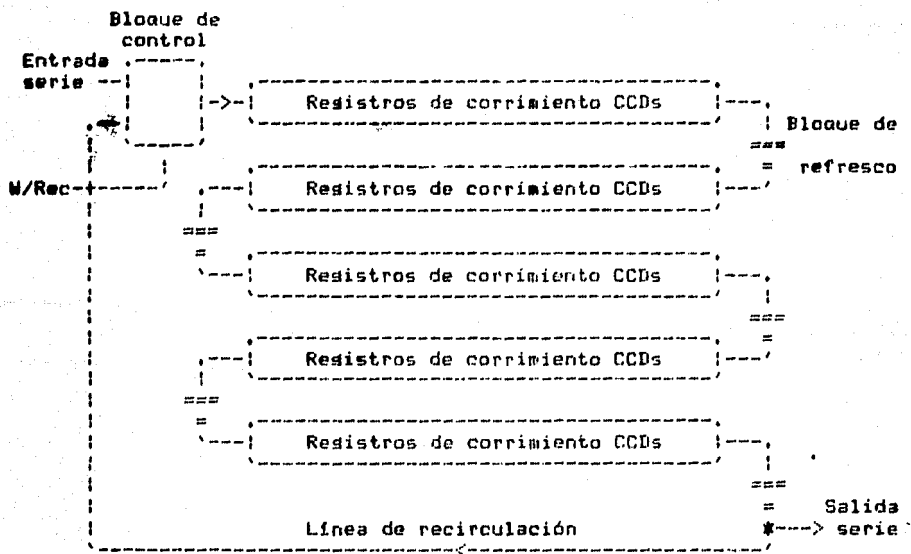
Si se aplica un voltaje positivo en el borne de la compuerta de inyección, se produce una corriente hacia la primera compuerta, la cual debe de tener también un voltaje alto, el cual produce un campo eléctrico, llevándose a cabo la inyección de cargas en el pozo potencial. Ahora bien si no se desean inyectar cargas en el pozo potencial no se aplica voltaje alguno en el borne de la compuerta de inyección, con lo cual se tendría almacenado un cero de información.

La detección de cargas se efectúa en el otro extremo en una última compuerta que contiene un sustrato N Polarizado en inversa, la cual actúa como si fuera el colector de un transistor bipolar, con lo cual se detecta la presencia de cargas negativas.

IV.2.3 ORGANIZACIONES EMPLEADAS EN MEMORIAS CCDs.



IV.2.3.1 ORGANIZACION SERPENTINA.

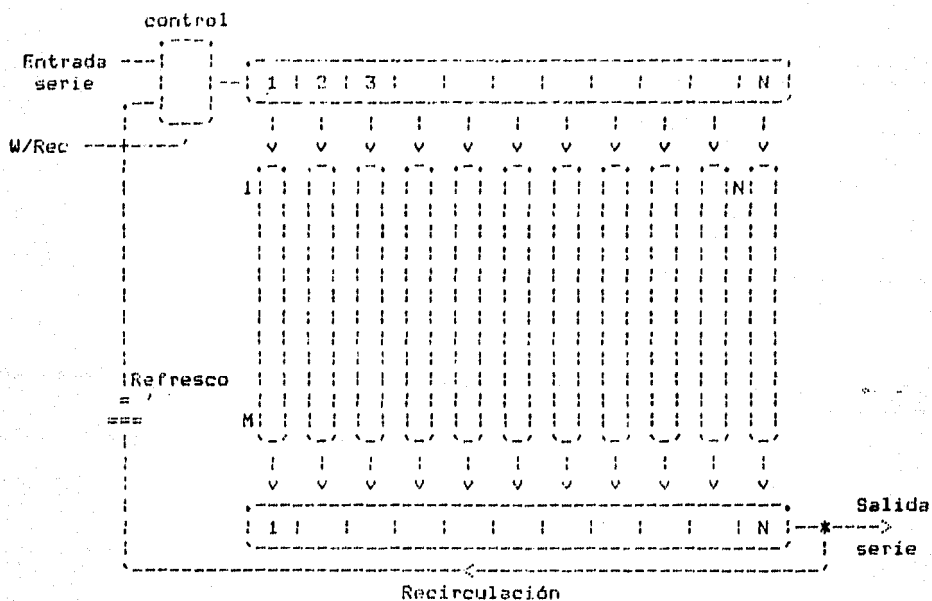


Una memoria CCD con una organización de serpentina está formada de un conjunto de registros de corrimientos CCDs conectados en cascada .

Entre cada registro existe un bloque de refresco. Para efectuar una operación de entrada/salida de información almacenada, se tiene un bloque de control que es el que decide qué información (nueva o recirculación) es la que pasa al primer registro.

Este tipo de organización presenta varias desventajas como por ejemplo, el tiempo de acceso es muy grande, ya que el dato tiene que circular a través de la mayoría de los registros hasta llegar a la salida. Otra desventaja es que si se presenta alguna falla en el circuito, este se no puede ser utilizado, ya que los bits de información almacenados recirculan por todo el circuito a la misma frecuencia de desplazamiento, por consiguiente se tiene una alta disipación de potencia y se requieren tantos bloques de refresco como registros de corrimientos se tengan.

IV.2.3.2 ORGANIZACION SERIE - PARALELO - SERIE.



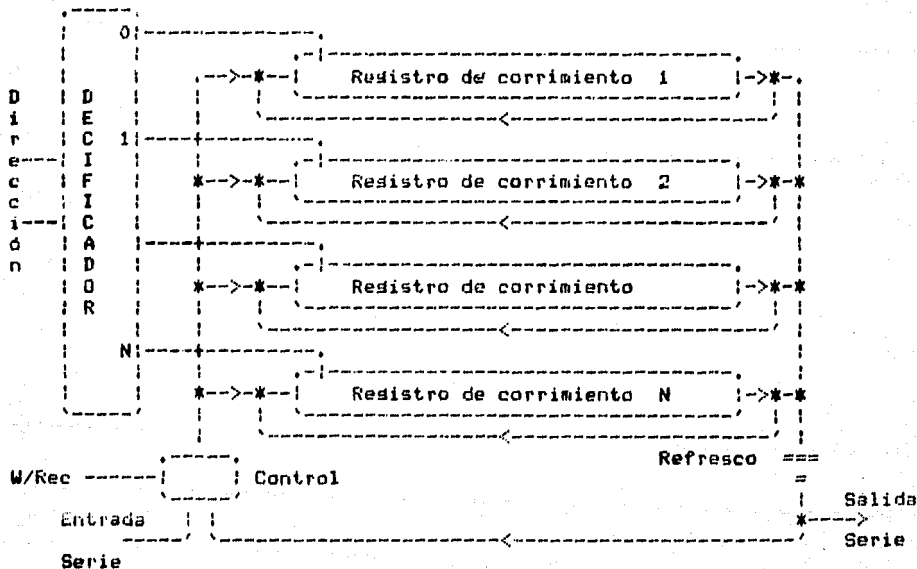
Este tipo de organización consta de $N+2$ registros de corrimientos. Dos registros el superior y el inferior están integrados de N bits de almacenamiento cada uno, mientras que los N registros de corrimiento restantes se encuentran en paralelo con una capacidad de M bits de almacenamiento cada uno. Se tiene un solo bloque de refresco y un bloque de control para entrada de nuevos datos o recirculación de los datos almacenados.

El funcionamiento de esta organización como su nombre lo indica, una entrada de información en serie en el registro superior, el cual al contener N bits de información, se efectúa un proceso de transferencia en paralelo de los N bits. Por lo que se almacena un bit de información en cada uno de los N registros de corrimientos (que se encuentran en paralelo). Note que entró un bit en cada registro por lo tanto debe de realizarse un desplazamiento y por consiguiente sale también un bit en cada uno de los N registros en paralelo, cargándose esta información en el registro de corrimiento de la parte inferior. Después de esto se inicia una nueva carga de información en serie en el registro de la parte superior, esta información puede ser nueva o puede ser la información que se tiene en el registro de abajo.

Cabe hacer la aclaración que los registros superior e inferior deben de realizar N desplazamientos en el mismo tiempo que los N registros de corrimiento en paralelo realizan un solo corrimiento.

En este tipo de organización tiene la ventaja de que tiene menor disipación de potencia, ya que la mayoría de los registros trabajan a baja frecuencia en sus desplazamientos. Por lo cual se requieren dos relojes. El tiempo de acceso sería muy grande. Una palabra de memoria de este tipo de organización sería de N bits.

IV.2.3.3 ORGANIZACION DE MEMORIA DE ACCESO ALEATORIO (LARAM).



Esta organización consiste de N registros de corrimiento CCDs los cuales a su entrada están conectados a un Bus común (entrada o recirculación) al igual que todas sus salidas están conectadas a otro Bus común . Además cada registro cuenta con una línea de recirculación de información. Se tiene un bloque de control (Decodificador) el cual habilita a un solo registro de corrimiento para que se lleve a cabo sobre el una operación de lectura o escritura (note que cada registro podrá contener una o varias palabras de memoria y la cantidad mínima de información que se podrá leer será la capacidad que tiene el registro de corrimiento). También tiene un control de entrada de información o recirculación de la misma.

El funcionamiento es el siguiente.

Cualquier registro se puede acceder aleatoriamente, la entrada - salida de información en este registro seleccionado es unicamente en serie.

Al registro seleccionado se le aplica un reloj rápido, mientras que los demás registros permanecen en un estado de refresco lento.

La ventaja de este tipo de organización es que cualquier registro puede ser accedido aleatoriamente, El tiempo de acceso es mucho menor que el de las arquitecturas anteriores, El tiempo de acceso depende del número de bits por registro y la frecuencia utilizada.

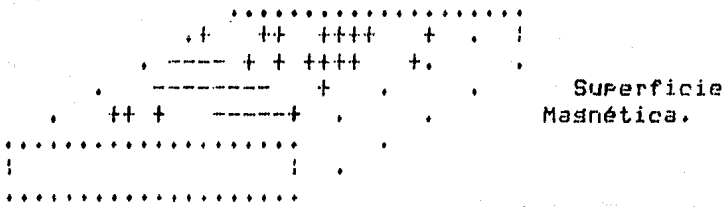
IV.3 MEMORIA DE BURBUJAS.

Una memoria de burbuja es un dispositivo de almacenamiento serial. (La entrada y salida de información es en forma serial). El almacenamiento es en elementos conocidos como burbujas magnéticas.

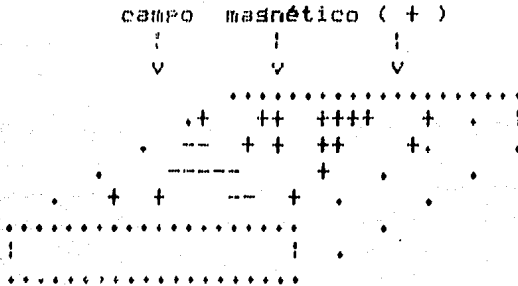
IV.3.1 INTRODUCCION.

Una burbuja magnética es una pequeña región magnética en forma cilíndrica que se forma al pasar un campo magnético perpendicular sobre una superficie con ciertas características magnéticas. La presencia de una burbuja magnética corresponde a un " 1 " almacenado, y la ausencia de ella a un " 0 " almacenado.

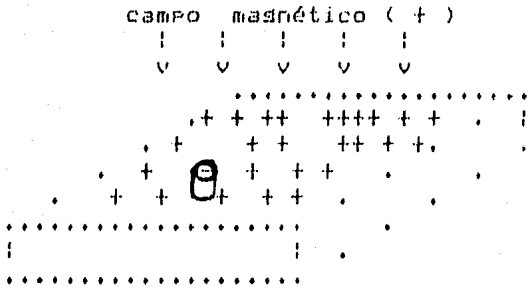
Originalmente la superficie magnética tiene regiones magnetizadas en ambos sentidos (Norte-Sur, Sur-Norte), siendo el magnetismo resultante igual a cero.



Si se aplica un campo magnético " B " perpendicular a la superficie magnética, las regiones con polaridad contraria a la del campo se contraen.

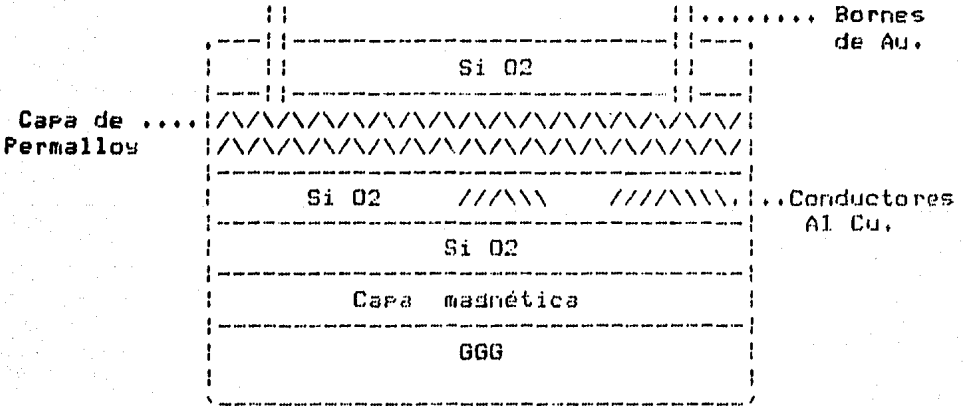


Si se aumenta la intensidad del campo magnético hasta una cierta medida, se formarán las regiones cilíndricas llamadas burbujas magnéticas.



Ahora bien si se sobrepasa un cierto límite en la intensidad del campo, las burbujas magnéticas desaparecen.

El cuerpo de una memoria de burbuja está constituida por



Lo primero que se pone es una capa de sustrato de material cristalino no magnético GGG (Gadolinium Gallium Garnet) que tiene la misma estructura cristalina y mismo coeficiente de expansión que la capa magnética que se pondrá arriba de esta.

La capa magnética debe de ser de un material que contenga elementos con características de anisotropía uniaxial magnética, que es una característica de orientación de las partículas hacia un determinado polo magnético. Los materiales que cumplen con esta característica son :

- a) Ortoferritas.
- b) Ferritas Hexagonales.
- c) Granates sintéticos.
- d) Metales Amorfos.

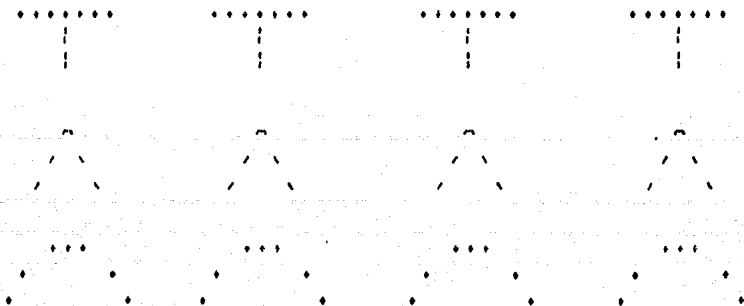
Las ortoferritas son materiales cuya composición química es $AFeO_3$. Donde "A" puede ser uno o más elementos con radio iónico muy grande (elemento de las tierras raras). En este material se forman burbujas magnéticas muy grandes, por lo que no se puede tener una capacidad grande, además son poco inmunes a la temperatura.

Las ferritas Hexagonales son materiales cuya composición química es $Pb Fe_{12} O_{19}$. Las burbujas producidas con este material son muy pequeñas, pero se tiene el problema de que no se puede tener una movilidad rápida de las burbujas, pero se tiene una gran capacidad.

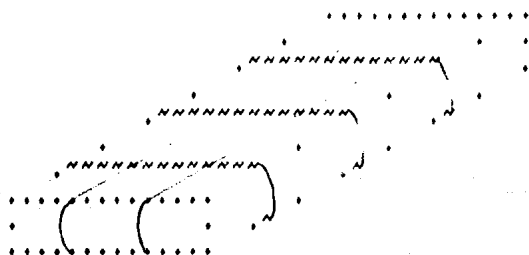
Los granates sintéticos son materiales cuya composición química es $A_3 B_5 O_{12}$. Donde A puede ser uno o más elementos con radio iónico muy grande y B es un elemento de transición como el hierro. Las burbujas que se crean con este tipo de material son pequeñas, con una aceptable movilidad y una alta estabilidad a la temperatura. Con el granate sintético se obtienen densidades de 155 Kbits/cm^2 . el diámetro de las burbujas es de aproximadamente entre dos y tres micrómetros. Este material es el que más se usa en la fabricación de la capa magnética.

Los metales amorfos son materiales como el hierro y cobalto. Las burbujas que se forman con este material son las más pequeñas que se han podido crear, pero se tiene el problema de que no se ha podido controlar el movimiento de las burbujas.

Después de la capa magnética se pone una capa de dióxido de silicio SiO_2 que sirve como separador entre la capa magnética y unos conductores de aluminio y cobre que se emplearán para la generación de nuevas burbujas. A continuación se pone otra capa de dióxido de silicio, arriba de esta va una capa de material permalloy (material magnético hecho de hierro y níquel). Esta capa presenta una serie de figuras hechas con el material permalloy y pueden ser de la siguiente forma :

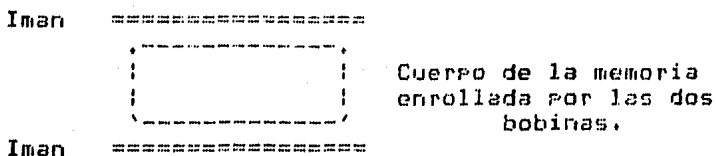


Después de la capa de figuras de permalloy se pone una última capa de dióxido de silicio. después se hacen dos perforaciones y se ponen dos hornos de Au. La movilidad de las burbujas será sobre la capa de figuras de permalloy, que reciben el nombre de pistas de propagación. Las burbujas se moverán de una figura a otra gracias a los cambios de polarización instantánea que se producen en el permalloy, generados por el campo magnético que producen dos bobinas que enrollan el cuerpo de la memoria de burbujas. Estas bobinas están colocadas perpendicularmente una de la otra. Por las bobinas se hacen pasar una corriente con forma de onda triangular y defasadas 90 grados una de la otra.



Las dos bobinas proporcionan un campo magnético paralelo a la superficie magnética, que da el movimiento a las burbujas magnéticas.

Después de las dos bobinas se ponen dos imanes permanentes los cuales hacen un sandwich con el cuerpo de la memoria de burbujas enrollada por las dos bobinas como se muestra en la figura siguiente :



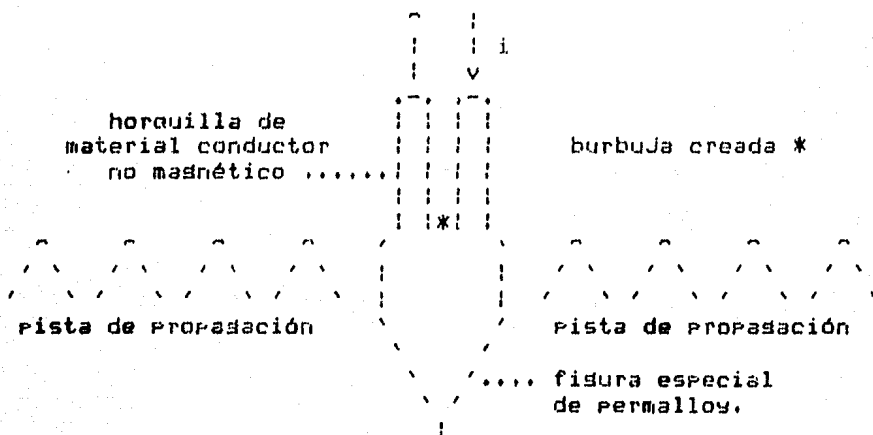
La función de los dos imanes es que siempre exista un campo magnético, para que estén recirculando las burbujas y no desaparezcan estas aun a falta del voltaje de alimentación, por consiguiente las memorias de burbujas son no volátiles.

IV.3.2 OPERACIONES ELEMENTALES QUE DEBE PODER REALIZAR UNA MEMORIA DE BURBUJAS.

- a) Generación de burbujas.
- b) Movimiento de burbujas.
- c) Cambio de dirección de burbujas.
- d) Borrado de burbujas.
- e) Detección de las burbujas.
- f) Duplicado de burbujas.

IV.3.2.1 GENERACION DE UNA BURBUJA.

Para crear una burbuja se emplea un generador de burbujas, el cual consiste de un material conductor (Al Cu). No magnético que tiene la forma de una horquilla, que está colocada en el primer sustrato, sobre una figura de permalloy en forma de pico y colocada esta sobre una pista de propagación como se muestra :



Cuando se pasa un pulso de corriente através de la horquilla, esta genera un campo magnético opuesto al campo de polarización, con lo cual se crea una burbuja la cual es inmediatamente pasada a una pista de propagación.

IV.3.2.2 MOVIMIENTO DE UNA BURBUJA SOBRE UNA PISTA DE PROPAGACION.

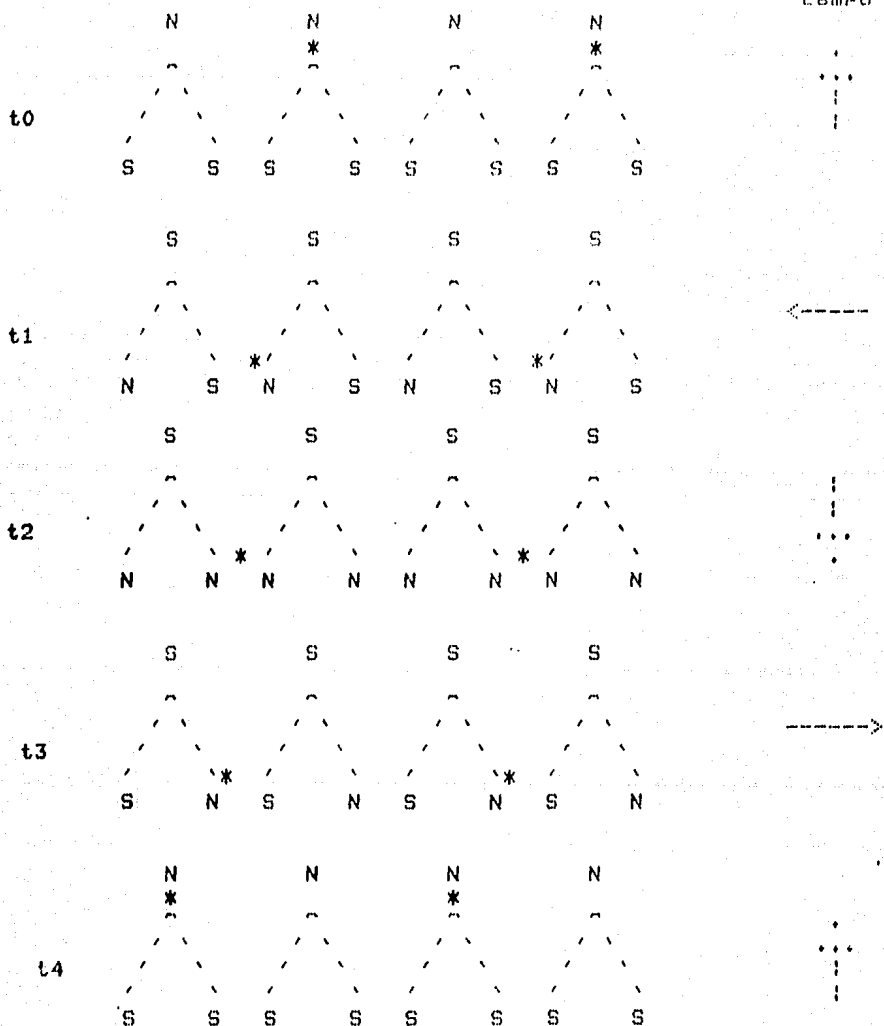
Como ya se mencionó antes, las burbujas se moverán de una figura de permalloy a otra gracias a los cambios de polarización instantáneos que sufren las figuras debido al campo magnético que producen las bobinas. Por lo que el movimiento de burbujas se lleva a cabo de la siguiente forma:

Nota: En este ejemplo el sentido del campo será antihorario.

La presencia de una burbuja estará representado por un asterisco "*",

Tiempo

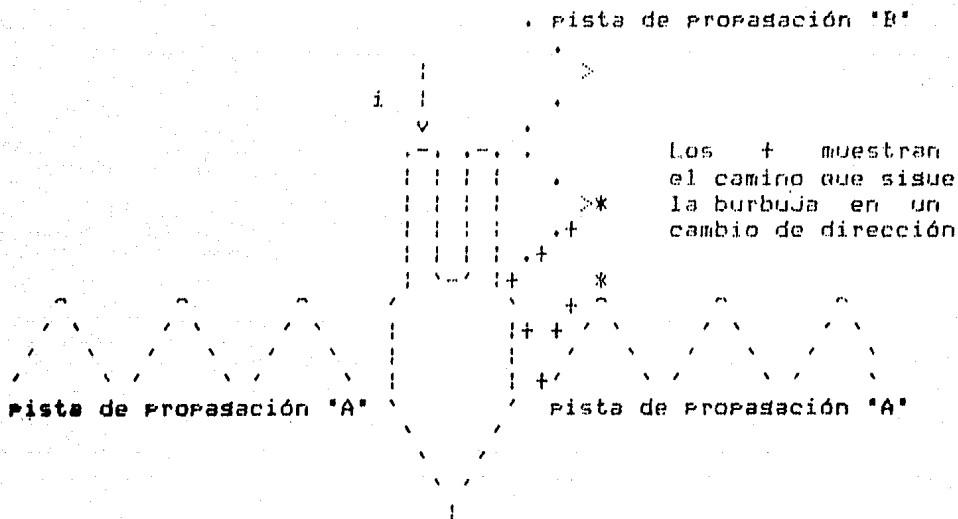
Dirección del campo



Como se pudo observar las burbujas se desplazaron una posición a la izquierda, debido a que el campo magnético actuó sobre las figuras de Permalloy, dándoles polarización instantánea. Después de una vuelta de 360 grados del campo magnético, las burbujas se moverán una posición hacia la izquierda o a la derecha, según sea el sentido (antihorario o horario) del campo.

IV.3.2.3 CAMBIO DE DIRECCION DE UNA BURBUJA DE UNA PISTA A OTRA.

El cambio de dirección lo realizan las compuertas de transferencia, las cuales son muy parecidas al bloque generador visto con anterioridad.



Cuando una burbuja se localiza a la derecha de la horquilla sobre la más cercana fisura de permalloy, se aplica un pulso de corriente a través de la horquilla, generando un campo que suprime el movimiento hacia la izquierda de la burbuja (producido por el campo de los imanes), originando un movimiento de la burbuja hacia arriba, de esta forma se realiza el cambio de dirección de una burbuja, pasándola a otra pista de propagación.

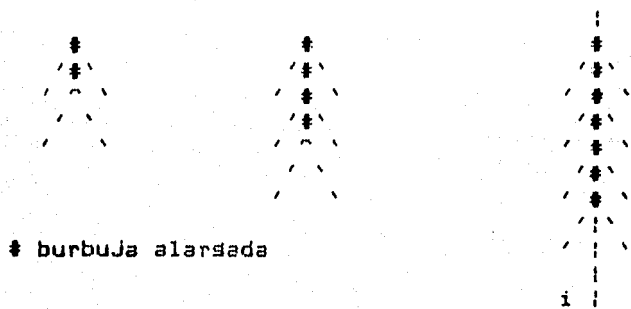
IV.3.2.4 BORRADO DE UNA BURBUJA.

El borrado se realiza utilizando la operación de cambio de dirección, mandando la burbuja al bloque inhibidor (el cual consiste de un bloque generador, en el cual se aplica un pulso de corriente más grande, la cual produce un mayor campo magnético, compactando la burbuja hasta que desaparece.

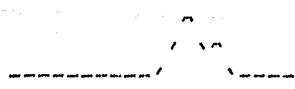
IV.3.2.5 DETECCION DE UNA BURBUJA.

La operación de lectura en una memoria de burbujas puede ser destructiva o no destructiva. Para hacer una lectura no destructiva es necesario que se haga un duplicado de la burbuja donde una continúa a través de la trayectoria normal y la otra pasa al detector y después es destruida.

Para efectuar la operación de lectura de una burbuja esta es colocada sobre un bloque que está integrado de varias figuras de permalloy conectadas en serie (Conteniendo un material magnetoresistivo, el cual varia su resistencia con la presencia de un campo magnético (efecto hall)), las cuales hacen que la burbuja se alargue (#), entonces se aplica una corriente através del detector magnetoresistivo, que está en contacto con la burbuja, haciendo que la resistencia del detector caiga bruscamente produciendo un incremento de corriente suficiente para producir un pulso de salida de aproximadamente 10 mV, con lo cual se detecta la presencia de una burbuja. Ahora bien si no hubiera burbuja no variaría la resistencia del detector magnetoresistivo, con lo cual no se detectaría pulso alguno.

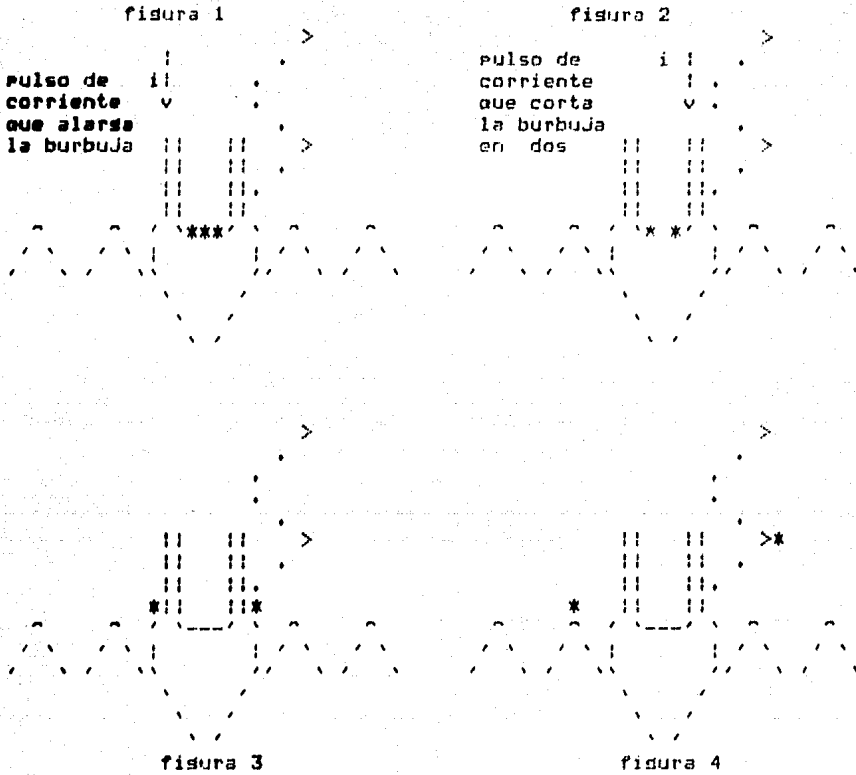


Voltaje de salida si hay burbuja



IV.3.2.6 DUPLICADO DE UNA BURBUJA.

Se utiliza el mismo elemento que para generar y cambiar de dirección. Cuando se acerca una burbuja esta es colocada en la parte media de la horquilla, se aplica un pulso de corriente con ciertas características, el cual hace que la burbuja se alargue (figura 1), después se aplica otro pulso de corriente en sentido inverso, el cual hace que se corte en dos la burbuja (figura 2), una se va hacia arriba, mientras que la otra sigue su trayectoria original (figuras 3 y 4).



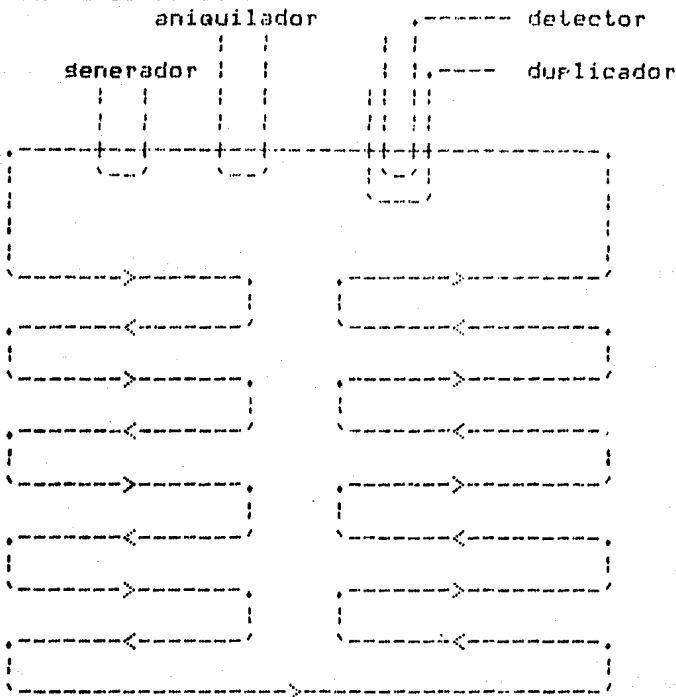
IV.3.3 ARQUITECTURAS EMPLEADAS EN LAS MEMORIAS DE BURBUJAS.

En las memorias de burbujas se emplean principalmente dos tipos de arquitectura :

- Memorias de burbujas
- a) Arquitectura de circuito serial.
 - b) Arquitectura de Circuito Principal-secundario

IV.3.3.1 ARQUITECTURA DE CIRCUITO SERIAL.

Este tipo de arquitectura es la más elemental, su configuración es la siguiente :



Es un circuito formado por una sola pista de propagación, hecha de figuras de permalloy.

Este tipo de organización requiere de los siguientes bloques :

- a) Generador de burbujas.
- b) Duplicador de burbujas.
- c) Detector de burbujas.
- d) Aniquilador de burbujas.

Las burbujas son creadas en el generador y se van moviendo por el circuito hasta que llegan al duplicador, si se quiere hacer una lectura, se divide en dos, una va al detector donde se producirá un pulso de corriente (si hay burbuja) que representará un bit de información. La otra burbuja continuará por el circuito llegando hasta el aniquilador, donde podrá ser borrada o no.

Algunas desventajas que presenta este tipo de arquitectura :

Las burbujas para ser leídas deben circular a lo largo de todo el circuito, por lo que se tendrá un tiempo de acceso muy grande. Si existe cualquier falla en el circuito, este ya no servirá. Por ejemplo si una figura de perfiles estuviera defectuosa la información no podría seguir su camino por la pista de propagación. Para remediar los problemas anteriores se diseñó la arquitectura siguiente :

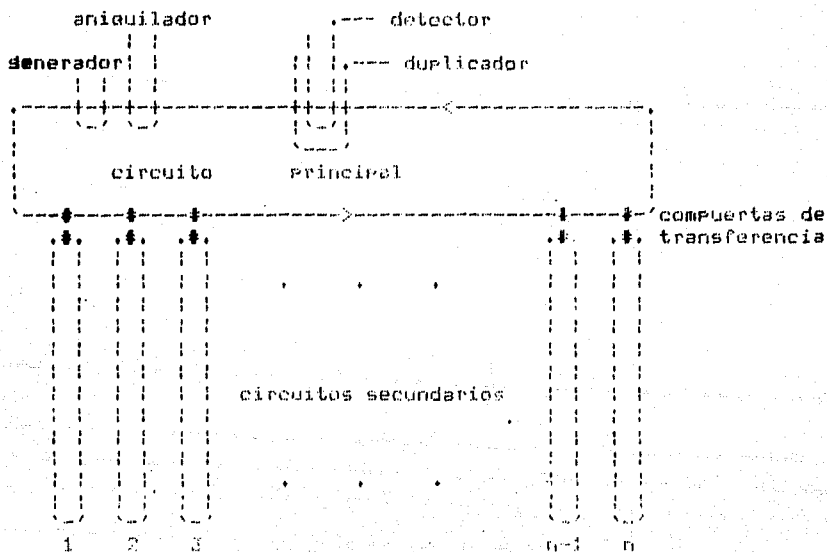
IV.3.3.2 ARQUITECTURA DE CIRCUITO PRINCIPAL-SECUNDARIO.

Este tipo de arquitectura presenta tres diferentes implementaciones que son :

- Circuito Principal Secundario
- a) Sistema con compuertas de transferencia.
 - b) Sistema de transferencia con duplicador de bloques.
 - c) Sistema de intercambio con duplicador de bloques.

IV.3.3.2.1 SISTEMA CON COMPUERTAS DE TRANSFERENCIA.

Este tipo de arquitectura emplea un circuito principal que funciona como un dispositivo de entrada - salida. Un conjunto de circuitos secundarios paralelos entre si y muy cercanos al circuito principal.



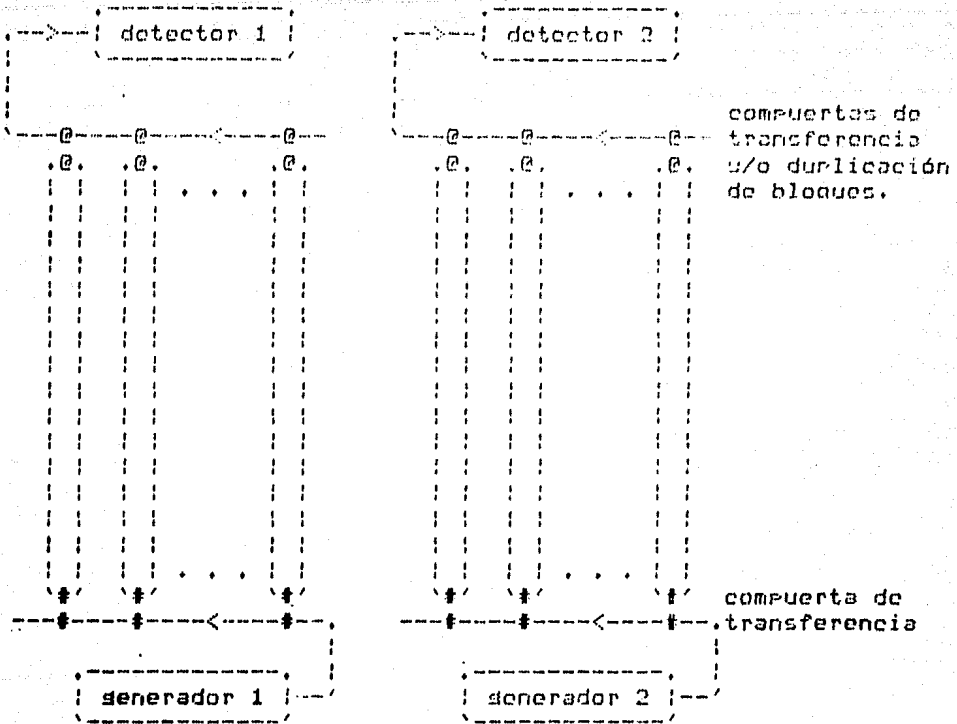
Cada circuito secundario tiene capacidad para m bits de información.

Los datos son generados y almacenados temporalmente en el circuito principal, cuando se tiene un número determinado de información, las compuertas de transferencia reciben un pulso, con lo cual la información es transferida simultáneamente y en paralelo a la parte más cercana de todos los circuitos secundarios (a este proceso se le llama operación de transferencia de entrada), guardándose todo un bloque de información. La información es rotada, pudiéndose seleccionar cierto bloque de información para leer la información almacenada o guardar nueva información.

Si solo se va a leer la información, el bloque de información es puesto en la parte superior de los circuitos secundarios. mientras esto sucede se borran todas las burbujas existentes en el circuito principal. Una vez hecho lo anterior y que el bloque de información se encuentre en el lugar correspondiente, las compuertas de transferencia reciben un pulso contrario al de escritura y la información es transferida al circuito principal (transferencia de salida), después la información es circulada serialmente hasta llegar al duplicador donde divide las burbujas en dos, una va al detector y la otra continua su camino por el circuito principal, si esta información se desea guardar de nuevo, el bloque aniquilador no se activa, realizándose a continuación una operación de transferencia de entrada. Ahora bien si se quiere escribir nueva información el bloque aniquilador borra la burbuja respectiva, a continuación se crea la nueva burbuja con el bloque generador hasta tener todo un nuevo bloque de información en el circuito principal, después se realiza una operación de transferencia quedando almacenada en los circuitos secundarios.

IV.3.3.2 SISTEMA DE TRANSFERENCIA CON DUPLICADOR DE BLOQUES.

En este tipo de arquitectura los circuitos secundarios están divididos en dos grupos, uno para bits pares y otro para bits nones. Cada grupo tiene su propio generador y una compuerta de transferencia común para ambos grupos, todo esto está en un extremo de los circuitos secundarios, mientras que por el otro extremo cada grupo tiene su propio detector, además se tiene una compuerta de transferencia con duplicador de bloques común a ambos grupos como se muestra a continuación en la siguiente hoja :



Para realizar una lectura en este sistema, el bloque que queremos leer debe estar en la parte superior, ahora bien si se quiere que sea una lectura destructiva, solamente se activa la compuerta de transferencia, de tal forma que la información de cada grupo pasa a su respectiva pista de propagación, la que conducirá a la información al detector apropiado, concluyendo así el proceso de lectura destructiva. Note que el bloque donde estaba la información quedó vacío. Si se hubiera querido que fuera una lectura no destructiva se hubiera activado el duplicador de bloques en lugar de la compuerta de transferencia; de esta forma la copia es transferida a la pista apropiada para ser leída y la información original se queda en su bloque respectivo.

Para realizar una escritura primero se hace una lectura destructiva del bloque donde queremos almacenar la nueva información; mientras tanto van siendo creadas las nuevas burbujas en los dos generadores. Una vez que se realizó la lectura destructiva del bloque de información donde vamos a meter la nueva información; el bloque vacío se debe de colocar en la parte inferior de los circuitos secundarios; de tal forma que cuando se haya creado toda la información se active la compuerta de transferencia respectiva; de esta forma la nueva información queda guardada en su respectivo lugar.

Algunas ventajas de esta arquitectura con respecto a las anteriores:

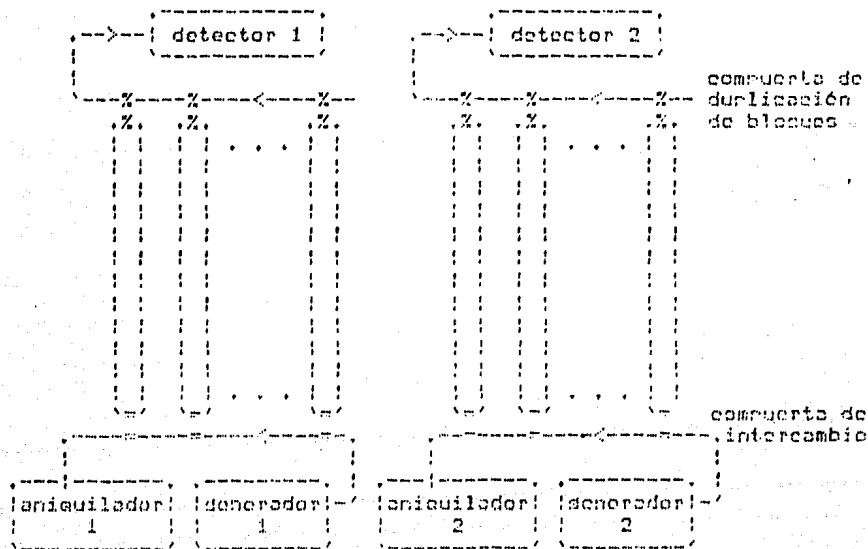
Este sistema es dos veces más rápido que la arquitectura con compuertas de transferencia, por lo que el tiempo de acceso es menor.

Los Chips de memoria de burbujas con arquitectura circuito principal - secundario tienen la desventaja de que si falla el circuito principal esta memoria no sirve, pero si falla es en un circuito secundario la memoria puede seguir funcionando, ya que originalmente se construyen las memorias con un número mayor de circuitos secundarios para que si fallan algunos, estos puedan ser reemplazados por los circuitos restantes. La posición de los circuitos defectuosos se almacenan en una PROM que forma parte del controlador de la memoria de burbuja.

IV.3.3.2.3 SISTEMA DE INTERCAMBIO CON DUPLICADOR DE BLOQUES.

Este sistema de intercambio con duplicador de bloques también tiene sus circuitos secundarios divididos en dos grupos, uno para bits pares y otro para bits nones. Cada grupo tiene su propio detector por un extremo y en el otro su generador. En la parte superior de los circuitos secundarios hay una compuerta duplicadora de bloques, mientras que en la inferior existe una compuerta de intercambio de bloques.

Note también que hay un aniquilador al final de la pista de propagación de cada generador.



En este circuito solo se efectúan lecturas no destructivas y se realizan de la misma manera que en la arquitectura rasada.

Para realizar una escritura, las burbujas son creadas en ambos generadores. El bloque donde se va a meter la información se pone en la parte inferior de los circuitos secundarios, una vez que fue creada la información se activa la compuerta de intercambio, la cual intercambia la información de tal forma que la información que está en las dos pistas de propagación de los generadores pasa a los circuitos secundarios, mientras que el bloque de información que estaba en estos pasa a las pistas de propagación de los generadores, que a su vez son pistas de propagación de los aniquiladores.

La ventaja que tiene esta arquitectura sobre la anteriormente vista es que con la compuerta de intercambio se elimina la necesidad de borrar la información vieja antes de escribir la nueva información.

IV.3.4 ALGUNOS CIRCUITOS INTEGRADOS DE MEMORIAS DE BURBUJAS DISPONIBLES COMERCIALMENTE.

Compañía	Modelo	Capacidad	Comentarios.
FUJITSU	FMB31DB	64 Kbits.	Ord. circuito serie
	FMB32A	64 Kbits.	Ord. circuito principal secundario.
HITACHI	H4701B	256 Kbits	Utiliza figuras de normalloz tiro T.
INTEL	IM7110	1 Mbits	Circuito integrado de 1.4 cm x 1.4 cm.
MOTOROLA	MBM 2256	256 Kbits	Ord. circuito principal secundario. 2.80 cm x 2.92 cm.
PLESSEY	PB 064-S1	64 Kbits.	C.I. de 12 pines.
	PB 256-M1	256 Kbits.	
ROCKWELL	RBM 256	256 Kbits.	
TEXAS INSTRUMENTS.	TIB 0303	250 Kbits.	Ord. circuito principal secundario, con intercambio y duplicador de bloques.
	TIB 0500	512 Kbits.	
	TIB 1000	1024 Kbits	

IBM. Está desarrollando memorias de burbujas con una densidad de almacenamiento de 4 millones de burbujas por cm cuadrado, pero no han salido a la venta.

CAPITULO V.

GRABACION MAGNETICA EN MEMORIAS MASIVAS.

Este capítulo tiene como objetivo el estudio de los factores que se requieren para llevar a cabo una grabación magnética.

La grabación magnética provee gran capacidad de almacenamiento a un bajo costo por bit almacenado.

Para llevar a cabo una grabación magnética se requiere de :

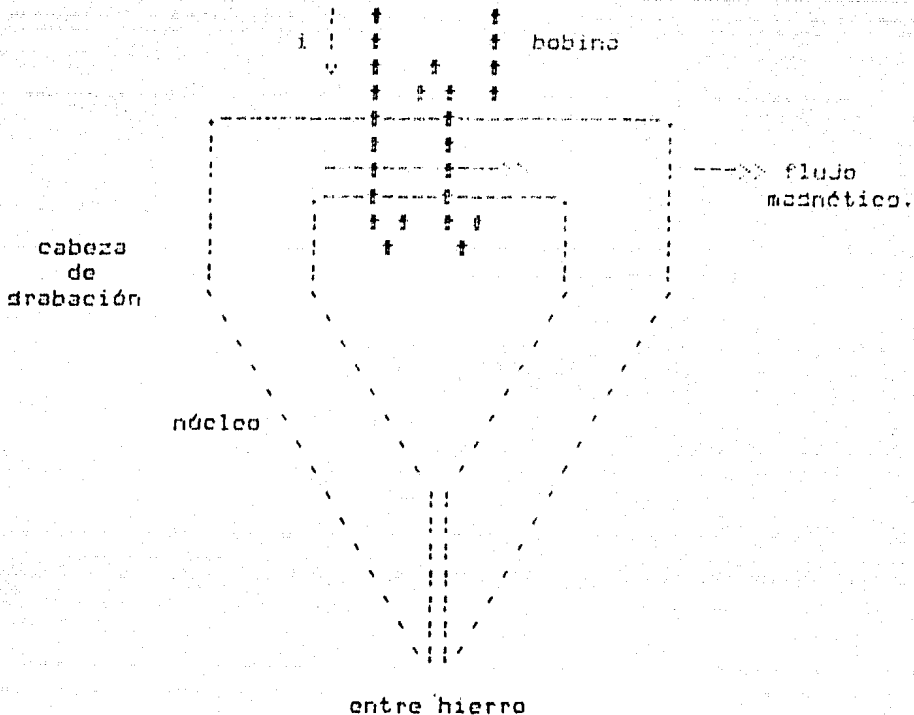
- a) Medio de grabación.
- b) Mecanismo de escritura y lectura.
- c) Códigos de grabación.
- d) Mecanismos de direccionamiento.

V.1 MEDIO DE GRABACION .

El medio de grabación magnética esta compuesto de dos partes, una parte magnética y otra no magnética. Esta última parte determina el grosor del medio, el cual se puede clasificar como un medio flexible (cintas, discos), o un medio duro (discos). Por ejemplo un disco duro está constituido por un plato de aluminio recubierto por una suspensión que contiene óxido de hierro. El óxido de hierro está constituido por partículas en forma de agujas (aproximadamente de un micrometro de longitud por una décima de micrómetro de anchura). Cada aguja es un pequeño iman con su respectivo campo magnético bipolar. Las partículas magnéticas están lo bastante alejadas, para no interferir entre ellas. Durante la fabricación se consigue la alineación de todas las agujas, haciendo girar el disco en presencia de un campo magnético. Para almacenar un dato se polariza la región que queremos por medio de un campo magnético, producido por una cabeza de escritura.

V.2 MECANISMO DE ESCRITURA - LECTURA.

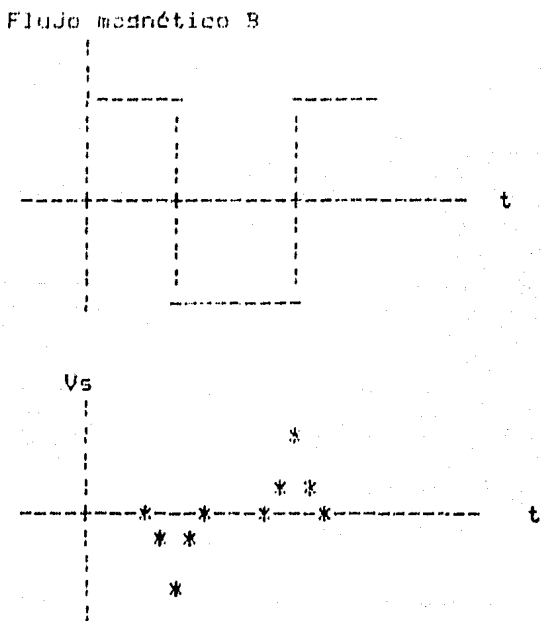
La cabeza de escritura consiste de un dispositivo ferromagnético como se muestra a continuación :



Al hacer circular una corriente en la bobina se induce un flujo magnético. Este flujo circula por el núcleo sin embargo se expande en el entre hierro, hacia los lados en virtud de la discontinuidad del núcleo. Este flujo que salta entre el GAP se lo conoce con el nombre de "Fringe". Este flujo es precisamente el que magnetiza a la superficie magnética (Cinta o disco); esto se realiza de la siguiente manera. El flujo magnético fuerza a las partículas del medio magnético a orientarse en determinada dirección; formando dipolos magnéticos sobre el medio magnético; guardándose de esta forma la información. Note que un pequeño flujo de corriente através de la bobina que rodea el núcleo de la cabeza debe originar una magnetización suficientemente grande para cambiar el estado magnético del material. Una vez que cesa el flujo de corriente; el magnetismo remanente de la cabeza de escritura debe ser todo lo más cercano a cero.

El proceso de lectura es idéntico al de escritura; solo que a la inversa. Se puede utilizar la misma cabeza que se usó para el proceso de escritura; solo que ahora en lugar de aplicar un flujo de corriente por la bobina; de esta se va a obtener; dependiendo del adreamiento u polarización de las partículas del medio.

Por ejemplo en el caso de una cabeza colocada frente a una superficie magnética en movimiento, sobre la cual se han escrito los datos, los campos magnéticos surgen de las regiones magnetizadas del medio. Durante el tiempo en que la cabeza permanece sobre una región uniformemente magnetizada, el campo se mantiene más o menos constante y en consecuencia, no se induce ninguna diferencia de potencial a través de la bobina que forma parte de la cabeza. Sin embargo, cuando esta se mueve por una región donde la magnetización del medio presenta una inversión de un estado al otro, se produce una rápida variación del campo magnético, induciéndose una diferencia de potencial en la bobina de la cabeza lectora. Cabe hacer la aclaración que la señal de salida de lectura en el embobinado es directamente proporcional a los cambios de flujo magnético del núcleo y no al flujo magnético mismo.



Note que la señal de sentido es perceptible solo cuando existe un cambio de flujo magnético en el medio, de tal forma que solo podemos leer de la información grabada, únicamente las transiciones de la señal de escritura.

V.3 CODIGOS DE GRABACION MAGNETICA.

Existen numerosos métodos para almacenar información en superficies magnéticas (cintas, discos), estos métodos son conocidos como códigos de grabación magnética. Los objetivos de estos códigos es tener una mayor confiabilidad en el momento de una operación de lectura, así como de tener la mayor densidad posible. (Número de bytes por pulgada).

Los códigos se pueden clasificar dentro de dos grandes categorías generales :

```
-----
Códigos del tipo | Redreso a cero ( RZ ).
                  |
                  | No redreso a cero ( NRZ ).
                  |
-----
```

Todos los códigos del tipo redreso a cero " RZ ", tienen la característica de que entre bits individuales siempre se redresa a un nivel de referencia cero.

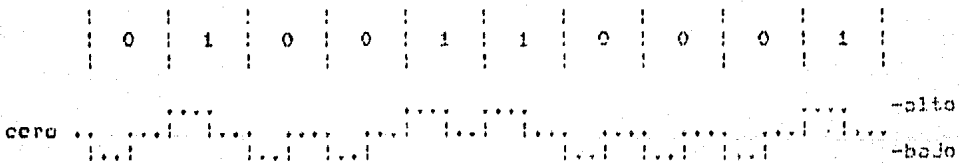
En los códigos del tipo No redreso a cero " NRZ " : el nivel de referencia (alto o bajo), se mantiene en toda la celda bit (intervalo que dura el bit). O sea no necesariamente entre bits individuales encontramos el nivel cero de referencia.

Códigos del tipo redreso a cero.

```
-----
Códigos del tipo | RZ. Return to zero .
redreso a cero   |
                  | RB. Return to bias.
                  |
                  | RB-S. Complemento RB.
                  |
                  | STR. Speed - tolerant recording.
                  |
                  | PR. Pulse - ratio.
                  |
-----
```

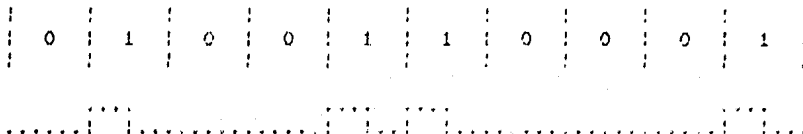
Código " RZ ".

En este código el intervalo correspondiente a cada bit se ha dividido a la mitad. Un " 1 " se representa de la siguiente manera : La primera mitad del intervalo se mantiene en un nivel positivo, en la siguiente mitad se pasa a un nivel cero. El " 0 " se representa de la siguiente manera : La primera mitad del intervalo se mantiene en un nivel negativo y la siguiente mitad en un nivel cero.



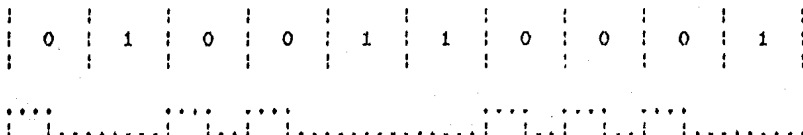
Código " RP ".

El " 1 " se representa de la siguiente manera : El intervalo se divide en dos partes: la primera mitad se mantiene en un nivel positivo y la siguiente mitad en un nivel cero. El " 0 " se representa de la siguiente manera : Durante todo el intervalo se mantiene en un nivel cero.



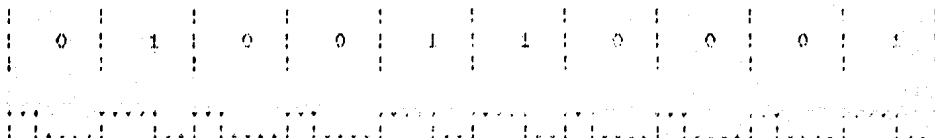
Código " RPS ".

Es un complemento del código " RP " ; es decir: El " 1 " se representa de la siguiente manera : Durante todo el intervalo se mantiene en un nivel cero. El " 0 " se representa de la siguiente manera : La primera mitad del intervalo se mantiene en un nivel positivo y la siguiente mitad en un nivel cero.



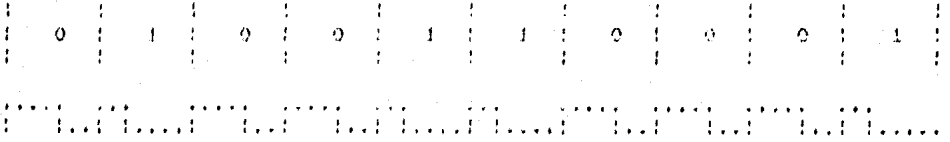
Código " STR ".

En este código el intervalo correspondiente a cada bit se ha dividido en tres partes. El " 1 " se representa de la siguiente manera : Las dos terceras partes iniciales se mantienen en un nivel alto y la última parte en un nivel cero. El " 0 " se representa de la siguiente manera : La primera tercera parte en un nivel alto; las dos terceras partes finales se mantienen en un nivel cero.



Código " NRZ ".

Al igual que en el código anterior, el intervalo correspondiente a cada bit se ha dividido en tres partes. El " 1 " se representa de la siguiente manera : la tercera parte inicial se mantiene en un nivel alto y las dos partes finales en un nivel cero. El " 0 " se representa de la siguiente manera : Las dos primeras partes iniciales se mantienen en un nivel alto y la última parte en un nivel cero.

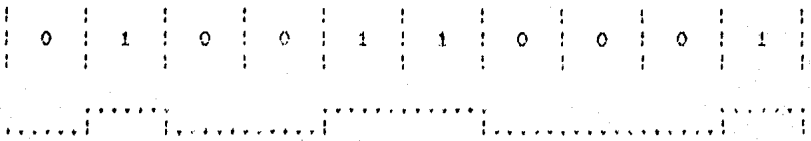


Códigos del tipo
no regreso a cero

- NRZ-L
Non return to zero level.
- NRZ-M o NRZ-I
Non return to zero mark.
Non return to zero Inverse.
- NRZ-S
Non return to zero space.

Código " NRZ-L ".

El " 1 " se representa de la siguiente manera : Durante todo el intervalo se mantiene en un nivel alto. El " 0 " se representa de la siguiente manera : durante todo el intervalo se mantiene en un nivel cero.



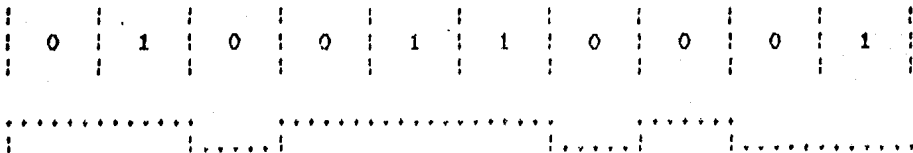
Código " NRZ-M " .

El " 1 " se representa de la siguiente manera : Un nivel alto siempre que le anteceda un nivel bajo. Si le antecede un nivel alto, un " 1 " se representa con un cero. Un " 0 " se representa con el nivel que este representado el bit anterior. En otras palabras un " 1 " esta representado con un cambio de nivel durante todo el intervalo y un " 0 " estara representado por la ausencia de cambio de nivel durante todo el intervalo.



Código " NRZ-S " .

Este código es un complemento del anterior. Si es un " 1 " no sufrirá cambio durante el intervalo y si es un " 0 " habrá un cambio durante todo el intervalo.



Hay un tercer tipo de códigos llamados de codificación en fase usados para una gran densidad de grabación; pero como dijimos en un principio siempre caen dentro de la clasificación de redreso a cero y no redreso a cero.

Códigos de Fase	Bi O L. Bi - Fase - Level.
	Bi O M. Bi - Fase - Mark.
	Bi O S. Bi - Fase - Space.
	6 F M. Frequency Modulation.
	Miller 6 M F M. Modified F M.
	2 M F M. Modified Modified F M.

Código " Bi-O-L " .

El intervalo correspondiente a cada bit se divide en dos partes. EL " 1 " se representa de la siguiente manera : La primera mitad del intervalo se mantiene en el nivel cero y la segunda mitad se mantiene en un nivel alto. El " 0 " se representa de la siguiente manera : Durante la primera mitad del intervalo se mantiene en un nivel alto y durante la segunda mitad se mantiene en un nivel cero.



Código " Bi-O-M " .

En este código hay cambio de nivel en el intervalo si es un " 1 " ó un " 0 ". La diferencia es que en el " 1 " el cambio de nivel es a través de todo el intervalo; mientras que si es un " 0 " hay un cambio de nivel en la primera mitad del intervalo y en la segunda mitad hay un nuevo cambio de nivel.



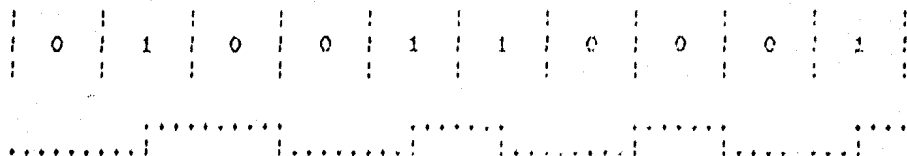
Código " Bi-O-S " o " FM " (Frequency modulation).

Este código es el complemento del anterior. Es un código que se utiliza para densidad sencilla. Si es un " 1 " ó un " 0 " Hay cambio de nivel. Ahora bien si es un " 0 " el cambio de nivel es a través de todo el intervalo y si es un " 1 " hay otra transición a la mitad del intervalo.



Código " Miller " ó " MFM ". (Modified FM).

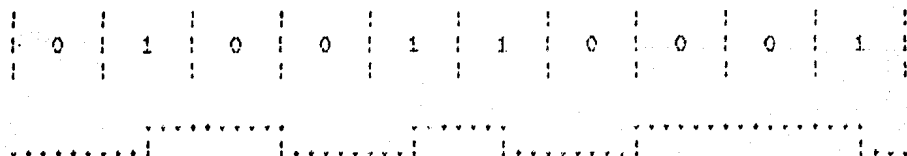
El código " MFM " es utilizado para doble densidad. Para grabar un " 1 ", hay un cambio hasta la mitad del intervalo. Si es un " 0 " no hay cambio, excepto si le antecede otro cero y el cambio es a través de todo el intervalo.



2

Código " M F M ". (Modified modified F M).

Este código es muy parecido al M F M. Un " 1 " está representado de la siguiente manera: Habrá un cambio de nivel a la mitad del intervalo. Un " 0 " estará representado de la siguiente manera: Habrá un cambio de nivel durante todo el intervalo, solo si en la celda bit anterior no tenga grabado un uno y tampoco haya habido cambio alguno durante todo el intervalo anterior. En otras palabras un cero se representa de la forma siguiente; si no hubo cambio en la celda bit anterior, hay cambio; ahora si hubo cambio en la celda bit anterior, no hay cambio. En el ejemplo siguiente se muestra que hubo cambio de nivel en la celda bit anterior.



V.4 MECANISMOS DE DIRECCIONAMIENTO.

En las memorias vistas con anterioridad (Por ejemplo RAMs) el direccionamiento esta alambrado y para localizar una localidad determinada, los decodificadores respectivos la ubican y permiten realizar sobre ella alguna operacion de lectura o escritura y todo esto pasa sin tener que pasar por otras localidades, en si podemos decir que la localizacion es directa y no crea conflictos ni dudas.

En cambio en los medios de almacenamiento magnetico esto no sucede asi. Como son memorias secuenciales, es preciso recorrer un cierto espacio antes de llegar al dato requerido. El mecanismo que se utiliza para localizar los datos es sacrificar cierto espacio del medio magnetico para guardar informacion que nos sirva para identificacion de los datos, para senales de control y sincronizacion, como en el caso de discos y cintas que se veran mas adelante.

CAPITULO VI.

MEMORIA SECUNDARIA.

Este capítulo tiene como objetivo un breve estudio de memorias secundarias, tales como cintas magnéticas y discos magnéticos.

VI.1 CINTA MAGNETICA.

El medio más popular de almacenamiento masivo de información usado en los sistemas de computo es el de la cinta magnética. La cinta magnética provee una gran capacidad de almacenamiento a un muy bajo costo por bit.

VI.1.1 CARACTERISTICAS DE LA CINTA MAGNETICA.

Una cinta magnética es una tira de material plástico, recubierta por uno de sus lados por un material ferromagnético (óxido de hierro), El cual puede ser grabado, borrado y regrabado miles de veces.

La cinta magnética es un dispositivo de almacenamiento no volátil, siempre y cuando no se aproxime a un campo magnético. Normalmente las cintas magnéticas son de gran longitud (200 a 3600 pies), comercialmente se encuentran cintas de 300, 600 y 2400 pies. Las cintas magnéticas varían en su ancho, sin embargo más del 90 % de ellas son de media pulgada de ancho. Las cintas se encuentran enrolladas en carretes para su manejo y cuidado. Para indicar la longitud de cinta utilizable se le colocan dos marcas reflectantes. Una un poco después de haber comenzado la cinta y otra un poco antes de terminar la cinta magnética. Estas marcas se le denominan " Begin of tape " y " End of tape ". Las marcas de inicio y fin de cinta, están marcadas por pequeñas tiras de aluminio, que son detectadas por celdas fotoeléctricas de la unidad de cinta. A estas marcas también se les conoce con el nombre de marcas fotosensibles. Las cintas poseen un mecanismo de protección de escritura y consiste de un " aro de protección " o " aro habilitador ", el cual está hecho de plástico. Para que la información pueda ser grabada en la cinta, esta deberá tener puesto el aro de protección. Este aro va en el reverso del carrete. Por lo tanto si se quiere proteger una cinta contra escritura, esta no deberá tener el aro de protección.

VI.1.2 GRABADO DE INFORMACION.

En las cintas magnéticas, los datos son almacenados sobre la superficie magnetizable, dato por dato en columnas transversales de bits. Cada dato o caracter ocupa una columna de 7 o 9 bits através del ancho de la cinta. Los datos son registrados usando un código binario, como el que se muestra a continuación.

	0123456789	ABCDEFGHIJKLMN	OPQRST	UVWXYZ	.,-/*%#@	
C	II I II	II I II	I II	I I II	I	I I III
B		IIIIIIIIIIIIIIIIII				I I I
A		IIIIIIII		IIIIIIII		II I I
8	I I II		II	II	II	II III
4		III	IIII	IIII I	IIII	II I
2	I II II	II II	II II	II II	II II	II I
1	I I I I I	I I I I	II I I	I I I I	I I I I	III I I

C
I
N
T
A

D
E

7

C
A
N
A
L
E
S

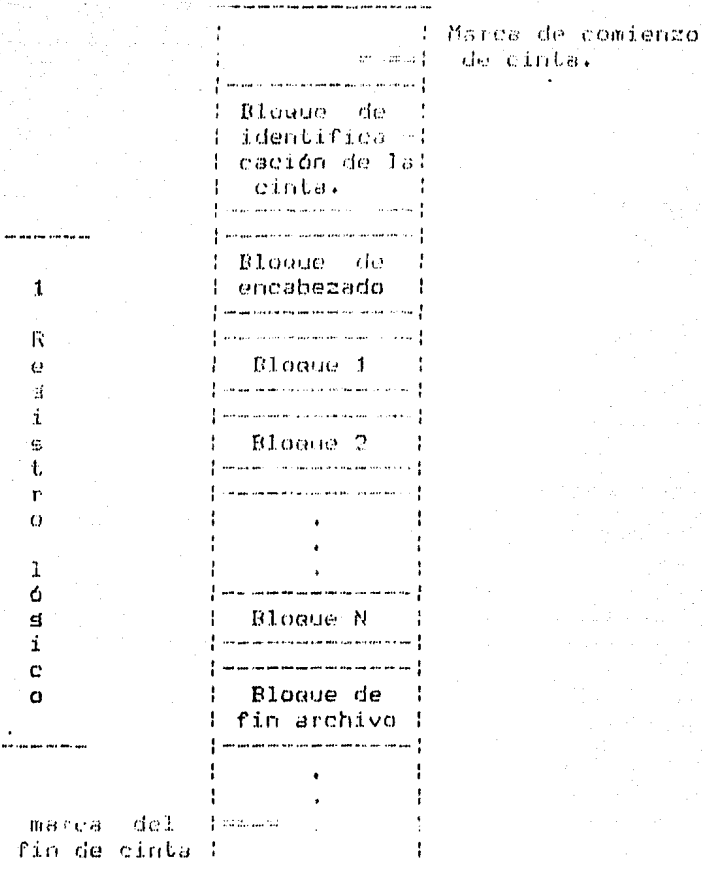
Las columnas longitudinales son llamadas canales o pistas (Tracks). El número de canales para grabar información en la cinta magnética dependiera de las características de la unidad lectora - grabadora usada. Por lo regular existen principalmente unidades de cinta de 7 o 9 canales, seis u ocho canales son para almacenar la información y el último canal sirve como bit de paridad o bit de chequeo de carácter. Este bit sirve para asegurar, que cada carácter este representado por un número par o non de unos, según la forma de paridad que se use. Por ejemplo, suponga que se está usando una unidad de cinta con siete canales y se usa una paridad par (El número de unos grabados debe ser par). Canal # C del código en cinta magnética visto anteriormente. Otra forma de chequeo de la información almacenada en una cinta, es el bit de chequeo de paridad horizontal o bit de paridad longitudinal y se escribe al final de un bloque de información, de la misma forma que para el bit de chequeo de caracteres.

La información grabada sobre la cinta se lleva a cabo por medio de bloques o registros físicos. Los bloques están separados por un espacio en blanco denominado IRG (Inter Record Gap). Este IRG sirve para separar un bloque de otro y mide aproximadamente entre 0.3 a 0.75 de pulsada . Otra función del IRG es el de dar tiempo a la cinta estacionario para que inicie a moverse y alcance su velocidad nominal para poder realizar una operación de lectura o escritura. Ahora bien la mínima unidad de información almacenada que podemos acceder en una operación de lectura o escritura es un bloque (registro físico). El tamaño de los bloques puede ser fijo o variable, dependiendo de las características de la unidad de cinta que se utilice. La cinta magnética es de acceso secuencial. Esto significa que si queremos leer el bloque " N ", debemos de pasar por los " N-1 " bloques anteriores para poder llegar al bloque " N ". Lo mismo sucede si queremos escribir.

Por lo tanto la dirección de un bloque está dada por la posición que guarda en la cinta y solo se tiene acceso a él en forma secuencial, dando por resultado que se tenga un tiempo de acceso muy grande. La forma en que se graba o se lee, es la misma que se vio en el capítulo de fundamentos de grabación magnética. (véase mecanismos de escritura - lectura, Cap. V). En las unidades de cintas se tienen 7 o 9 cabezas, una para cada pista o canal. La densidad de grabación (Número de bytes grabados por pulgada), depende de la unidad lectora - grabadora que se utilice. Los códigos de grabación que más se utilizan en las cintas magnéticas son el retorno a cero " RZ ", El no retorno a cero " NRZ ", el no retorno a cero inverso " NRZ-I ", etc. (véase códigos de grabación capítulo V).

Descripción de la forma en que está guardada la información en una cinta magnética.

En las cintas magnéticas pueden haber 7 o 9 canales de información, Si la unidad de cinta tiene siete cabezas, se utiliza el código EBCDIC, el cual tiene seis bits de información más uno de paridad. En cambio si se tiene una unidad de cinta con nueve cabezas, se utiliza el código ASCII, el cual consta de ocho bits de información más uno de paridad. Un carácter estará representado por siete o nueve bits, los cuales estarán colocados en forma perpendicular a la cinta. Los siete o nueve bits son leídos o grabados todos en un mismo tiempo por las siete o nueve cabezas de lectura - escritura (una cabeza por bit). Un conjunto de caracteres juntos en una cinta forman un bloque o registro físico. Cada bloque está separado por un espacio en blanco llamado IRG. Ahora bien un archivo o registro lógico en una cinta, estará integrado por una serie de bloques secuenciables de datos de información. Estos bloques están precedidos por un bloque especial llamado bloque de encabezado, el cual contiene el nombre del archivo, fecha de creación, tamaño de los bloques, información adicional del usuario, etc.



Después de los " N " bloques de datos les sigue un Bloque de fin de archivos. El cual especifica el número de bloques de que está compuesto el archivo anterior. Cada bloque de datos está compuesto a su vez de :

Bloque de datos

| Preámbulo | datos | Postámbulo |

Un campo de preámbulo (Preamble) el cual marca el inicio del bloque de datos. Inmediatamente después viene el grupo de datos de que está compuesto. Después viene un campo llamado postámbulo (Postamble) el cual consta de dos bytes que se utilizan para la detección de errores llamado Cyclic redundancy check. (CRC).

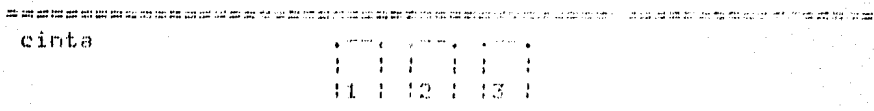
Al comienzo de cada cinta se tiene un bloque identificador de cintas que contiene información referente a la identificación de la cinta como puede ser el nombre de propietario etc.

Un concepto importante que se maneja en las cintas es el factor de bloqueo. El factor de bloqueo es el número de registros lógicos en un registro físico.

VI.1.3 UNIDAD DE CINTA MAGNÉTICA.

La unidad de cinta magnética tiene un conjunto de tres tipos de cabezas. (Esto depende del tipo de unidad).

Movimiento cinta



- 1 cabezas de borrado.
- 2 cabezas de escritura.
- 3 cabezas de lectura.

Las cabezas de borrado son activadas únicamente durante la escritura y su función es limpiar todos los canales, para que cuando pase a la posición de la cabeza de escritura, Estas puedan grabar la información sobre la cinta. Después de las cabezas de escritura estan las cabezas de lectura. Ahora bien cuando se está haciendo una grabación, la información grabada es verificada inmediatamente después por las cabezas lectoras, detectándose cualquier error en la grabación. Por otro lado cuando se quiere realizar una operación de lectura, las cabezas de borrado y escritura no actuan. De esta forma solo las cabezas de lectura detectan la información, la cual no es modificada. Cabe hacer la aclaración que existe una cabeza de borrado, una de escritura y una de lectura para cada canal o pista. Para poder grabar sobre la cinta, es necesario que esta este en movimiento, por lo tanto la unidad de cinta consta de componentes para poder mover a la cinta con una velocidad constante, así como también el de pararla. Estos componentes son :

Dos carretes , uno que contiene la cinta y otro donde se va a enrollar la cinta.

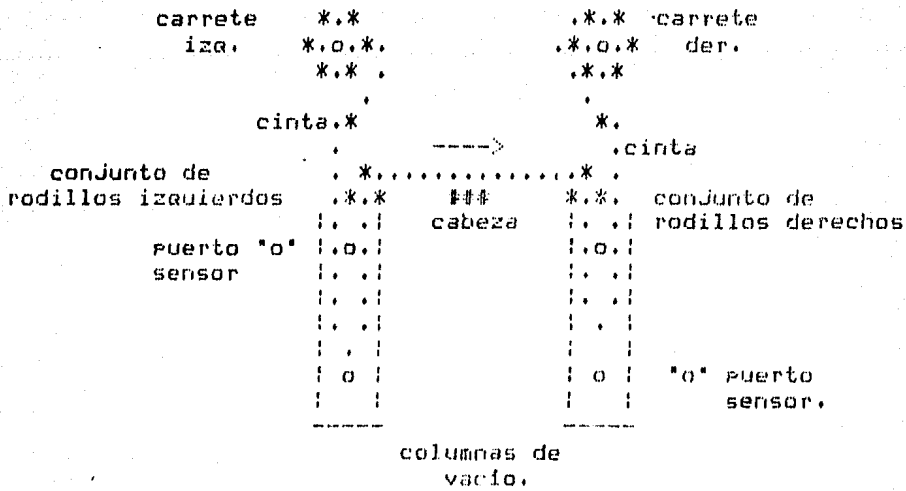
Dos columnas de vacío, las cuales eliminan la inercia de la cinta.

Dos motores, uno que enrolla y otro que desenrolla la cinta.

Dos conjuntos de rodillos guías, que son los que dan la fuerza de movimiento y frenado de la cinta.

Una cabeza de lectura - escritura para poder realizar el grabado y sentido de información.

Un sistema detector de protección de escritura.

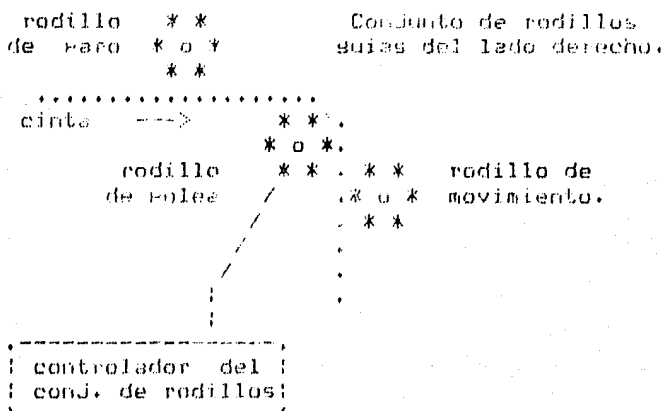


Hay dos carretes de cinta usados para pasar la cinta de un carrete a otro, el carrete del lado izquierdo es llamado "Playout reel", Es el carrete de donde la cinta es tomada para pasarla por la cabeza de lectura - escritura. El carrete de la derecha es llamado "Takeup reel", el cual enrollara la cinta.

La unidad de cinta tiene dos columnas de vacío, cuyo propósito es el de aislar la inercia de la cinta, controlar el movimiento de ella, así como para que la cinta pueda ser acelerada rápidamente y no se rompa o se estire. El vacío es generado en estas dos columnas de vacío por medio de una bomba generadora de vacío, la cual está conectada a las bases de las dos columnas, provocando un vacío parcial, ya que en el extremo superior de las columnas se encuentra abierto al aire, ejerciéndose una fuerza sobre la cinta dentro de las columnas. Para asegurar que la cinta permanezca dentro de ciertos límites, se tienen dos puertos sensores en cada columna, los cuales detectarían cuando falte o sobre cinta en las columnas de vacío, realizando las acciones necesarias.

La unidad cuenta con dos motores, un motor para el carrete izquierdo y otro para el derecho. El motor del carrete izquierdo es responsable de poner la cinta en la columna izquierda de vacío. El motor del carrete derecho tiene como objetivo el de enrollar la cinta que se encuentra en la columna derecha de vacío.

El conjunto de rodillos guías es un mecanismo que da y quita movimiento a la cinta. Este conjunto esta compuesto de lo siguiente :



Un rodillo de movimiento , que tiene como objetivo el de mantener a una velocidad constante a la cinta. Otro rodillo llamado de paro , el cual no tiene movimiento. cuando queremos detener la cinta se mueve el rodillo llamado de polea hacia el rodillo de paro hasta que la cinta hace contacto, de esta forma la cinta disminulle la velocidad hasta que se detiene.

Por último el tercer rodillo llamado de polea , Su función es controlar a la cinta para que tenga un libre movimiento, para poner en contacto a la cinta con el rodillo de movimiento o para ponerla en contacto con el rodillo de paro.

La unidad de cinta consta de una cabeza lectora - grabadora (7 o 9 pistas), con la cual se puede grabar o sensor la información en la cinta.

Por último la unidad de cinta tiene un sistema electromecánico para detectar si el el carrito de la cinta tiene puesto el arco de protección.

VI.2 DISCOS MAGNETICOS.

Los discos almacenan información en forma magnética, de la misma manera que se hace en las cintas magnéticas. La diferencia principal es la forma de acceder la información. En las cintas el acceso es secuencial mientras que en los discos el acceso a la información es directo. El controlador puede mover la cabeza de lectura - escritura a cualquier posición sobre la superficie del disco, sin tener restricciones de acceso previo.

Un disco magnético es un medio de almacenamiento que está constituido por un plato (de plástico ó aluminio) que está recubierto por una suspensión que contiene óxido de hierro. Dependiendo del tipo de material del plato, los discos magnéticos se clasifican en flexibles y duros.

VI.2.1 DISCOS FLEXIBLES.

Los discos flexibles fueron introducidos al mercado por IBM. Por el año de 1970. Los discos flexibles son los más populares y existen principalmente en tamaños de 8 pulgadas y de 5 1/4 de pulgada. Estos discos son de vinilo y vienen encerrados en una envoltura de plástico. Esta envoltura los protege contra el deterioro que se producirá durante su manejo y uso. Además entre el disco y la envoltura de plástico se encuentra un sustrato, el cual actúa como limpiador cuando el disco gira libremente dentro de la envoltura de plástico.

VI.2.1.1 PISTAS Y SECTORES.

Las pistas son similares a los surcos de los discos de música, solo que no se les puede ver y no van interconectadas, sino que son círculos concéntricos que se forman al hacer girar el disco bajo la cabeza de lectura - escritura y permanecer esta en una posición fija, después de una revolución completa del disco, se habrá formado un círculo que recibe el nombre de pista. Como la cabeza se puede mover en forma radial al disco se tendrán varias pistas sobre la superficie del disco.

Cada superficie utilizable del disco contiene un cierto número de pistas. Las pistas se enumeran de 0 a N, la número cero es la más externa y la " N " la más interna al disco. El número de pistas en la superficie de un disco depende de la forma que este sea grabado, es decir de la unidad de discos y no del disco en sí.

Las pistas a su vez se dividen en sectores, los cuales contienen un número de bytes que se accesa de una sola vez en una operación de lectura o escritura sobre el disco. Los sectores también se enumeran y van desde cero hasta "M". La numeración de los sectores en discos flexibles se hace en forma secuencial a partir del hoyo índice del disco. Cada sector de cada pista podrá almacenar por lo regular 256 Bytes de información. Cabe hacer la aclaración que la cantidad de datos que pueden ser grabados en las pistas de mas afuera del disco, resulta igual a la que se podría grabar en la pista más interna del disco, por lo tanto la densidad de grabación varía de una pista a otra. Esto lo maneja el controlador del disco. Los caracteres uno por uno son grabados bit por bit a lo largo de la pista, en forma contraria a una cinta, en donde son grabados a lo ancho.

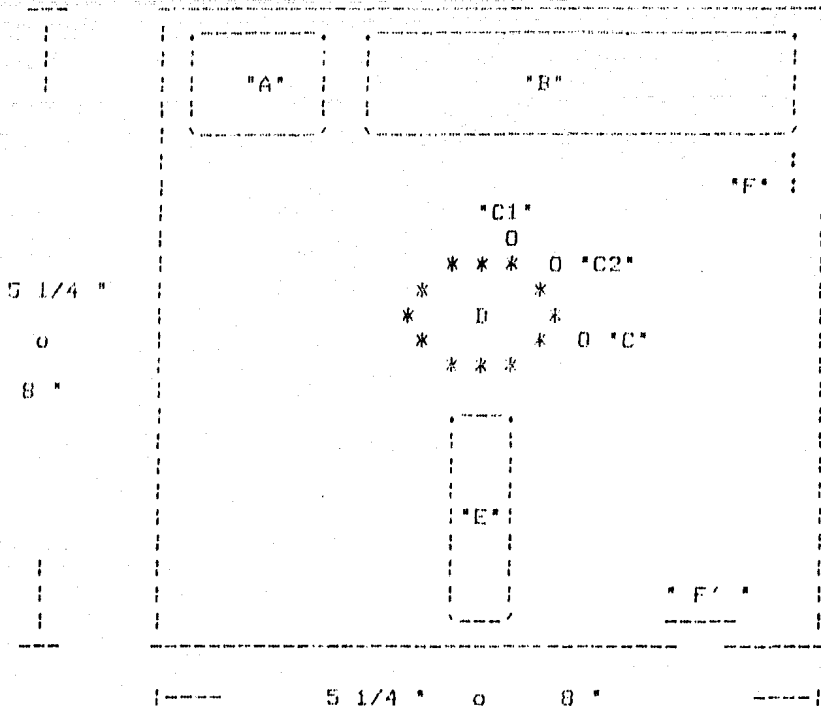
VI.2.1.2 CARACTERISTICAS DE LOS DISCOS FLEXIBLES.

Los discos flexibles se distinguen entre si por :

- a) Su tamaño. (8 y 5 1/4 pulgada).
- b) El número de caras utilizables (una o dos).
- c) El código de grabación (simple o doble densidad).
- d) El formateo de sectorización (Hardware o software).

En los discos sectorizados por software existe un solo agujero que define el principio de cada pista y la división de los sectores se hace internamente por medio del calculo de rotación del disco. En los discos sectorizados por hardware existe un agujero por cada sector y hay un agujero más que indica el comienzo de pista.

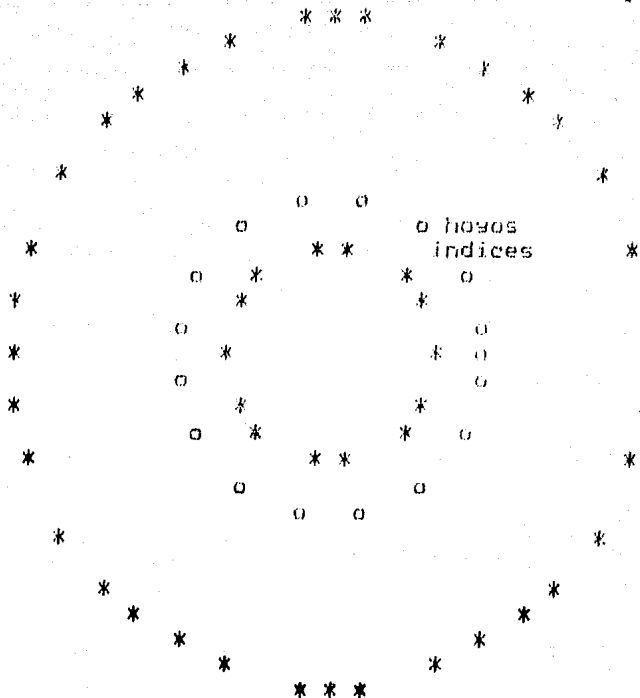
Como ya se ha mencionado, existen principalmente discos flexibles de 8 y de 5 1/4 de pulgada. Las formas y dimensiones se muestran en la hoja siguiente.



" A ". Es una etiqueta del fabricante en la cual se especifica las características del disco como son uno o doble lado, densidad sencilla o doble, sectorización por software (soft sector) o sectorización por hardware (Hard sector), etc.

" B ". Es una etiqueta para uso del usuario.

" C ". Es un hoyo índice que está en la envoltura de plástico en los discos de 5 1/4 de pulgada el cual sirve para formatear al disco ya sea por hardware o por software. Este hoyo también sirve para encontrar un sector, existen dos métodos comunes para localizar un sector específico. Ambos métodos utilizan este hoyo índice mientras gira el disco, el hoyo o hoyos del disco pasan por el hoyo índice por el cual se pasa una luz, el controlador del disco sensea los pulsos de luz y calcula las localizaciones de los sectores. Los métodos para localizar los sectores son el de distribución de sectores por hard y el de distribución de sectores por soft. Para poder efectuar la sectorización por hardware, el disco debe tener varios hoyos (17), 16 hoyos indican el comienzo de cada sector, el hoyo sobrante indica el inicio de pista o sea del primer sector.



El segundo método es el de sectorización por software, en el cual el disco solo debe tener un solo hoyo índice, el cual indica el comienzo de pista y del primer sector, la localización del resto de los sectores se hace mediante la regulación del tiempo de giro del disco.

" C1 o C2 ". En los discos de 8 pulsadas la posición del hoyo índice puede tener cualquiera de las posiciones mostradas C1 o C2. Según se trate de un solo lado o doble lado respectivamente.

" D ". El agujero central nos sirve para cuando se cierra la puerta del drive del disco, un cono embona con el agujero central, produciéndose la rotación del disco. La velocidad de los discos de 8 pulsadas es de 360 RPM, mientras que en los discos de 5 1/4 de pulsada la velocidad de rotación es de 300 RPM.

" E ". La ventana " E " nos sirve para poder permitir el contacto físico de la cabeza de lectura - escritura con el disco, así como también el de permitir mover la cabeza a cualquier pista que se desee.

" F ". Esta hendidura nos sirve como medio de protección. En los discos de 5 1/4 de pulsada si esta presente esta hendidura nos sirve para permitir escribir sobre el disco. Si esta hendidura se tapa con una cinta de papel, el controlador del disco no podrá hacer ninguna escritura sobre el disco. En cambio en los discos flexibles

de 8 pulsadas la hendidura "F" nos sirve para no permitir escritura alguna sobre el disco. Ahora bien si se tara dicha hendidura con una cinta se podra escribir sobre el disco.

VI.2.1.3 EL MANEJADOR DE DISCOS. (DRIVE DISK).

El manejador de discos es un dispositivo electromecánico el cual debe poder realizar ciertas funciones como son :

Rotación del disco.

Movimiento de la cabeza de lectura - escritura entre pistas.

Bajar y levantar la cabeza de lectura y escritura sobre el disco.

Poder detectar señales como disco preparado, protegido etc.

Rotación del disco.

El manejador del disco debe poder hacer girar el disco; para esto cuenta con un motor de corriente directa, el cual hace girar el disco a las revoluciones requeridas.

Movimiento de la cabeza de lectura - escritura entre pistas.

El manejador del disco debe poder mover la cabeza de lectura - escritura por sobre todas las pistas; para ello el manejador cuenta con un motor de paso, el cual tarda aproximadamente 10 ms para mover la cabeza de una pista a otra.

Bajar y levantar la cabeza de lectura - escritura sobre el disco.

El manejador debe poder poner en contacto físico la cabeza con el disco para poder efectuar una operación de lectura o escritura sobre el disco. Para realizar el contacto físico se emplea un electroiman.

Detección de señales de control como disco preparado, protegido etc.

La señal de disco preparado es una señal que el controlador recibe desde el manejador, la cual indica que existe un disco montado y esta girando a las revoluciones establecidas.

La señal de disco protegido contra escritura, se activa por medio de un circuito electromecánico el cual detecta si el disco que está montado en el manejador esta protegido contra escritura o no.

Detección de comienzo de pista y sector.

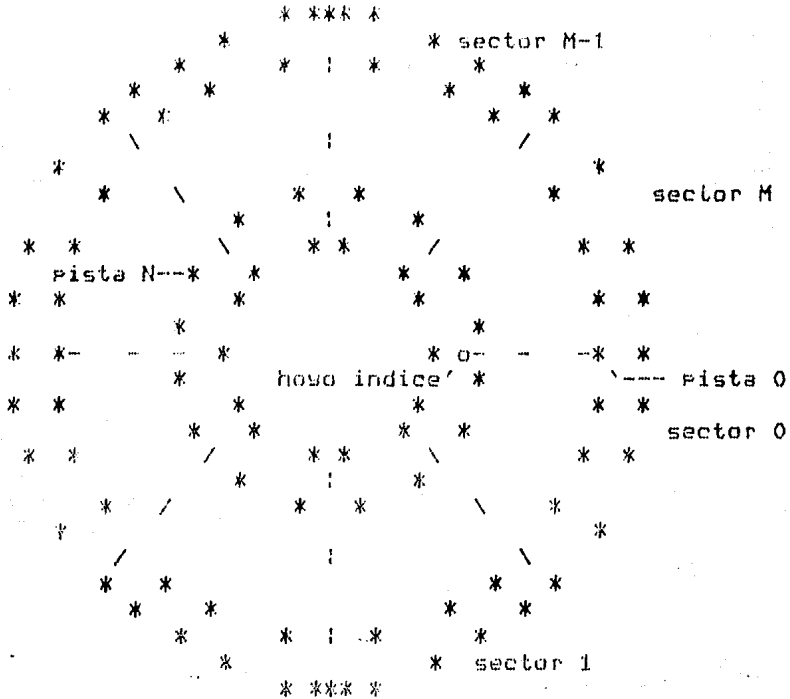
El manejador debe tener la capacidad de detección de un comienzo de pista o de sector, esto lo realiza con la ayuda del hoyo o de los hoyos índices con que cuenta cada disco.

Operaciones de lectura y escritura de la información.

Para leer o escribir sobre el disco se utiliza el método que se vio en el capítulo de fundamentos de grabación magnética. Ahora bien los códigos que más se usan en los discos es el "FM", y el MFM. (Véase capítulo V).

VI.2.1.4 ORGANIZACION DE LOS DATOS EN DISCOS.

Los discos están divididos en pistas y estas a su vez en sectores. Suponga que un disco tiene " N " pistas y cada pista tiene " M " sectores.



Como podemos observar cualquier parte del disco estará representado por el número de pistas y número de sector.

Formatos de Pista.

Los formatos de pista se refieren a la manera de colocar la información dentro de la pista. Cada pista contiene tres tipos de información: la de datos del usuario, la que identifica a los datos del usuario y por último la información necesaria para la sincronización de los circuitos mecánicos y de lectura - escritura.

Formato de pista en un disco sectorizado por software

El formato de pista de IBM 3740 es el siguiente :

agujero de principio de pista

```
o  
|  
-----  
| GAP | SYN | M1 | GAP | sector1 | sector2 | ... | sectorN |  
-----
```

Cada pista comienza cuando el manejador detecta el hoyo índice. A partir de ahí existe un campo llamado GAP que sirve para separar los campos de información; este GAP contiene grabados puros ceros, además de ser como separador de información, sirve para compensar las tolerancias mecánicas y eléctricas en la posición de la cabeza de lectura - escritura. Así como también pequeñas variaciones rotacionales del disco. Después del GAP viene un campo de sincronización SYN cuya función es como su nombre lo indica el de sincronizar correctamente al circuito para que puedan recuperarse correctamente los datos. Es decir poder muestrear correctamente cada bit. Después del SYN viene un byte de marca 1; (Los bytes de marca sirven para sincronizar el circuito que ensambla los bits para convertirlos en bytes.), el cual especifica el comienzo de cada pista. A continuación viene otro campo separador GAP. Después de este campo vienen a continuación los M sectores correspondientes a la pista.

Ahora bien cada sector estará compuesto por lo siguiente

SECTOR

```
-----  
| SYN | IDENTIFICACION | GAP | SYN | DATOS | GAP |  
-----
```

Un campo de sincronización, después un campo de identificación del sector, un primer GAP, otro campo de sincronización, un campo de datos y un segundo GAP.

El campo de identificación está a su vez integrado por siete campos de 1 byte cada uno. El primer campo "ICI" nos indica el inicio del campo de identificación de sector, el segundo campo nos indica el número de pista en la que nos encontramos. El tercer campo nos dice el número de cara del disco, el cuarto nos indica el número de sector, el siguiente campo nos dice la longitud de datos y por último se tienen dos campos CRC para detección de errores.

IDENTIFICACION DEL SECTOR

```
-----
| ICI | # PISTA | # CARA | # SECTOR | LONG.DATOS | CRC | CRC |
-----
```

El campo de datos esta compuesto a su vez por cuatro campos, el primero de un byte, el cual nos indica el comienzo del campo de datos de usuario 'ICD', después viene el campo de datos de usuario que está compuesto de 128 bytes, a continuación vienen 2 bytes para detección de errores CRC.

CAMPO DE DATOS DE USUARIO

```
-----
| ICD | DATOS DE USUARIO | CRC | CRC |
-----
```

De esta forma todas las pistas estan formateadas, para ser utilizadas en un disco sectorizado por software.

Formato de pista en un disco sectorizado por hardware.

Cada sector está limitado por dos hoyos indices.

inicio pista y sector

```

oo      o      o      o      o      o
||      |      |      |      |      |
-----
| SECTOR1 | SECTOR2 | SECTOR3 | ... | SECTORN |
-----
```

Cada sector está integrado por :

inicio		inicio
sector		sector
o		o

PREAMBULO	SYN	IDENTIF
	GAP	SYN
	DATOS	CRC
		POSTAMBULO

El primer campo es el de preambulo, el cual consta de aproximadamente 16 bytes de ceros, le sigue un campo de sincronización, después sigue el campo de identificación, le sigue un GAF de 16 bytes de ceros, después le sigue un campo de sincronización, y a continuación viene el campo de datos de usuario, le sigue un campo detector de errores y por último un campo de postámbulo, también de 16 bytes de cero.

El campo de identificación, empieza con un campo que especifica el número de pista, otro que nos dice el número de sector, un tercer campo que especifica el número de cara, continua el campo que especifica la longitud de datos y termina con un campo detector de errores CRC.

CAMPO DE IDENTIFICACION

| # PISTA | # SECTOR | # CARA | LONGITUD DE DATOS | CRC |

De esta forma están formateados los sectores de un disco con sectorización por hardware.

El tiempo de acceso en los discos magnéticos está determinado por varios factores como son :

$$\text{Tiempo acceso} = T1 + T2 + T3 + T4$$

T1 es el tiempo de búsqueda de pista.

T2 es el tiempo de arranque del motor.

T3 es el tiempo de posicionamiento de la cabeza en el medio magnético.

T4 es el tiempo de latencia o sea el de encontrar un sector específico.

En el peor de los casos, hay que arrancar el motor, mover la cabeza de un extremo a otro, bajar la cabeza al disco y esperar toda una vuelta para localizar el sector buscado.

Velocidad de transferencia.

La velocidad de transferencia de datos es la rapidez con la que se leen o se escriben los datos a lo largo de una pista.

La velocidad de transferencia para cualquier pista se calcula de la siguiente forma :

$$V (\text{trans}) = D \times W \times L \quad \text{donde :}$$

V (trans) es la velocidad de transferencia (bits/seg).

D es la densidad de la pista. (bits/pulg)

W es la velocidad de rotación del disco (RPM).

L es la longitud de la pista (pulg).

VI.2.1.5 ERRORES EN DISCOS.

Principalmente hay dos tipos de errores en discos que son los errores por hard y los errores por soft. A este tipo de errores se les conoce también como rotura hard y rotura soft.

Una rotura hard ocurre cuando la superficie de un disco se deteriora o cuando tiene un defecto físico como un raspón o alguna suciedad.

Una rotura soft tiene lugar cuando la pista del directorio se sobrescribe con datos incorrectos. Esto sucede principalmente cuando se abre un archivo y por "X" razón no se cierra.

VI.2.1.6 CONTROLADOR DE DISCOS FLEXIBLES.

El controlador de discos se usa como una interface entre el CPU y el drive del disco. El controlador del disco es el que da la inteligencia al disco para que se pueda usar, sin el controlador no es posible que el CPU pueda usarlo adecuadamente. Algunas funciones del controlador de discos son por ejemplo : Llevar a cabo la lógica de lectura, que consiste en decodificar (separación de los datos de las señales de control y sincronización, detección de posibles errores etc.) y convertir los datos leídos en serie a paralelo. La lógica de escritura que es exactamente contraria a la lógica de lectura. En ambas operaciones deberá existir la circuitería de control y sincronización, así como los mecanismos necesarios para la transferencia de las señales de datos y de control. También deberá llevar el control de las señales referentes a la operación mecánica y eléctrica del drive como son : Señales de control de la cabeza de lectura y escritura (movimiento entre pistas, posicionamiento, efectuar las lecturas y escrituras etc.). Detección de las señales enviadas por el manejador del disco (disco protegido, principio de pista, sector etc).

Existen en la actualidad circuitos integrados que realizan las funciones necesarias para la interface entre el CPU y el manejador del disco.

Debido al alto rango de transferencia de datos entre la unidad de disco y el CPU, frecuentemente se usa el acceso directo a memoria (DMA, Direct memory acces). El DMA es un controlador que permite al controlador del disco cargar directamente los datos en la memoria principal sin tener que pasar a través del CPU y solo con un mínimo de dependencia del CPU. Lo anterior permite realizar una rápida transferencia de datos.

VI.2.2 DISCOS DUROS.

Existen dos tipos de discos duros, los removibles y los fijos. La ventaja principal de los discos removibles es que el disco y la unidad de disco se pueden separar, de tal forma que el usuario puede intercambiar los discos. Por lo tanto teniendo solo una unidad de discos se puede tener acceso a una gran cantidad de información almacenada en varios discos, los cuales se pueden intercambiar a nuestra voluntad. En cambio los discos fijos, no son intercambiables, o sea que una unidad de disco fijo, solo tiene un solo disco o un solo paquete de discos que no pueden intercambiarse.

Los discos removibles son usados principalmente por las computadoras grandes, mientras que los fijos se utilizan principalmente en las microcomputadoras.

El tamaño de los discos duros es principalmente de 14 pulgadas de diámetro (aunque existen de 8 y de 5 1/4 de pulg) y están constituidos por un plato de aluminio recubierto por una suspensión que contiene óxido de hierro. La velocidad de rotación es entre 2000 a 3600 RPM.

Existen discos duros removibles de un solo plato o varios unidos (2 a 12), por un solo eje, llamados paquetes de discos. (Disk pack).

VI.2.2.1 PAQUETES DE DISCOS. (DISK PACK).

El disk pack esta integrado de discos de aluminio apilados concéntricamente a lo largo de un eje común e igualmente separados entre sí. En los packs cada disco puede ser usado por ambas caras. En algunos disk pack dos de las caras de los discos no son utilizables, las cuales son : La cara superior del plato superior y la cara inferior del plato inferior. Esto se hace para darle una protección al disk pack. Cada superficie utilizable contiene un cierto número de pistas y cada pista contiene un cierto número de sectores, todo esto como en los discos flexibles. Los disk pack dan origen a un nuevo concepto que es el de cilindro. Si trazamos una línea imaginaria por la primera pista de una superficie, cruzaría la primera pista de todas las demás superficies. Un cilindro está constituido por las pistas que se corresponden verticalmente en un paquete de discos. Por lo tanto habrá tantos cilindros como pistas haya en una superficie del disk pack. Además como las cabezas de todas las superficies están unidas a un mismo mecanismo de posicionamiento. Para llevar a cabo una operación de lectura - escritura se utiliza el concepto de cilindro, por ejemplo en el caso de escritura, primero se grabaría en la pista 1 de la superficie 1, cuando se llenara la pista 1 de la superficie 1, se pasaría a la pista 1 de la superficie 2, así hasta que la pista 1 de todas las superficies disponibles se llenaran, después se pasa a la pista 2 de la superficie 1 y así sucesivamente.

Algunas unidades de disk pack tienen una sola cabeza de lectura - escritura por superficie de disco, esta cabeza deberá poder moverse por todas las pistas de la superficie del disco, por lo que lleva un cierto tiempo. Existen otras unidades de disk pack más sofisticadas, en donde puede existir una cabeza por cada pista de la superficie. Estas unidades son utilizadas en sistemas donde se requieren tiempos de acceso sumamente bajos. Solo que aumenta mucho el costo de la unidad. Hay otras unidades de disk pack que contienen las dos ideas anteriores y consiste en tener un cierto número de cabezas, cada una encargada de acceder un número pequeño de pistas con lo cual se tiene un tiempo de acceso corto y no son tan caras como en el caso anterior.

VI.2.2.2 DISCOS DE TECNOLOGIA WINCHESTER.

A los discos duros fijos se les ha denominado de tecnología Winchester.

Sus principales características son :

Tanto los discos como las cabezas de grabación están encapsulados herméticamente lo cual los protege contra la contaminación. En estos encapsulados existe circulación de aire através de filtros especiales.

El grabado de la información se hace con cabezas más ligeras. La cabeza descansa sobre la superficie del disco, cuando este está detenido. Se evita que la cabeza roce al medio magnético gracias a que al girar el disco, la cabeza flota sobre un colchón de aire. Cada cabeza winchester presenta tres railes ó superficies en relieve, el rail central sostiene un núcleo magnético con una bobina enrollada a su alrededor para leer y escribir los datos. Las otras dos ranuras gobiernan el flujo de aire. Las superficies del disco están lubricadas para facilitar el aterrizaje y despegue de las cabezas y así mismo no danar ni la cabeza ni la superficie del disco. La cara magnética del disco es más delgada. La densidad de almacenamiento se incrementa debido al bajo nivel de levantamiento y a la delgada cara magnética.

La cabeza y el mecanismo de posicionamiento por ser más ligeros tienen menos inercia pudiendo ser posicionadas más rápidamente. Además se calibran una sola vez al momento de fabricarlos. Ahora bien para el movimiento del brazo de posicionamiento de las cabezas, existen principalmente dos técnicas que son :

El motor de pasos (Stepper - motor) y el actuador de bobina (Voice - coil). El motor de pasos, aunque es más barato, ocasiona mayor tiempo de acceso y menor capacidad de almacenamiento. En cambio el actuador de bobina es un magneto permanente de forma cilíndrica con una perforación de lado a lado en donde se coloca una bobina, el mecanismo de posicionamiento es conectado a las terminales de la bobina. Este actuador incrementa la capacidad de almacenamiento, debido a la precisión con que efectúa pequeños movimientos, lo cual hace posible una mayor densidad de grabación.

En los disk pack de tecnología winchester, se utilizan todas las superficies de los discos. El fabricante dedica una de las superficies del disco, para guardar bits de datos de información, que vayan proporcionando continuamente información sobre la posición actual de la cabeza.

VI.2.2.3 FUNCIONES DEL CONTROLADOR DE DISCOS WINCHESTER.

Los controladores de discos duros tienen mayor inteligencia y realizan sus funciones sin intervención del CPU. Las comunicaciones con el CPU se realizan a nivel de comandos y todas las funciones de bajo nivel (similares a las que realizan los controladores de discos flexibles) las realiza en forma automática.

Algunas funciones de estos controladores son :

Detección de fallas, ya sean del disco, del propio controlador ó de la comunicación con el CPU. Cambio automático de cabeza ó cilindro en lecturas o escrituras al llegar al último sector. Tiene capacidad de efectuar chequeos en varios discos simultáneamente. Chequeo automático con verificación al leer o escribir un sector. Sensado y corrección de errores en los datos. Se cuenta con un buffer para almacenamiento temporal de datos de un sector en el controlador, con lo cual se independiza la velocidad de transferencia entre el disco y el CPU. Entrelazado de sectores para optimizar la velocidad de transferencia efectiva entre disco y memoria. Los sectores no van numerados secuencialmente, sino que dependiendo de las características de la unidad de disco, se puede tomar un sector como el número cero y después brincarce un cierto número de sectores para considerar el número 1 y así sucesivamente hasta numerar todos los sectores. Esto se hace con el fin de tener oportunidad de leer varios sectores sucesivos en una misma revolución del disco, ya que si se tuvieran los sectores adyacentes, el mecanismo de lectura no tendría tiempo de detectar el fin de cierto sector y simultáneamente el principio del sector siguiente debido a la gran velocidad con que giran los discos (3600 RPM).

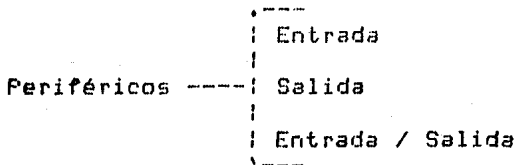
Se tiene formateo automático sin intervención del CPU. Se tiene capacidad de acceso directo a memoria (DMA).

CAPITULO VII.

PERIFERICOS DE ENTRADA / SALIDA

Este capítulo tiene como objetivo un breve estudio de dispositivos, mediante los cuales la computadora se comunica con el mundo exterior.

El CPU requiere que la información que va a manipular se encuentre en la memoria principal. Para esto se requiere de dispositivos que permitan realizar la operación de entrada / salida de información, por ejemplo desde un elemento de almacenamiento secundario (Cinta, disco, tarjetas perforadas etc.) a memoria principal o viceversa. Estos dispositivos se pueden clasificar de tres formas !



Los periféricos de entrada, son aquellos dispositivos que solamente pueden enviar información al CPU, pero no recibir información, por ejemplo:

Lectora de tarjetas, Lectora de cinta de papel, etc.

Los periféricos de salida son aquellos dispositivos que solamente pueden recibir información, por ejemplo :

Impresoras, pantalla de tubo de rayos catódicos, perforadoras de papel, de tarjetas, etc.

Los periféricos de entrada / salida son aquellos dispositivos que pueden recibir y enviar información desde el CPU o al CPU, como por ejemplo :

Terminal de tubo de rayos catódicos, consola de control, Lectora / Grabadora de discos magnéticos, de cintas magnéticas etc.

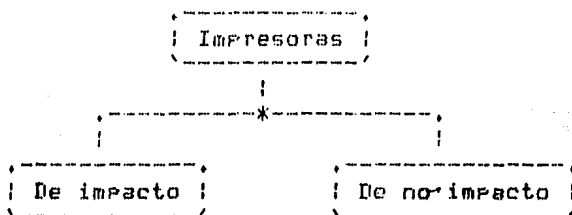
Las lectoras de tarjetas tienen una pequeña consola con teclas visualizadoras de control, tales como : (Ready), lista para leer. (Start), inicio de lectura, (Power) alimentación, (Read Check) tarjeta mal leída, etc.

La lectora de tarjetas una vez encendida y que se encuentre en un estado de lista, se puede iniciar el proceso de lectura. La lectora de tarjetas tiene un mecanismo, el cual va pasando cada una de las tarjetas que están colocadas en la zona de espera de lectura (Stack) a la zona de lectura. La cual consiste de 12 celdas fotoeléctricas por un lado y por el otro 12 focos con lo cual al ir pasando cada columna de la tarjeta se realiza la operación de lectura por medio de las celdas fotoeléctricas, las cuales detectan donde hay o no perforación, obteniéndose un código de 12 bits (1 o 0) por columna. Este código es pasado a un código estándar como puede ser ASCII (American Standard Code for Information Interchange) o EBCDIC, (Extended Binary Coded Decimal Interchange Code), el cual es transmitido al controlador y este a su vez a memoria principal o a un medio de almacenamiento secundario del cual pueda ser leído con mayor rapidez. Las lectoras de tarjetas tienen mecanismos que interrumpen el proceso de lectura de tarjetas cuando detectan algún carácter que no es válido (por ejemplo que haya más de tres perforaciones por columna o que estén decentradas las perforaciones en la tarjeta). El proceso de traducción se puede hacer en paralelo para las 80 columnas o en serie, columna por columna. Hasta formar una palabra de 80 bytes.

VII.2 IMPRESORAS.

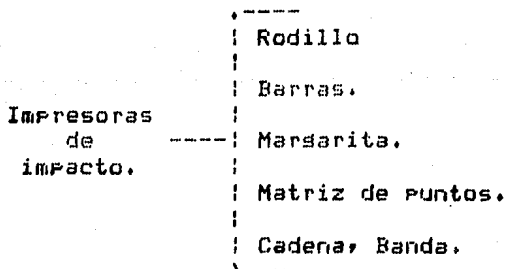
Una impresora es un dispositivo electromecánico el cual es utilizado para imprimir sobre papel información que es enviada desde el CPU. Las impresoras deben tener la habilidad de poder imprimir caracteres alfabéticos, numéricos y caracteres especiales a partir de la información en forma numérica (generalmente ASCII) que recibe desde la computadora. La mayoría de las impresoras actuales cuentan con una pequeña consola, la cual muestra el estado actual de la máquina. (ON LINE, PAPER OUT, POWER, etc). Así como de teclas de control. (RESET, SELF TEST, LINE FEED, etc).

Algunas clasificaciones de impresoras.

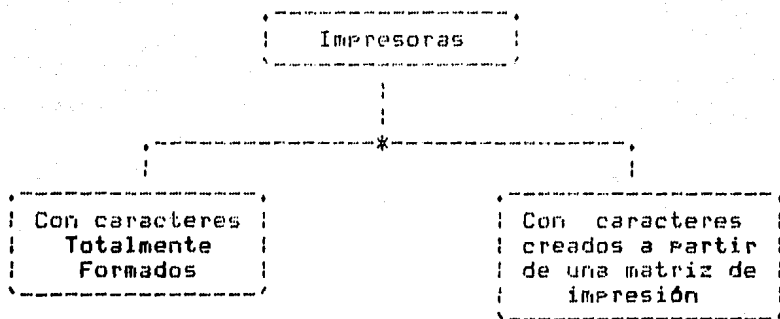
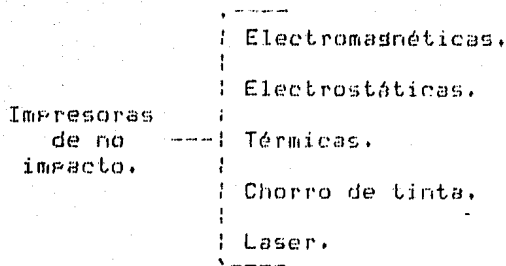


Impresoras de impacto.

Este tipo de impresoras usan un elemento resaltante que pesa contra una cinta entintada y esta a su vez contra un papel, con lo cual se deja impreso el caracter marcado.



Las impresoras de no impacto, imprimen un caracter sin la necesidad de un mecanismo de impresión que pesue sobre la superficie del papel.



Impresoras con caracteres totalmente formados.

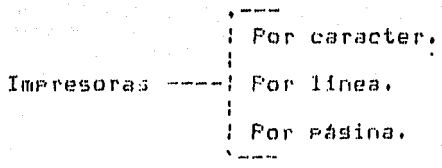
Un ejemplo de este tipo de caracteres totalmente formado, sería las barras de una máquina de escribir común, en las cuales cada barra contiene uno o dos caracteres totalmente formados. (Mayúsculas y minúsculas). Al teclear un carácter, éste queda totalmente marcado sobre el papel en un solo tiempo.

Algunas impresoras de este tipo son las de barras, margarita, cadena, banda etc. La calidad de impresión en este tipo de impresoras es muy alta.

Impresoras que no tienen caracteres totalmente formados.

En este tipo de impresoras el carácter es creado a partir de una cabeza de matriz de puntos de impresión, con la cual cada carácter se forma en el momento de la impresión, en base a puntos muy cercanos entre sí.

A este tipo de impresoras se les conoce con el nombre de Matriz de puntos. (DOT MATRIX). La calidad de impresión depende de la densidad de puntos en la matriz.



Las impresoras por caracter son aquellas que imprimen un solo caracter en un tiempo. (Barra, margarita, etc.), Mientras que las impresoras por línea, imprimen toda una línea de caracteres en un solo tiempo. (Banda, cadena, termicas, etc). Las impresoras por página, imprimen toda una página en un solo tiempo. (Laser).

La velocidad de impresión en las impresoras de un caracter en un solo tiempo es sumamente baja. (10 a 30 caracteres por segundo), Mientras que las del tipo una línea en un solo tiempo son mas rápidas, (aproximadamente de 240 líneas a 3000 líneas por minuto). Las impresoras del tipo de una página en un tiempo, tienen una muy alta velocidad de impresión pero esta, está limitada al movimiento del papel. (4000 a 21000 líneas por minuto).

Algunas impresoras de impacto.

VII.2.1 IMPRESORA DE BARRAS.

Este tipo de impresora es poco usada en estos tiempos, cuenta con un conjunto de barras. La cantidad de barras es igual al número máximo de caracteres posibles de impresión por línea. Cada una de las líneas cuenta con todos los caracteres alfanuméricos, así como de los caracteres especiales. La impresión de una línea sería de la siguiente forma. Las barras se desplazan (hacia arriba o hacia abajo) hasta tener la posición deseada del caracter a imprimir, una vez hecho lo anterior, un martillo golpea sobre todas las barras, efectuandose la impresión de toda una línea en un solo tiempo.

VII.2.2 IMPRESORA DE RODILLOS.

Esta impresora tiene un rodillo, el cual contiene tantos renglones en su circunferencia, como letras, números y caracteres especiales se quieran imprimir. Es decir cada renglón del rodillo, solamente tiene grabados caracteres iguales, por ejemplo, un renglón de puras " A ", otro de puras " B ", etc. El rodillo gira con una velocidad constante. La impresión de toda una línea se logra en una vuelta completa del rodillo; primero se imprimen en un solo tiempo todas las "A" de la línea, después todas las "B" y así sucesivamente hasta completar toda la línea.

VII.2.3 IMPRESORA DE MARGARITA.

(Daisy - Wheel).

Las impresoras de margarita son del tipo de un caracter en un tiempo. El mecanismo de impresión consiste de una rueda plana con brazos individuales salientes (aproximadamente 98), en los cuales se tiene grabado el conjunto de caracteres alfanuméricos, especiales, etc. Para imprimir un caracter, primero la rueda de la margarita debe girar de tal forma que el brazo que contiene el caracter a imprimir quede en la zona de impresión (entre el martillo y la cinta entintada). Después se activa el martillo, el cual golpea al brazo que contiene el caracter deseado, imprimiéndose este. El proceso anterior se debe repetir para cada caracter a imprimir, por consiguiente la velocidad de impresión es mas lenta que las impresoras de matriz. Las impresoras de margarita son del tipo de caracteres totalmente formados, con lo cual se tiene una alta calidad de impresión, por otro lado se tiene otra ventaja que es la de poder intercambiar la margarita y así poder elegir entre diferentes estilos de letras.

VII.2.4 IMPRESORAS DE MATRIZ DE PUNTOS.

(Dot - Matrix)

Las impresoras de matriz de puntos son otro tipo de impresoras de impacto. Los caracteres se forman en base a puntos muy cercanos entre sí. Estos puntos son generados por medio de una cabeza de impresión, que está constituida generalmente por una columna de siete o nueve series de impacto, las cuales son accionadas electroimánicamente, pesando en la cinta entintada y esta a su vez en la hoja de papel con lo cual se va formando el caracter.

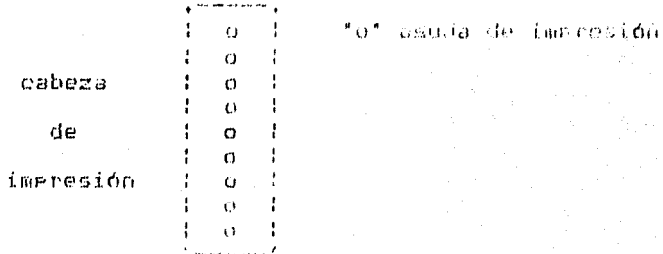
Cada caracter se forma a partir de una matriz de 7 x 5 o de 9 x 7. Por lo tanto hay una matriz específica para cada caracter, las cuales están almacenadas en ROMs, las cuales pueden ser fácilmente cambiadas, pudiéndose tener otras formas de caracteres.

Suponsa que se tiene una matriz de impresión de 9 x 7.

Una " H " en este tipo de matriz, estará representada de la siguiente forma :

1	0	0	
2	0	0	
3	0	0	
4	0	0	
5	0	0	0	0	0	0	
6	0	0	
7	0	0	
8	0	0	
9	0	0	
	1	2	3	4	5	6	7

La cabeza de impresión estará compuesta de siete agujas que están colocadas verticalmente como se muestra :



Para imprimir totalmente un caracter se necesitara de siete movimientos de la cabeza a la derecha. En cada movimiento se activaran las agujas de impresión necesarias para ir formando el caracter. La forma de los caracteres esta guardada en ROMs, las cuales pueden ser facilmente cambiadas. La calidad de impresión dependera de la densidad de puntos en la matriz. Existen cabezas de impresión que contienen dos columnas de agujas que permiten impresiones de mayor calidad, pero tienen la desventaja de ser mas lentas, por tener que solpear dos veces para rellenar los espacios.

La velocidad de impresión de las impresoras de matriz es más baja que las de barra, cadena etc. Y más alta que las de margarita.

Impresoras de no impacto.

VII.2.5 IMPRESORAS ELECTROSTATICAS.

En este tipo de impresoras, el proceso de impresión comprende la colocación de puntos de electricidad en un papel especial, el cual está cubierto con un material dieléctrico que permite mantener las cargas, las cuales son aplicadas por medio de una cabeza de impresión parecidas a las de puntos de matriz, solo que aqui cada aguja no solpea contra el papel, sino que a la aguja se le aplica un voltaje, el cual hace que el papel se cargue con una polaridad determinada. Después el papel pasa através de un bafío de tinta pulverizada, la cual se adhiere al papel en todas aquellas zonas donde se aplico un voltaje. A continuación se pasa el papel con la tinta adherida a una zona de alta temperatura donde se funde permanentemente la tinta. De esta forma se realiza la impresión de caracteres en las impresoras electrostáticas.

En las impresoras electrostáticas se tiene la desventaja de tener que utilizar un papel especial, el cual es bastante caro, por otro lado también se tiene la desventaja de no poder sacar copias de carbón.

Por lo general este tipo de impresoras son muy pequeñas (20 a 40 caracteres por línea), y tienen un costo muy bajo. Se usan preferentemente en computadoras de bolsillo.

VII.2.6 IMPRESORAS TERMICAS.

Las impresoras térmicas utilizan la ventaja de poder convertir un pulso eléctrico en calor, esto se lleva a cabo por medio de la cabeza de impresión del tipo de matriz de puntos, en la cual las agujas se sustituyen por resistencias, las cuales se calientan cuando se le aplica una corriente eléctrica, este calor generado es aplicado a un papel termosensible con lo cual el caracter es impreso sobre el papel.

VII.2.7 IMPRESORAS DE CHORRO DE TINTA.

Este tipo de impresoras emiten un chorro de tinta directamente al papel, el chorro de tinta es dividido en pequeñísimas gotas por medio de un transductor ultrasónico. Estas pequeñas gotas de tinta son controladas electrostáticamente para cubrir las áreas de impresión en el papel. Este método es muy rápido y la forma de cada caracter esta guardada en ROMs, las cuales pueden ser facilmente cambiables y se puede tener diferentes tipos de letras.

BIBLIOGRAFIA.

BARTEE, THOMAS. C.
DIGITAL COMPUTER FUNDAMENTALS.
MC GRAW HILL, KOGAKUSHA.
TOKYO 1977.

CROUCH, HARRY R. CORNETT, JOHN B. JR. Y EDWARD, RONALDS.
CCDs IN MEMORY SYSTEMS MOVE INTO SIGHT.
COMPUTER DESIGN, SEPTIEMBRE 1976. PAGES. 75 - 80.

DESROCHERS, G.
EEPROM ECLIPSES OTHER REPROGRAMMABLE MEMORIES.
ELECTRONIC DESIGN, NOVIEMBRE 22 DE 1980. PAGES. 247 - 250.

DIGITAL EQUIPMENT CORPORATION.
INTRODUCCION TO THE DIGITAL LOGIC.
E.U.A. 1980.

EUAN, JORGE. I. Y CORDERO, LUIS. G.
ESTRUCTURAS DE DATOS.
FAC. DE INGENIERIA. UNAM.
MEXICO. 1982.

GIBSON, G. A. Y LIU, Y.
MICROCOMPUTERS FOR ENGINEERS AND SCIENTISTS.
PRENTICE HALL, INC.
E.U.A. 1980.

GORSLINE, G.W.
COMPUTER ORGANIZATION HARDWARE/SOFTWARE
PRENTICE HALL INC. ENGLEWOOD CLIFFS, N.J.
E.U.A. 1980.

HOHENSTEIN, LOUIS C.
COMPUTER PERIPHERALS FOR MINICOMPUTERS MICROPROCESSORS
AND PERSONAL COMPUTERS.
MC GRAW-HILL.
E.U.A. 1980.

INTEL.
MEMORY DESIGN HANDBOOK.
1975.

LUECKE, G. MIZE, J.P. Y CARR, W.N.
SEMICONDUCTOR MEMORY DESIGN AND APLICACION.
MC GRAW-HILL. KOGAKUSHA.
TOKYO 1973.

MANUEL ENRIQUE.
SISTEMAS ELECTRONICOS DIGITALES.
GRUPO BOIXAREN EDITORES.
BARCELONA 1980.

MANO, MORRIS.
COMPUTER SYSTEM ARCHITECTURE.
PRENTICE HALL.
E.U.A. 1976.

MATICK, R.E.
COMPUTER STORAGE SYSTEMS AND TECHNOLOGY.
WILEY. INTERSCIENCE.
NEW YORK. 1977.

MORA, J.L. Y MOLINO E.
INTRODUCCION A LA INFORMATICA
TRILLAS.
MEXICO. 1974.

PEATMAN, JOHN B.
MICROCOMPUTER BASED DESIGN.
MC GRAW HILL.
NEW YORK. 1977.

SILVA, L. M.
REALIDADES Y FANTASIAS DE LAS COMPUTADORAS.
FAC. DE CIENCIAS POLITICAS Y SOCIALES. UNAM.
MEXICO. 1976.

SCOTT, R.F.
ALL ABOUT BUBBLE MEMORY DEVICES.
RADIO ELECTRONICS. OCTUBRE 1982. PAGES. 39 - 42.

SCOTT, R.F.
ALL ABOUT BUBBLE MEMORY DEVICES.
RADIO ELECTRONICS. NOVIEMBRE 1982. PAGES. 75 - 78.

TAUB, HERBERT / SCHILLING, DONALD.
DIGITAL INTEGRATED ELECTRONICS.
MC. GRAW-HILL. KOGAKUSHA, LTD.
TOKYO, 1977.

TOOMBS, DEAN.
AN UPDATE CCD AND BUBBLE MEMORIES.
IEEE. SPECTRUM, VOL. 15, No.4, ABRIL 1978. PAGES, 22 - 30.

VARIOS AUTORES.
INTERCONEXION DE PERIFERICOS A MICROPROCESADORES.
MARCOMBO BOIXAREU EDITORES.
BARCELONA, 1980.

VEIGA, E. REY.
MEMORIAS DE BURBUJA MAGNETICA DISPONIBILIDAD Y MERCADO.
MUNDO ELECTRONICO 1980. # 94. PAGES, 97 - 101.