

UNIVERSIDAD NACIONAL
AUTÓNOMA

UNIVERSIDAD NACIONAL AUTÓNOMA DE MEXICO

FACULTAD DE CIENCIAS

Detector bidimensional de estado sólido en operación
criogénica para la observación astronómica de objetos débiles.

T E S I S

que para obtener el título de

F I S I C O

presenta:

María Helguera Martínez

México, D.F.

1984



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INDICE

Introducción	i
Capítulo I. TEORIA DE LOS DISPOSITIVOS ACOPLADOS EN CARGA	
i- Descripción del funcionamiento.	1
ii- Limitaciones físicas	
a- Ineficiencia de transporte.	8
b- Ruido.	12
c- Linealidad.	18
d- Corriente oscura.	18
iii- Limitaciones de operación	
a- Resolución.	19
b- Despararramamiento.	20
c- Eficiencia cuántica y respuesta espectral.	21
Capítulo II. DESCRIPCION DEL SISTEMA.	22
a- CCD.	23
b- Circuitos de control	
i- Oscilador.	27
ii- Generador de fases.	29
c- Vacío	31
d- Preamplificador, corrector de línea base, control auto- mático de polarización del preamplificador de compuerta flotada, rastreador-retenedor y convertidor analógico a di-	

gital

i-	Preamplificador.	34
ii-	Corrector de línea base.	35
iii-	Control automático de polarización del preamplificador de compuerta flotada.	35
iv-	Rastreador-retenedor y convertidor analógico a digital.	36
e-	Interfaz a memoria	
i-	Memoria.	38
ii-	Interfaz.	40
iii-	Tiempo de integración.	42
Capítulo III. RESULTADOS EXPERIMENTALES		
a-	Linealidad.	43
b-	Eficiencia cuántica.	44
c-	Voltaje obscuro.	46
d-	Intervalo dinámico.	47
e-	Ruido en el voltaje de señal.	48
COMENTARIO FINAL.		50
BIBLIOGRAFIA.		53

INTRODUCCION

En la última década ha sido de particular interés el desarrollo de detectores de imagen bidimensionales fotocon-
ductivos, tales como los CCD, CID, Reticon, y fotoemisivos
tales como los EBS (electron bombarded silicon array), arre-
glos de placas microcanal (MAMA, Mepsieron), etc. cuyas apli-
caciones y aportaciones a la Astronomía son indudables en los
campos de espectroscopia, fotometría, interferometría, etc.
(Enriquez, Rogerio; 1982), (Timothy, J.; 1983).

Este trabajo se centra en el estudio teórico y pruebas
experimentales de un detector bidimensional de estado sólido,
CCD, para conocer sus características principales: eficiencia
cuántica, linealidad, ruido, etc. y determinar así su futura
utilización en el Observatorio Astronómico Nacional. Cabe men-
cionar que la mayoría de los observatorios internacionales
cuenta entre sus instrumentos con detectores de imagen bidi-
imensionales. En México, a partir de 1981 se han dado los pri-
meros pasos encaminados a la habilitación de sistemas de detec-
ción y procesamiento de imagen, donde el CCD juega un papel
importante.

En el capítulo I se hace una revisión somera de la teoría del funcionamiento de estos detectores y un análisis de las limitaciones físicas y de operación que hay que tomar en cuenta en la práctica. Entre las limitaciones físicas se estudian la ineficiencia de transporte, ruido, linealidad, y corriente oscura. Entre las limitaciones de operación se contemplan la resolución, desparramamiento, eficiencia cuántica y respuesta espectral.

En el capítulo II se discute la filosofía general del sistema; se describe en detalle el detector utilizado (CCD221C, fabricado por Fairchild). Se presentan los circuitos electrónicos de control tales como: oscilador, generador de fases, preamplificador, corrector de línea base, control automático de polarización del preamplificador de compuerta flotada, muestreador y convertidor analógico a digital. Se discute la necesidad de alojar al detector en un recipiente criogénico y finalmente se hace una descripción operativa de la interfaz a memoria.

En el capítulo III se analizan los resultados de las pruebas en laboratorio que se realizaron para estudiar la linealidad, eficiencia cuántica, ruido en la señal de video y depen-

dencia de la corriente oscura con el tiempo de integración.

En el comentario final se hace una estimación teórica de la magnitud estelar esperada para un tiempo de integración de una hora.

Este trabajo se llevó a cabo en el laboratorio de electrónica del Instituto de Astronomía de la UNAM.

Capítulo I. TEORIA DE LOS DISPOSITIVOS ACOPLADOS EN CARGA (CCD)

i- Descripción del funcionamiento.

Dentro del concepto de dispositivos de transferencia de carga se encuentran contemplados los dispositivos acoplados en carga (CCD). Bajo la aplicación de una secuencia adecuada de pulsos de sincronía, estos dispositivos desplazan cantidades de carga eléctrica de una manera controlada a través de un sustrato semiconductor. Utilizando este mecanismo básico, pueden realizar una amplia variedad de funciones electrónicas, tales como detección de imagen, almacenamiento de datos, procesamiento de señales u operaciones lógicas.

El principio de funcionamiento sugiere la existencia de capacitores próximos entre sí, que podrían servir como almacenadores y transportadores de carga eléctrica, con las placas conductoras depositadas en las superficies aislantes de un sustrato semiconductor como dieléctrico. Los capacitores utilizados en estos dispositivos son del tipo MOS (metal óxido semiconductor) Figura I.1.

Los electrodos gobernados con una secuencia apropiada

portadores
minoritarios

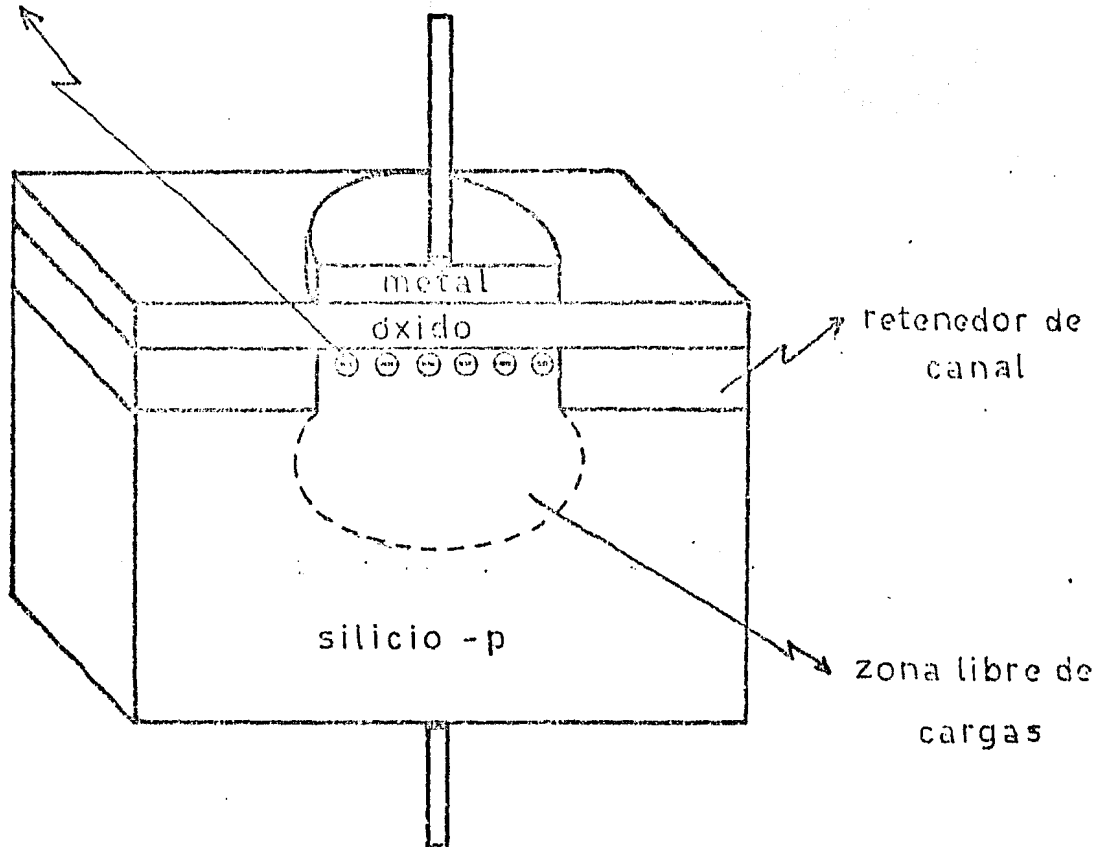


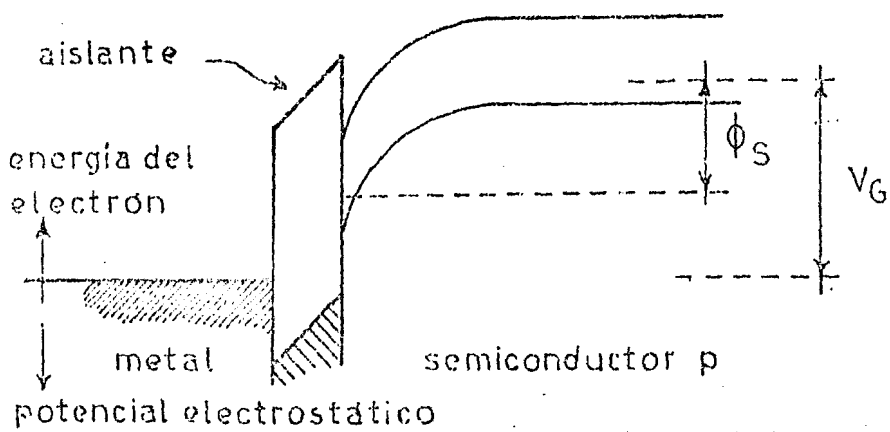
Figura I.1. Capacitor MOS

generan el movimiento de pozos de potencial que llevan paquetes de portadores minoritarios.

Al aplicar durante cierto tiempo un voltaje positivo al electrodo metálico, los portadores mayoritarios en el substrato de silicio, hoyos en este caso, son repelidos, y de esta manera se forma un pozo de potencial en la superficie de silicio. Un retenedor de difusión de canal, de la misma polaridad pero algunos órdenes de magnitud más contaminado (tipo P^+), limita la extensión lateral del pozo de potencial manteniendo el potencial de la interfaz silicio-dióxido de silicio cerca de cero. Los portadores minoritarios, electrones, generados térmicamente dentro o cerca del pozo, se acumularán en la interfaz en una capa de inversión. (Macdonald, J.R. 1964). Este fenómeno se puede representar gráficamente con la figura I.2.

Conforme la carga en el pozo aumenta, la barrera de potencial disminuye, la zona libre de cargas se colapsa y la capacitancia electrodo-substrato aumenta con una dependencia lineal de la impureza del silicio y el espesor del óxido.

Si el electrodo de un capacitor MOS se pulsa frecuentemente a un potencial alto, se genera por debajo un pozo libre de cargas que inmediatamente comienza a llenarse con por-



Inmediatamente después de la aplicación de un pulso positivo al electrodo.

ϕ_S = Potencial de la interfaz

V_G = Voltaje aplicado al electrodo

Después de que los portadores minoritarios generados térmicamente se acumulan en la interfaz aislante-semiconductor.

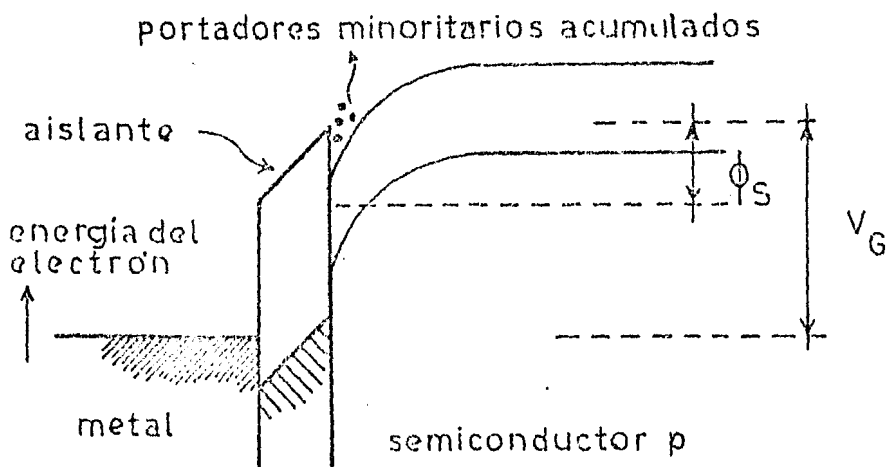


Figura 1.2. Diagrama de niveles de energía

tadores minoritarios generados térmicamente. El tiempo de relajamiento térmico, o tiempo de almacenamiento de un capacitor MOS depende de la calidad del material del substrato y de la entereza de la interfaz.

Para intervalos de tiempo cortos en comparación con el tiempo de relajamiento, el capacitor MOS puede funcionar como un elemento de almacenamiento para información analógica representada por la cantidad de carga en el pozo. La carga puede ser inyectada eléctricamente o puede ser generada por procesos fotoeléctricos en el silicio. Para el último caso, la cantidad de carga contenida en el pozo es función de la irradiancia y del tiempo de exposición, y de esta manera el dispositivo se puede usar como detector de imagen.

Los dispositivos acoplados en carga (CCD) existen en dos modalidades, los de canal superficial y los de canal profundo.

Para los primeros, consideremos dos capacitores MOS suficientemente cercanos de tal forma que sus zonas libres de carga se traslapen y sus pozos de potencial se acoplen; de esta manera cualquier portador minoritario movable se acumulará en el lugar donde la barrera de potencial sea máxima. Esto da la posibilidad de transferir la carga de manera contro-

lada de un electrodo a otro adyacente. Un paquete de carga que haya sido inyectado eléctricamente o generado ópticamente bajo un electrodo previamente excitado a un potencial alto, se "desparramará" a lo largo de la interfaz silicio-dióxido de silicio cuando el electrodo vecino sea excitado al mismo o más alto potencial. Cuando el potencial del electrodo original se reduce, el paquete de carga se transfiere completamente al nuevo lugar.

Con este diseño se pueden presentar algunas limitaciones provocadas por la interacción de la señal con los estados de interfaz.

Esta limitación puede superarse en un CCD de canal profundo, esto involucra el uso de una capa epitaxial o silicio con iones implantados, o ambos recursos, con polaridad opuesta a la del substrato y de esta manera se desplaza el potencial máximo de los pozos alejándolo de la interfaz.

Los CCD pueden ser operados por dos, tres o cuatro electrodos por celda. Nos detendremos a estudiar el caso de dos electrodos ya que es el caso del detector utilizado en este trabajo.

Si los dos niveles de electrodos tienen una diferencia de potencial suficiente en sus interfaces para un vol-

taje de compuerta dado, los electrodos adyacentes se pueden conectar en pares para obtener de esta manera dos líneas.

La diferencia de potencial de los electrodos se debe a la diferencia en el grosor del óxido. Durante el crecimiento térmico del óxido aislante de estos electrodos, la compuerta de óxido no cubierta por el polisilicio crecerá también en espesor y formará las futuras barreras. Estas barreras aíslan los paquetes de carga en pozos de potencial separados incluso si ambos sistemas de electrodos se mantienen al mismo potencial.

La transferencia de carga sólo ocurre cuando los dos sistemas de electrodos están separados por un voltaje suficientemente grande, el cual baja el potencial en un pozo de almacenamiento por debajo de la barrera adyacente. Figura I.3.

El escalón de potencial bajo estos electrodos asimétricos define la dirección de la transferencia de carga, y ésta siempre se acumulará en la parte más profunda del lado derecho del pozo de potencial y la barrera formada por la región de óxido previene el flujo de regreso. De esta forma el paquete de carga sólo puede dejar la celda hacia la vecina del lado derecho.

En los dispositivos de transferencia de carga, es ne-

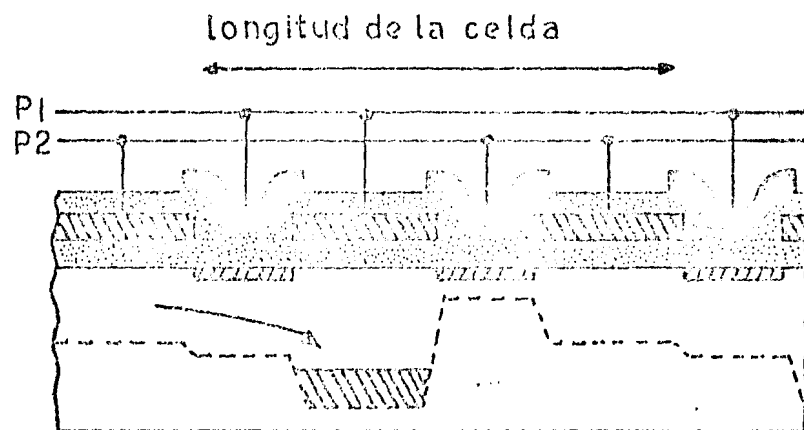


Figura I.3. CCD de dos fases

cesario proveer los medios para insertar y recuperar la señal. Hay tres mecanismos básicos para colocar la carga en los pozos de potencial: corriente oscura, generación fotoeléctrica de portadores e inyección de carga eléctrica; de éstos, los dos últimos son controlables y útiles para la inserción de señal, mientras que la corriente oscura constituye una señal indeseable.

Para los detectores de imagen la fuente dominante de los portadores minoritarios es la generación de carga por fotones.

Para la detección de la carga hay diversos métodos.

El primer paso hacia la integración de un preamplificador con una reducción drástica en las capacitancias parásitas consistió en añadir un MOSFET detector de la carga y otro de descarga que se operan preferiblemente como compuertas integradoras. Señales de algunos volts se obtienen de esta manera sin necesidad de una amplificación externa.

Una variante de este circuito utiliza un diodo detector bajo uno de los electrodos de transferencia para monitorear las variaciones en la interfaz de potencial debidas a la presencia de carga. Este diodo se puede conectar a un amplificador con impedancia alta, por ejemplo la compuerta

de un MOSFET.

En lugar de usar el diodo detector en un canal de transferencia, se puede utilizar una compuerta flotada para detectar el tamaño del paquete de carga. En ésta el electrodo de la compuerta está aislado de contacto directo con la señal de carga y no tiene una trayectoria definida a tierra, el potencial debe ser controlado o por un restaurador especial, o capacitivamente a través de un electrodo de polarización.

Debido a que el amplificador de compuerta flotada detecta los paquetes de carga no destructivamente, se pueden detectar varias veces conforme pasan por varios amplificadores. Si las señales amplificadas se combinan con la relación temporal correcta, la razón señal a ruido se puede mejorar tanto como la raíz cuadrada del número de etapas.

Hasta aquí se ha discutido a grandes rasgos las características de funcionamiento de estos dispositivos. Sin embargo en la realidad éste se encuentra limitado por factores físicos y de operación, como son la ineficiencia de transporte, las distintas fuentes de ruido (térmico, de transferencia, etc.), corriente oscura, linealidad, tamaño físico de cada uno de los elementos del arreglo, eficiencia cuántica, respuesta espectral, etc.

ii- Limitaciones físicas.

a- Ineficiencia de transporte.

La transferencia de carga de un pozo al siguiente no es instantánea ni completa. El transporte incompleto significa que en cada transferencia una pequeña cantidad de carga se va quedando atrás; este efecto es acumulativo y después de muchas transferencias los paquetes de carga se van mezclando.

Originalmente se definió la eficiencia de transporte

η , para una transferencia única como la fracción del paquete original de carga que se transfería correctamente; sin embargo, el término eficiencia de transporte se ha utilizado para describir el funcionamiento del dispositivo completo y representa la fracción de carga $\bar{\eta}$ que aparece a la salida en el tiempo debido después de la inyección de un paquete de carga en el dispositivo.

Para un análisis más riguroso es conveniente usar un parámetro $\epsilon = (1 - \eta)$ llamado ineficiencia de transporte que representa la fracción de carga no transferida por transporte. Al multiplicar este parámetro por el número de transferencias en el dispositivo, se obtiene el producto de ine-

ficiencia de transporte η , el cual describe el transporte completo del dispositivo.

Considerando las contribuciones a la ineficiencia de transporte provenientes de diversas fuentes y utilizando un modelo de carga masiva, se obtienen tres términos generales que se aplican prácticamente a todos los tipos de dispositivos de transferencia de carga; a saber: una razón intrínseca de transferencia basada en los mecanismos de transporte de carga libre, una conductancia de salida o contribución de retro alimentación y una modulación de la capacitancia de almacenamiento del electrodo emisor.

En términos generales, una celda de transferencia se puede representar como una capacitancia efectiva de fuente c_s , conectada a alguna capacitancia efectiva de drenaje c_d a través de un voltaje dependiente de la conductancia de transferencia.

Los valores instantáneos de los voltajes de fuente y drenaje son v_s y v_d respectivamente y el voltaje de sincronía es v_c .

La carga Q_s que se queda en el capacitor de fuente durante el transporte de carga se define como:

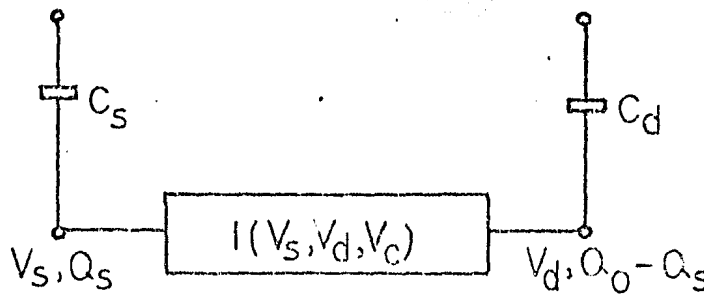
$$Q_s = \int_{V_{s0}}^{V_s} C_s(v) dv$$

donde V_{s0} es el voltaje de fuente correspondiente a la carga no transferible.

Si la carga inicial transferible es Q_0 , entonces la carga transferida al drenaje está dada por

$$Q_0 - Q_s = \int_{V_{d0}}^{V_d} C_d(v) dv$$

$$4 \quad \frac{dQ_s}{dt} = -I(V_d, V_s, V_c)$$



La ineficiencia de transporte ϵ es dependiente del tiempo y está definida por la ecuación

$$\epsilon(t) = \frac{dQ_s(t)}{dQ_0}$$

Si derivamos esta ecuación en el tiempo, obtenemos

$$\frac{d\epsilon}{dt} = -\frac{\partial I}{\partial V_s} \frac{dV_s}{dQ_0} - \frac{\partial I}{\partial V_d} \frac{dV_d}{dQ_0} \dots (1)$$

donde $\frac{\partial I}{\partial v_s}$ nos da la conductancia instantánea de entrada o transconductancia g_m , y $\frac{\partial I}{\partial v_d}$ es la conductancia de transferencia inversa o g_r .

Por otra parte, se puede obtener

$$\frac{dv_s}{dQ_0} = \frac{e}{C_s} - \frac{1}{C_s} \int_{v_{s0}}^{v_s} \frac{dC_s}{dQ_0} dv$$

y

$$\frac{dv_d}{dQ_0} \approx \frac{1}{C_0}$$

Substituyendo estos resultados en (1) obtenemos:

$$e = -\frac{C_s}{g_m} \frac{de}{dt} + \frac{g_r}{g_m} \frac{C_s}{C_d} + \int_{v_{s0}}^{v_s} \frac{dC_s}{dQ_0} dv$$

Esta ecuación tiene una solución que se puede separar

en tres términos: $e = e_i + e_d + e_c$

Donde e_i es la solución homogénea y representa la limitación de la transferencia intrínseca del dispositivo:

$$e_i = \exp \left[- \int_0^t \frac{g_m}{C_s} dt \right]$$

donde se ve que es un término exponencial con el tiempo y domina a altas frecuencias.

e_d representa la contribución a la ineficiencia de transporte de retroalimentación del proceso de transferencia y depende esencialmente de los parámetros del MOSFET y del tiempo entre dos lecturas, dado por la señal de sincronía, así como su forma.

El término e_c es la contribución a la ineficiencia de transporte de la capacitancia de almacenamiento de la fuente

c_s por su variación con el voltaje de fuente v_s , que a su vez depende de la carga transferida:

$$\epsilon_c \approx Q(t_0) \frac{1}{c_s} \frac{dc_s}{dQ_0}$$

Al modelo se le pueden hacer mejoras si consideramos los efectos de estados de interfaz introduciendo un voltaje v_{ss} inducido por la carga atrapada en una capacitancia efectiva c_{ss} asociada con estos estados de interfaz. (Berlungd, C.N.; Thornber, K.K., 1973).

b- Ruido.

Las distintas fuentes de ruido se sobreponen a la señal de carga degradando la información contenida en los paquetes de carga e impone una barrera inferior a la intensidad de radiación proveniente de la imagen de interés.

Las fuentes principales de ruido a considerar son: ruido de transferencia, de estados de interfaz, de trampas, de generación, en la detección de la carga, en los amplificadores de compuerta flotada.

Ruido de transferencia:

Conforme los paquetes de carga se desplazan a lo largo del dispositivo, una cierta cantidad de carga se pierde por rezago en cada transferencia. Esta cantidad no sólo tie-

ne una dependencia sistemática con el tamaño de la señal y con diversos parámetros de operación, sino que además muestra fluctuaciones aleatorias que varían el tamaño de los paquetes que son transferidos, introduciendo de esta manera ruido.

Ruido de estados de interfaz:

En los dispositivos que operan con transferencia de carga completa, donde las cargas libres no son retenidas en la transferencia, la fuente de ruido dominante son las fluctuaciones de la carga retenida en las trampas. Son los estados que tienen constantes de tiempo de reemisión del orden del tiempo de transferencia los que contribuyen más al ruido.

Ruido de trampas:

Así como el efecto de los estados de interfaz, las trampas pueden introducir ruido de transferencia, aunque en el substrato los niveles de las trampas son normalmente discretos y en consecuencia el ruido asociado depende de la frecuencia.

Ruido de generación:

Cuando la acción de transferencia de un dispositivo se interrumpe, por ejemplo, deteniendo los pulsos de sincronía, los pozos de potencial individuales recogerán un patrón estacionario de portadores generados térmicamente o por la luz incidente. En ambos procesos la llegada de portadores es completamente aleatoria y la carga almacenada en cada pozo tendrá una variación igual a la señal

$$\frac{\overline{\Delta Q_d^2}}{q} = \frac{\overline{Q_s}}{q}$$

donde $\overline{Q_s}$ es la señal de carga media.

Si todos los paquetes de carga viajasen a lo largo del mismo canal, todos verían la misma contribución de corriente oscura integrada, y tendrían la misma fluctuación asociada:

$$\overline{\Delta Q_d^2} = q \sum_{i=1}^n \overline{Q_{di}}$$

donde cada pozo de potencial contribuiría con una carga media $\overline{Q_{di}}$.

Sin embargo, si durante la operación de un dispositivo la secuencia de transferencia se interrumpe, o la razón de sincronía se altera, la cantidad de corriente oscura integrada en paquetes diferentes variará y aparecerá a la salida como un patrón fijo de ruido. Esta fuente de ruido es es-

pecialmente seria ya que aumenta linealmente con el tiempo de integración.

Ruido en la detección de la carga:

En un dispositivo de transferencia de carga, ésta aparece en el nodo de detección en un diodo inversamente polarizado, o en una compuerta flotada. Figura I.4a.

En este diagrama se muestra el circuito equivalente de una fuente capacitiva conectada al preamplificador, donde c_d , c_s y c_{in} son las capacitancias de entrada al detector, acoplamiento y amplificador, y el voltaje v_b se aplica a través de la resistencia de polarización R_b .

La fuente de señal y la corriente del detector están representadas por las fuentes de corriente $i_s(t)$ e I_d , mientras que las fuentes de ruido en serie y paralelo del amplificador están representadas por u_n e i_n y ambas se suponen gaussianas y blancas. Para una resistencia de polarización R_b suficientemente grande con $R_b I_d \gg \frac{2kT}{q}$, su ruido de disparo puede despreciarse. Las capacitancias se pueden agrupar y las fuentes de ruido se pueden reemplazar por resistencias equivalentes de acuerdo con:

$$\overline{i_n^2} = \frac{4kT}{R_p} \Delta f \quad \text{y} \quad \overline{u_n^2} = 4kT R_s \Delta f$$

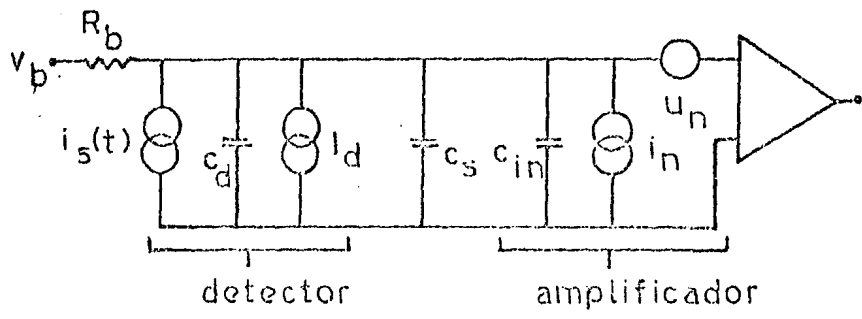


Figura I.4a.

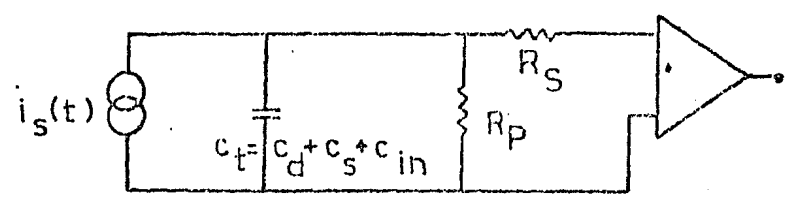


Figura I.4b.

donde Δf es una región pequeña en el intervalo de frecuencia de interés.

De aquí resulta el circuito equivalente de la figura I.4b.

En todas las situaciones prácticas $R_p \ll R_s$ y el ruido del paralelo R_p domina para bajas frecuencias, mientras que a altas frecuencias sólo el ruido de la serie R_s es significativo.

Amplificadores de compuerta flotada:

Se pueden obtener valores bajos de ruido con un amplificador de compuerta flotada debido a la pequeña capacitancia total del nodo de detección. El cambio en el voltaje de la compuerta flotada con la señal de carga Q_s está dado por:

$$\Delta V_{FG} = \frac{c_s}{c_s c_p + c_d (c_s + c_p)} \Delta Q_s$$

donde c_s es la capacitancia entre la señal de carga y la compuerta flotada, c_d es la capacitancia de la zona libre de carga y c_p es la suma de todas las capacitancias pasivas de la compuerta flotada al substrato o a los otros electrodos.

El cambio en el voltaje ΔV_{FG} se puede usar para modular la corriente I_d en el amplificador MOSFET con una transconduc-

tancia g_m . Si esta corriente I_d se integra durante un tiempo t_i , la ganancia para señal pequeña está dada por:

$$g_a = \frac{dV_{vg}}{dQ_s} g_m t_i$$

Se pueden alcanzar ganancias del orden de 10^3 en la primera etapa; para obtener mejores resultados, el amplificador MOSFET se opera típicamente a corrientes de drenaje muy bajas, cerca del final del intervalo en el cual la corriente de drenaje crece exponencialmente con el voltaje de la compuerta flotada. En este régimen, el ruido dominante en una etapa de amplificación como ésta, está producido por el ruido de disparo en la corriente de drenaje I_d que fluye en el pozo integrando la señal amplificada. (Wen, D.D., 1974).

Para el ruido de disparo total, las fluctuaciones en electrones rms de la señal acumulada están dadas por:

$$n_{so} = \left[\frac{\overline{\Delta Q_s^2}}{q^2} \right]^{1/2} = \left[\frac{I_d t_i}{q} \right]^{1/2}$$

y la razón señal a ruido por:

$$\frac{S}{R} = Q_s^2 \left[\frac{dV_{vg}}{dQ_s} \right]^2 g_m^2 \frac{q t_i}{I_d}$$

c- Linealidad.

Al operar un dispositivo de transferencia de carga de manera conveniente, se obtiene una pérdida de transferencia proporcional a la señal de carga Q_s . En estas condiciones, el efecto de la ineficiencia de transporte introducirá sólo distorsiones lineales.

En los detectores de imagen, los paquetes de carga se producen por el flujo incidente de fotones. Idealmente, cada fotón absorbido en el silicio produce un portador minoritario que se almacena en el pozo de potencial más cercano. Si la misma fracción de portadores se almacenara siempre, el dispositivo debería mostrar una linealidad perfecta hasta el límite dado por la saturación del pozo. En un dispositivo real, esta fracción varía, ya que el área libre de carga que rodea al sitio de integración decrece conforme el pozo de potencial se llena.

d- Corriente oscura.

Un dispositivo de transferencia de carga es una memoria volátil, ya que la información acumulada se borra con el tiempo debido a la acumulación de portadores adicionales generados

térmicamente en el substrato y en la interfaz silicio- dióxido de silicio.

Hay diferentes fuentes de corriente oscura, tales como: las transiciones intrínsecas de los electrones de la banda de valencia a la de conducción en el substrato de silicio, la difusión de los portadores minoritarios en el substrato neutro, la contribución de los centros de generación-recombinación del silicio en la zona libre de cargas.

iii- Limitaciones de operación.

a- Resolución.

Una propiedad muy importante de un detector de imagen es su resolución espacial. Un detector de estado sólido toma muestras espacialmente discretas en ambas direcciones. Por el teorema de Nyquist se sabe que la frecuencia espacial más alta que un dispositivo de esta naturaleza puede resolver está dada por la periodicidad de las celdas de integración, y es igual a la mitad del intervalo de frecuencia de muestreo espacial.

En los dispositivos acoplados en carga, hay diferentes factores que influyen en la degradación de la resolución, por

ejemplo, los portadores que se generan fuera de las zonas libres de carga de un pozo de potencial integrador que se pueden difundir libremente en el sustrato.

La ineficiencia de transporte puede provocar pérdidas adicionales en la resolución horizontal y vertical, dependiendo del número de transferencias de paquetes de carga que hay que hacer en la dirección correspondiente.

b- Desparramamiento.

Hasta cierto punto, todos los detectores de imagen muestran este fenómeno, que consiste en un aumento en el tamaño aparente de la imagen de un objeto brillante.

En un CCD, los portadores de carga excedentes de una sobrecarga localizada se pueden difundir a través del sustrato hacia los pozos de potencial vecinos, provocando un desparramamiento circular. Además, la carga se puede dispersar preferentemente a lo largo de los canales de transferencia, produciendo de esta manera líneas blancas sobrepuestas a la imagen. Para evitar esta propagación de exceso de carga de pozo a pozo a lo largo de los canales del dispositivo, la superficie de silicio bajo los electrodos de no integración se puede polarizar hacia la acumulación. Esto obliga a los

portadores excedentes a esparcirse hacia el substrato donde producen precisamente las manchas circulares que son menos objetables que las líneas blancas.

c- Eficiencia cuántica y respuesta espectral.

Básicamente, la respuesta de un detector de imagen de estado sólido depende de las propiedades electro-ópticas del semiconductor.

Los CCD tienen habitualmente una estructura de electrodos bastante complicada, de tal forma que la luz incidente puede perder una fracción considerable de fotones por reflexión y absorción. En el caso de electrodos opacos separados por espacios abiertos, la reducción en la sensibilidad se calcula comparando la razón del área del electrodo con el área total de la celda. En el caso de electrodos semitransparentes, como los de polisilicio, las pérdidas resultan tanto de la absorción como de las reflexiones múltiples en las diferentes interfaces silicio-dióxido de silicio, provocando a su vez patrones de interferencia, y en consecuencia la curva de respuesta del dispositivo muestra picos y valles en el espectro visible.

Capítulo II. DESCRIPCION DEL SISTEMA

Se describirá en primera instancia el sistema representado por el diagrama de bloques de la figura II.1.

El punto medular del arreglo es el detector empleado en este trabajo que es un CCD bidimensional cuya descripción detallada se dará posteriormente.

La filosofía general es la siguiente:

Al proyectarse una imagen por medio de un sistema óptico sobre el CCD y al ser gobernado por el circuito generador de fases, el detector transmite la información de video en forma de voltaje. Esta señal se amplifica y se muestrea para ser convertida de su forma analógica a digital. El convertidor analógico a digital es de diez bits con un tiempo de conversión de $1.5 \mu s$, la información se transmite en serie a distancia y se recibe en un registro de corrimiento el cual la entrega a un circuito donde se suma la nueva información con la que se encuentra almacenada en la memoria.

El sistema de acceso a la memoria se puede poner en el modo de alta impedancia para permitir de esta manera que otro detector, el Mepsicron, se apodere de ella.

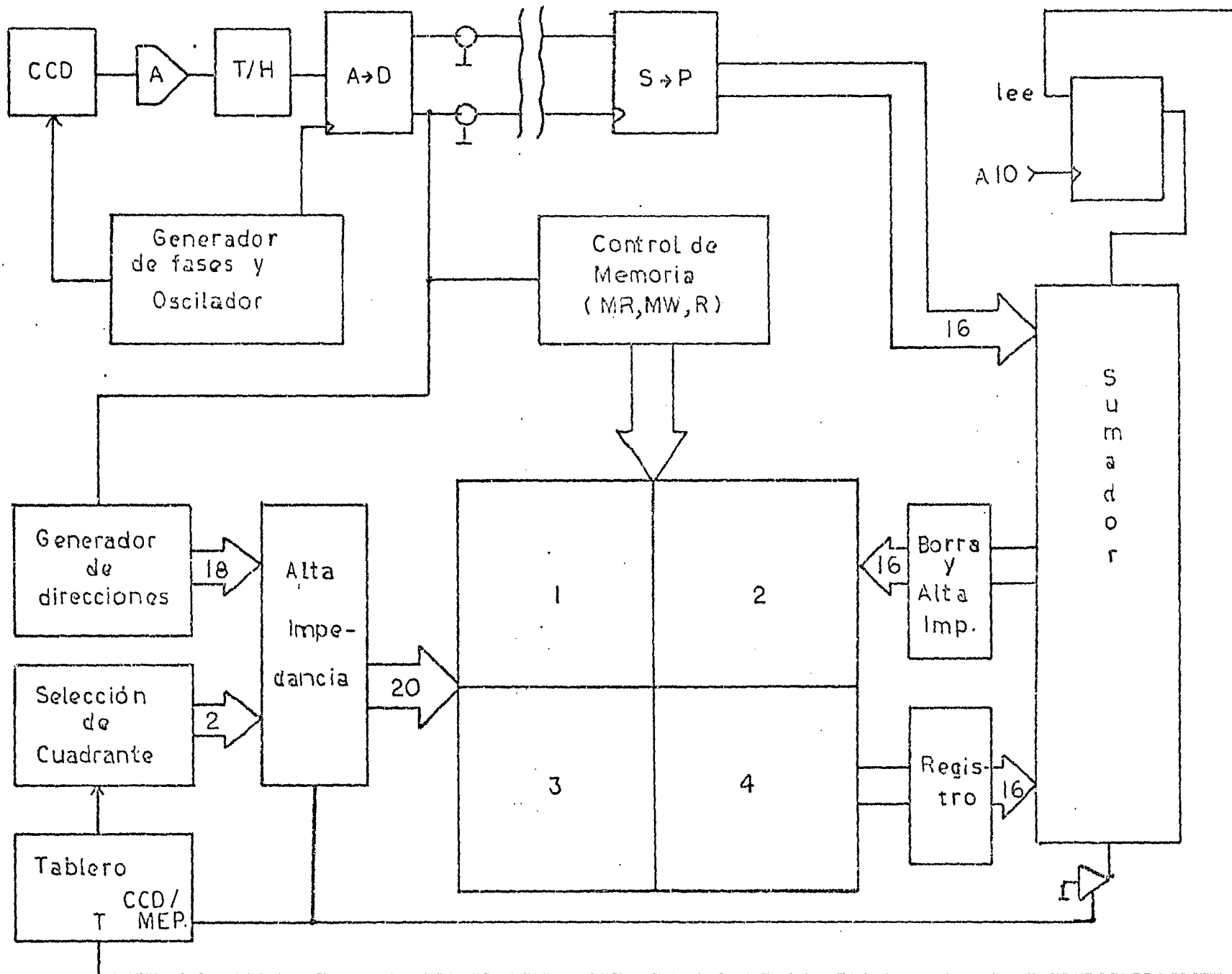


Figura II.1. Diagrama de bloques del sistema

El sistema completo está diseñado para ser compartido por estos dos detectores, es por esto que la memoria tiene una capacidad de 2 Mbytes, ya que el Mepsicron cuenta con 1000 por 1000 elementos de resolución. Como el CCD tiene aproximadamente 500 por 500, se optó por dividirla en cuatro cuadrantes y tener la disponibilidad de almacenar hasta cuatro imágenes diferentes.

El arreglo está acoplado a una minicomputadora Nova y a un monitor de color donde se despliega la imagen.

La selección del detector que se desea usar, el tiempo de integración y el cuadrante que se quiere desplegar en la pantalla se realiza a través de un tablero que funge como interfaz entre el operario y el sistema.

Es necesario mencionar en este punto que de las descripciones que se dan a continuación, la que corresponde a la interfaz a memoria es meramente operativa ya que no se ha implementado y está en etapa de diseño.

a- CCD.

Se utilizó el CCD 221C fabricado por Fairchild que consta de 488 líneas horizontales por 380 columnas verticales de elementos fotosensibles (píxeles). Las dimensiones de estos elementos son 12 μ m horizontales por 18 μ m verticales y es-

tán espaciados centro a centro por $30\ \mu\text{m}$ en el sentido horizontal debido a que este dispositivo funciona en el modo de transferencia por línea y requiere de columnas aluminizadas intercaladas en las columnas sensibles para realizar este proceso.

El área de la ventana es de 8.8 mm por 11.4 mm con una diagonal de 14.4 mm.

En la figura II.2 se muestra el diagrama de bloques del dispositivo.

Los fotoelectrones que resultan de la absorción en el substrato de silicio de los fotones incidentes, se almacenan en las fotoceldas durante el periodo de integración; la cantidad de carga acumulada de esta forma es una función lineal de la intensidad de iluminación incidente y el periodo de integración. Al término de los periodos de integración los paquetes de carga se transfieren en dos campos secuenciales de 244 líneas cada uno. Cuando el voltaje de la fotocompuerta ϕ_p se baja, los paquetes de carga de las celdas impares se transfieren a los registros de transporte vertical al comienzo de la lectura de un campo impar cuando el voltaje de la fase ϕ_{v1} se sube. Alternando las fases ϕ_{v1} y ϕ_{v2} se desplazan los paquetes de carga hacia arriba en los registros

Block Diagram

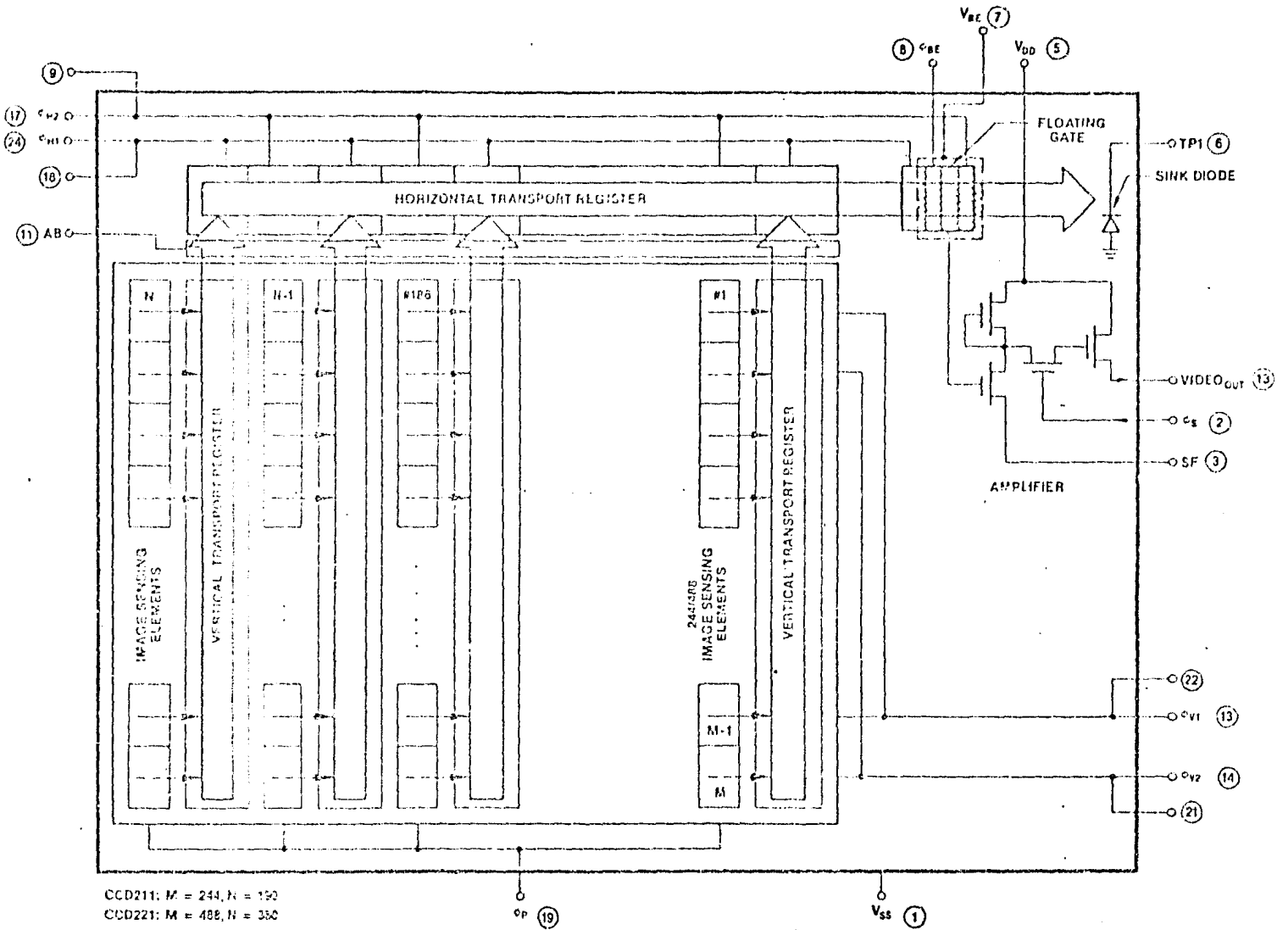


Figura II.2. Diagrama de bloques del dispositivo

de transporte vertical hacia el registro de transporte horizontal de salida. Antes de la lectura del siguiente campo par y cuando el voltaje de la fotocpuerta se baja nuevamente, la fase ϕ_{v2} se mantiene arriba y es entonces cuando se transfieren los paquetes de carga de las celdas pares.

Se requiere un mínimo de 245 pulsos de ϕ_v por cada ϕ_p para entregar el campo completo a la salida.

El registro de transporte horizontal contiene 380 elementos y se gobierna con dos fases, recibe los paquetes de carga de los registros de transporte vertical línea por línea. Después de que cada línea de información se ha transferido, ésta se mueve secuencialmente hacia el amplificador de salida por medio de las fases ϕ_{H1} y ϕ_{H2} . Se requiere un mínimo de 385 pulsos para realizar la transferencia completa de una línea de información hacia el amplificador de compuerta flotada.

La señal de video de salida se libera en dos campos secuenciales de 244 líneas cada uno con 380 elementos cada línea. Figura II.3.

Los datos comprendidos en cada línea horizontal tienen la siguiente secuencia:

i- Al comienzo de cada línea hay cuatro elementos de

Timing Diagram

CCD211: N = 244

CCD221: N = 488

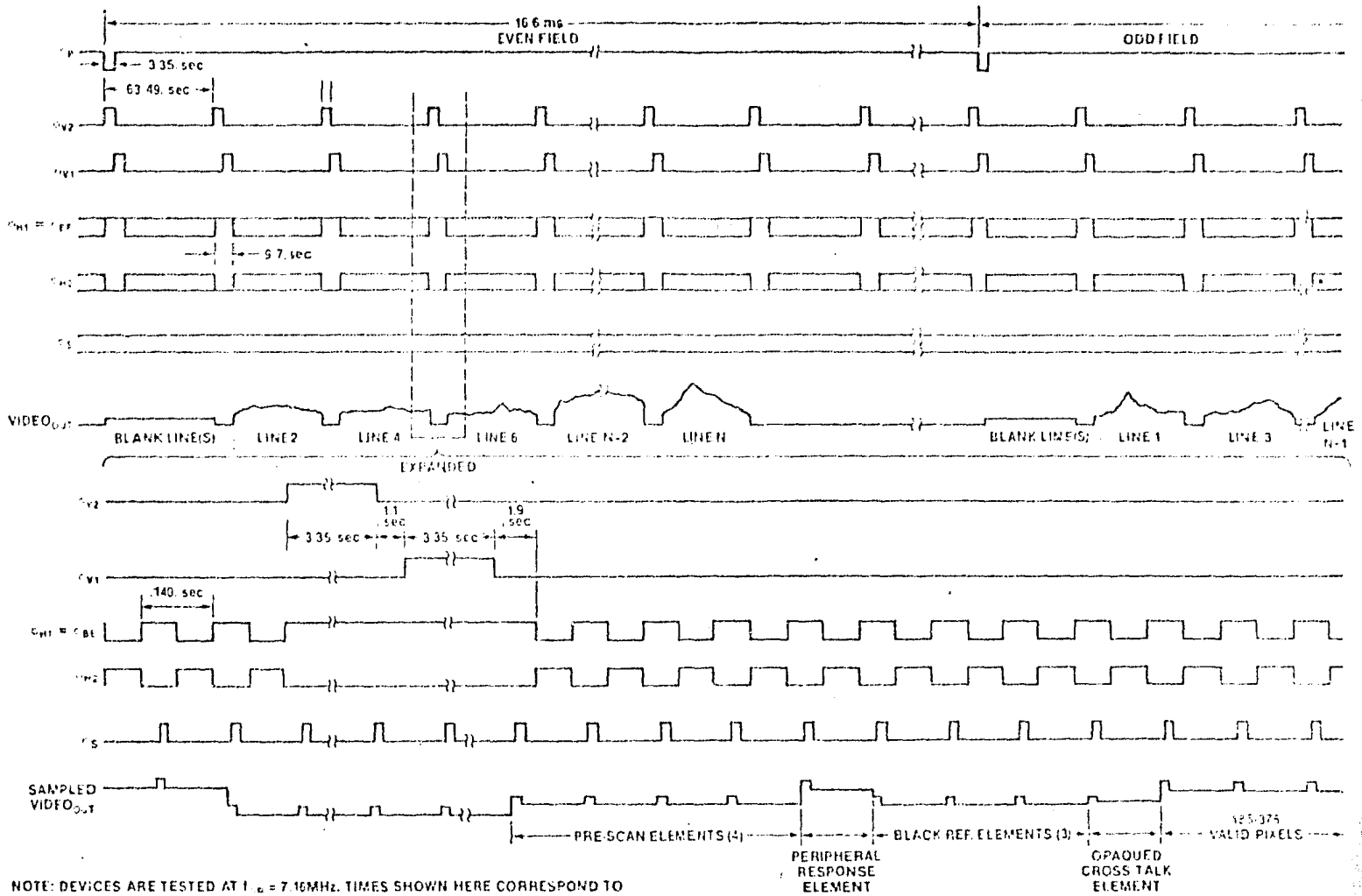


Figura II.3. Diagrama de tiempos.

pre-barrido que no contienen información de video, pero que son representativos de los niveles de corriente oscura en el registro horizontal.

ii- La salida contiene después información de cinco elementos que están cubiertos con aluminio e incluye:

a- Una respuesta periférica que contiene la información representativa de la carga generada en la periferia del dispositivo.

b- Tres celdas de referencia oscura que no contienen información de video pero que corresponden a la corriente oscura real, es decir, la suma de las corrientes oscuras del registro y las fotoceldas, de una línea en particular.

c- Un elemento con la reducción de la respuesta periférica que está parcialmente cubierto por aluminio.

iii- Siguen los 385 elementos que contienen la información válida de video que muestra la distribución espacial de la iluminación incidente en esa línea.

Con la finalidad de formarse un criterio para las etapas preamplificadoras siguientes, es necesario conocer la respuesta del detector a la irradiancia incidente. De acuerdo con la figura II.4, la respuesta del detector para fotones con una longitud de onda de $8000 \overset{\circ}{\text{Å}}$ es de aproximadamente

TYPICAL SPECTRAL RESPONSE

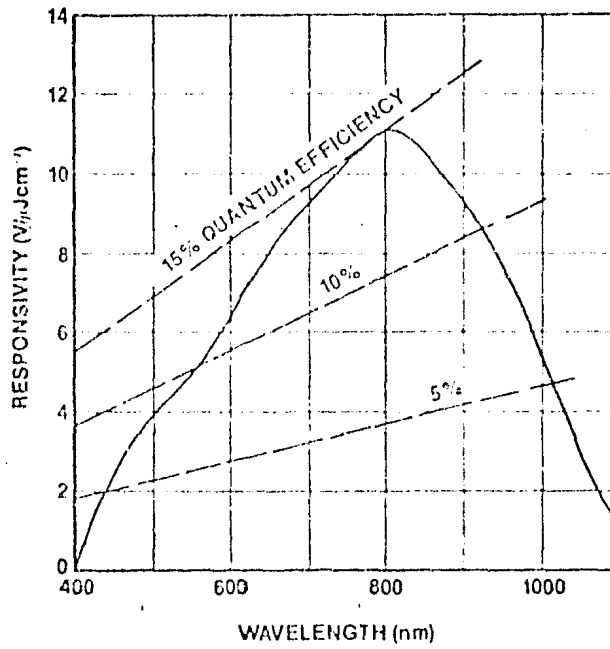


Figura II.4. Respuesta espectral típica.

$11 \text{ v}/\mu\text{j cm}^{-2}$ y sabiendo que la energía de un fotón a esta longitud de onda es de $2.5 \times 10^{-13} \mu\text{j}$ y que el área de un pixel es de $2.16 \times 10^{-6} \text{ cm}^2$, se obtiene que la respuesta del detector es de aproximadamente $1.25 \mu\text{v}/\text{fotón}$.

Por otra parte, debido al enmascaramiento de aluminio de la superficie detectora del CCD, el área sensible respecto al área total es del 66% por lo que la eficiencia cuántica efectiva por pixel es de $22.5\% @ 8000 \text{ \AA}$.

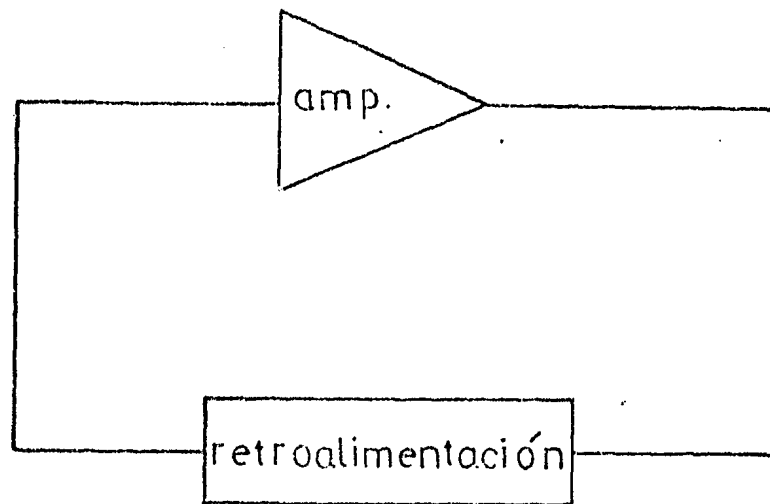
Con estos resultados y con las mediciones de laboratorio efectuadas sobre el ruido, se podrá tener un criterio para definir el peso que deberá dársele al bit menos significativo del convertidor analógico a digital, como se verá más adelante.

b- Circuitos de control.

i- Oscilador.

Para obtener la frecuencia de barrido que gobierne al CCD y disponer de un tiempo de $4 \mu\text{s}$ por pixel, se diseñó un oscilador a cristal que satisface estas características.

Un circuito oscilador consiste en una sección amplificadora y otra de retroalimentación:



Para que ocurra la oscilación, la ganancia α del amplificador multiplicada por la atenuación β de la retroalimentación debe ser mayor que 1, y el corrimiento total de fase a través del amplificador y la retroalimentación debe ser un múltiplo entero de 360° . Estas condiciones implican que la oscilación ocurre en cualquier sistema en el cual una señal amplificada se vuelve a poner en fase a la entrada del amplificador después de haber sido atenuada.

La estabilidad de un atenuador depende principalmente de las propiedades del cambio de fase de la retroalimentación.

Un buen amplificador para el oscilador es un inversor CMOS con una resistencia grande que garantice polarización entre su entrada y su salida, pero que deberá ser despreciable comparada con la impedancia del circuito de retroalimentación.

El circuito empleado se muestra en la figura II.5, donde se seleccionó un cristal con una frecuencia de 2.45 MHz, la salida de la sección amplificadora se entrega al circuito integrado 4017 que es un contador de décadas y divisor, en el cual se seleccionó la salida Q5 de manera que la frecuencia se divide entre cinco y se obtienen a la salida 490 KHz; a esta señal la llamaremos 2fo.

ii- Generador de fases.

De acuerdo con el diagrama de tiempos presentado en la figura II.3, se diseñó un circuito generador de fases en lógica CMOS. Figura II.6.

Como se requiere un tiempo de $4 \mu s$ por pixel, la señal de frecuencia 2fo se entrega a un flip-flop 4013 (z5) que divide por dos a la señal de entrada para obtener una frecuencia de 250 KHz a la salida. Con esta señal se alimenta a un contador binario de 12 estados 4040 (z2) en el cual se seleccionan las salidas de tal forma que, después de haber pasado por la compuerta AND 4073 (z3), se obtienen 388 pulsos correspondientes al barrido horizontal. Este tren de pulsos se entrega a un flip-flop JK 4027 (z9), con cuya \bar{Q} se dispara otro flip-flop JK 4027 (z9) sincronizador de las señales pa-

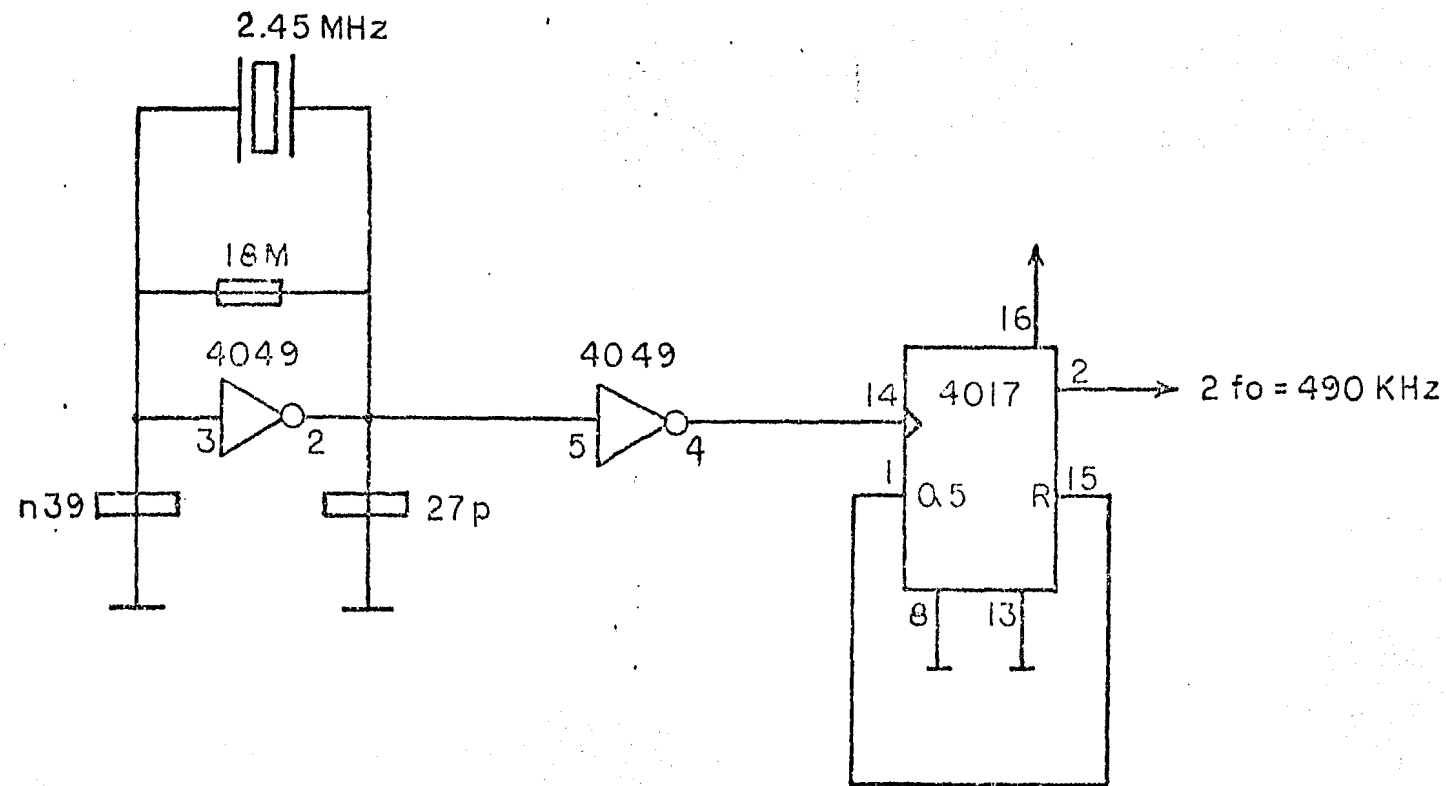


Figura II.5. Oscilador

ra ϕ_{H1} , ϕ_{H2} y ϕ_{BE} que a través de los reforzadores 4050 (z1) (z6) obtienen el voltaje requerido por el detector. Esta misma señal \bar{Q} , del flip-flop JK 4027 (z9), se encarga de dar la instrucción habilitadora a un contador de décadas 4017 (z8). Este contador por medio de sus salidas Q1 y Q3 proporciona los pulsos correspondientes a las fases verticales ϕ_{V1} y ϕ_{V2} . A través de la salida Q5 se restaura el flip-flop JK 4027 (z9) y se suspende el conteo de los pulsos para las fases horizontales. Así mismo, la salida \bar{Q} de este flip-flop entrega la señal de reloj a un contador binario de 12 estados 4040 (z4) en el cual se seleccionan las salidas que después de multiplicarse lógicamente con las compuertas AND 4073 (z3) se obtienen 248 pulsos que corresponden al barrido vertical, estos pulsos dan la señal de reloj a otro contador de décadas 4017 (z10) cuyo control de habilitar está gobernado por la \bar{Q} del mismo flip-flop JK anterior; la salida Q6 de este contador corresponde al pulso para la fase ϕ_P , cuyo ancho está determinado por la Q9 del contador 4040 (z4). En las compuertas NAND 4023 (z11) se hace la operación que permitirá obtener que ϕ_P coincida una vez con ϕ_{V1} y otra vez con ϕ_{V2} , empleando Q6 del contador de décadas 4017 (z10), Q9 del contador binario 4040 (z4) (con

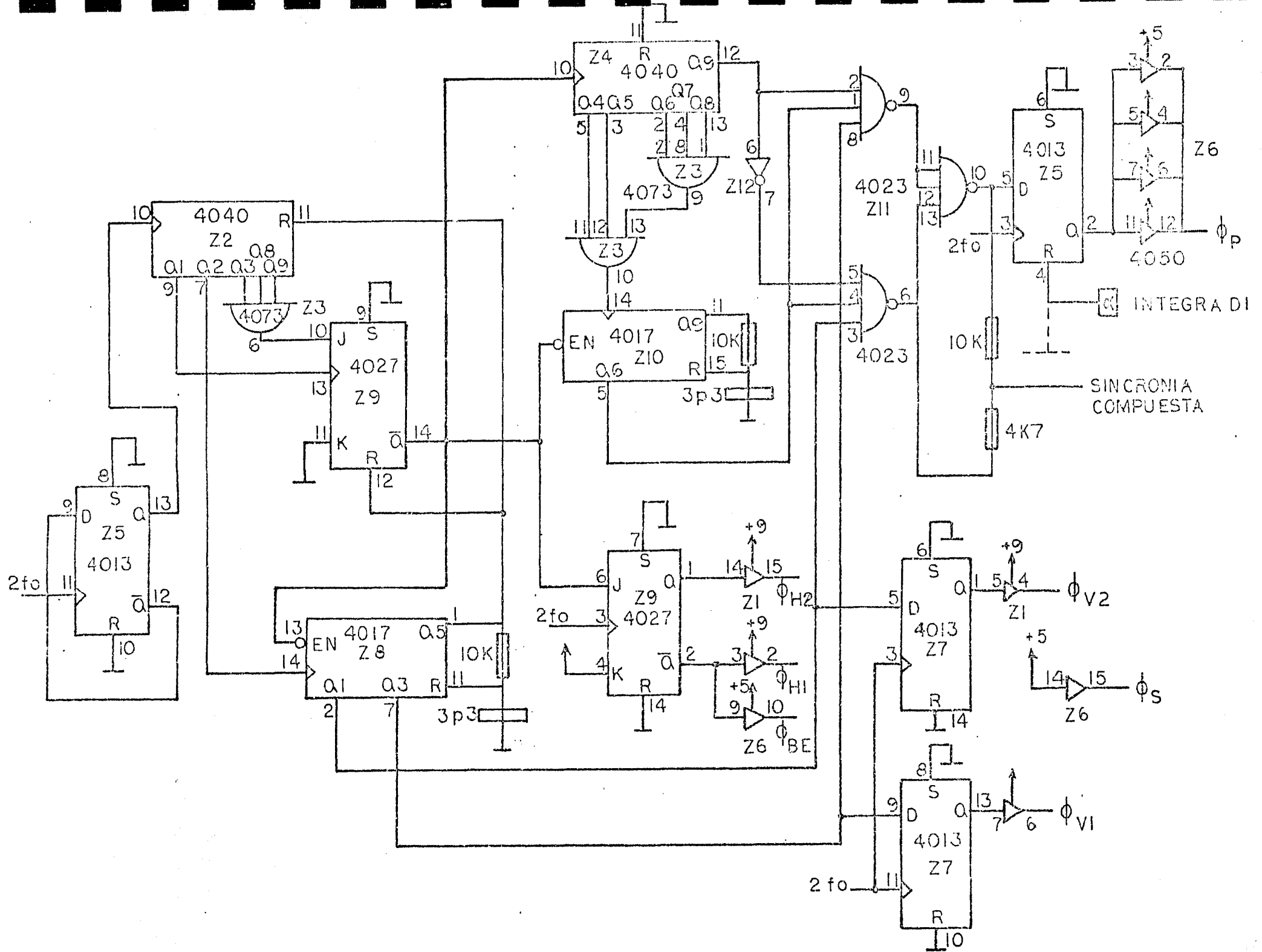


Figura II.6. Generador de fases

diferente fase para cada una), y Q1, Q3 (una en cada compuerta) del contador de décadas 4017 (z8); el pulso resultante se entrega a un flip-flop tipo D 4013 (z5) donde se sincroniza la señal y la salida \bar{Q} pasa a través de cuatro reforzadores en paralelo 4050 (z6) que permiten acoplarse a la impedancia capacitiva de entrada del CCD.

Las salidas Q1 y Q3 del contador 4017 (z8) se entregan a dos flip-flop D 4013 (z7) donde se sincronizan y se obtienen las señales correspondientes a las fases verticales ϕ_{V1} y ϕ_{V2} , que pasan a través de los reforzadores 4050 (z1) para obtener la amplitud requerida por el detector.

Finalmente se hace la suma resistiva de los pulsos correspondientes a ϕ_P , que se da uno en cada campo, alternando las fases verticales para obtener la sincronía compuesta.

c- Vacío.

En vista de que el detector se barre a una frecuencia bastante lenta (1.18 cuadros/seg) en comparación con los estándares televisivos (30 cuadros/seg), la corriente oscura satura la señal de video; es necesario entonces operar a temperatura de nitrógeno líquido (70 °K) y para esto se emplea un recipiente criogénico cuyo corte longitudinal se muestra en la figura II.7.

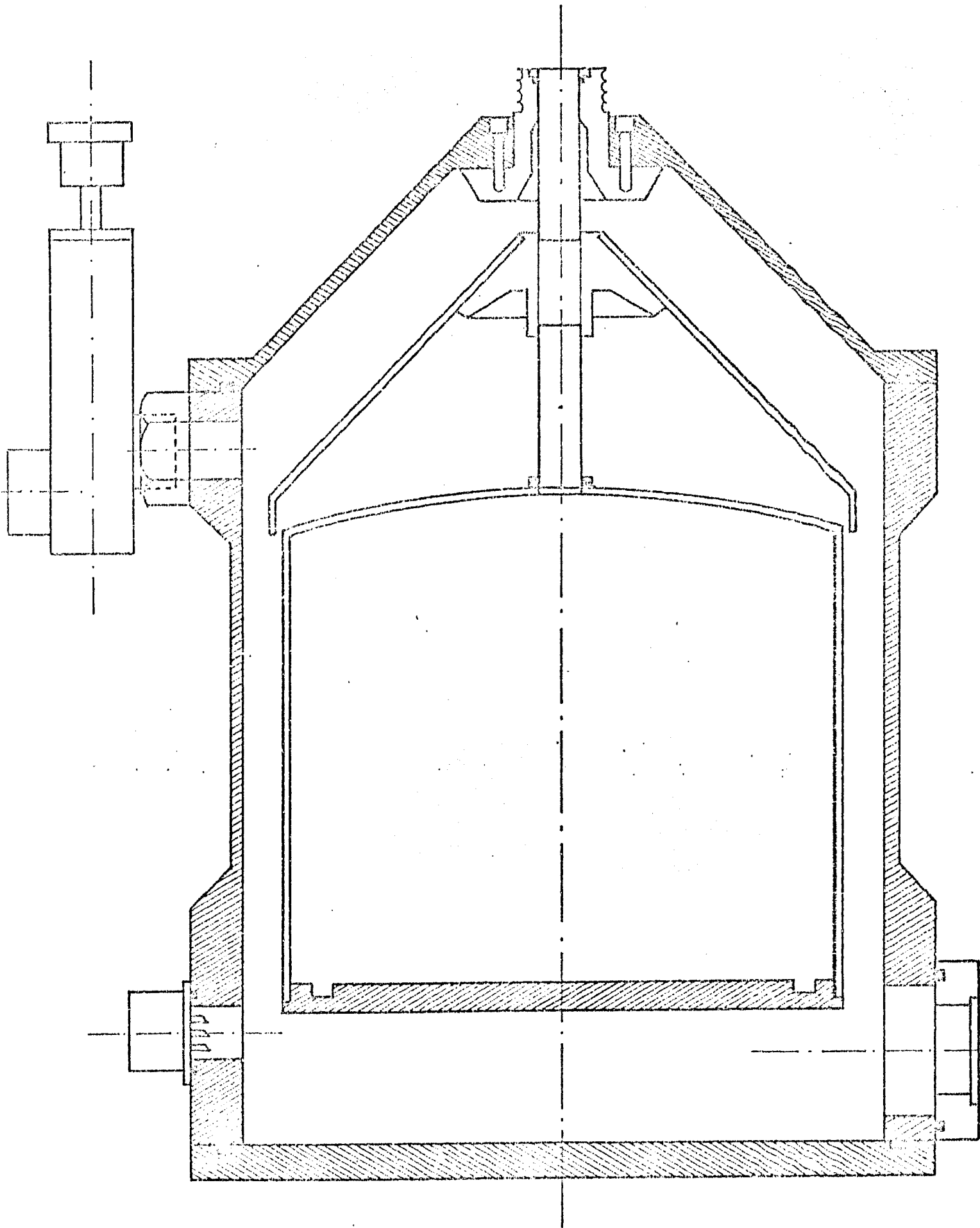


Figura II.7. Corte longitudinal del criostato

Este recipiente consiste en dos "botellas", una contenida en la otra. En la interna se aloja el nitrógeno líquido y la externa se mantiene al vacío, el cual se realiza por medio de una bomba mecánica y es del orden de 10^{-3} mmHg.

La botella interior es de acero inoxidable y en el fondo tiene una plancha de cobre que es la superficie fría de trabajo donde van montados el detector y el circuito generador de fases. Cabe mencionar que este circuito se colocó en el interior al corroborar que los circuitos integrados CMOS funcionan con muy buena eficiencia a temperaturas del orden de -180°C . Además de que esto simplifica considerablemente el alambrado al exterior del recipiente.

El detector no está montado directamente sobre la plancha de cobre, sino a través de un material aislante, sobre éste se monta una barra de cobre que está en contacto directo con la base del dispositivo y con la superficie de trabajo a través de una resistencia térmica. La temperatura del CCD se regula por medio de un transistor de potencia TIP 42 polarizado como juntura Zener.

El detector queda de esta manera alineado con el eje óptico del criostato y asoma a través de una ventana. Figu-

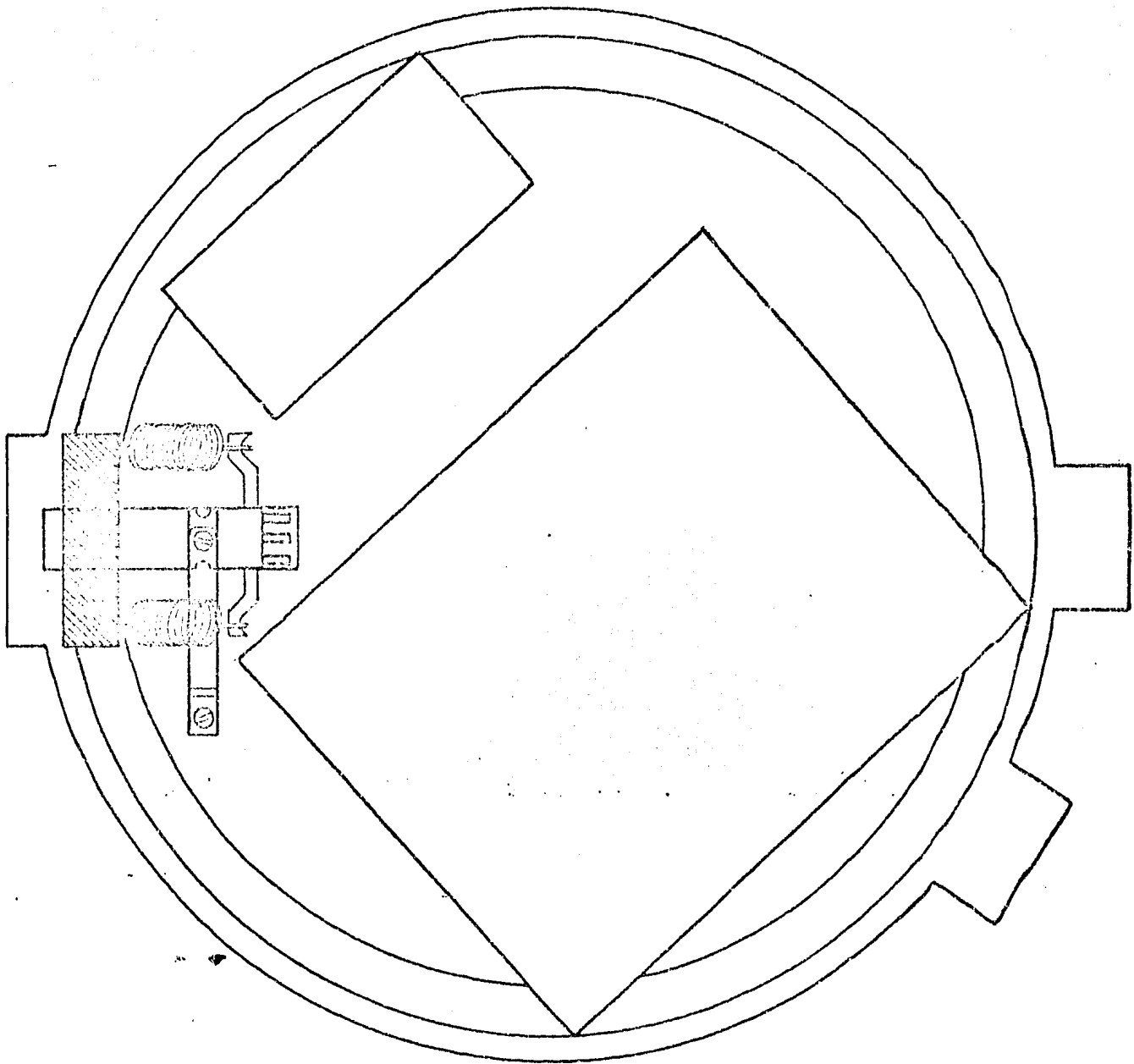
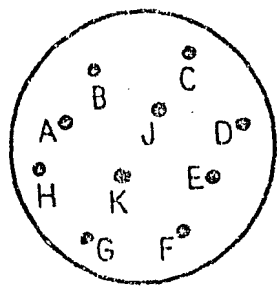


Figura II.8. Montura del detector

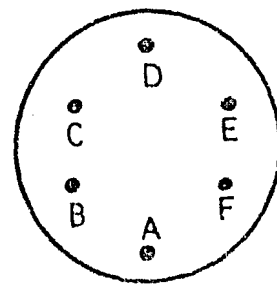
Para obtener un vacío aceptable, se instaló también sobre la superficie de trabajo un recipiente que contiene zeolite, que es una arcilla muy porosa que al estar fría absorbe gases y vapores que podrían afectar al vacío. El zeolite se calienta durante el bombeo por medio de una resistencia de $100 \Omega @ 25v$, para regenerar sus propiedades absorbentes.

Todos los voltajes de alimentación y las señales necesarias para la sección amplificadora se reciben a través de dos conectores eléctricos especiales para el vacío con la siguiente distribución:



Conector A

- A- +9v
- B- Integra
- C- Sincronia vertical ϕ_{V2}
- D- Video
- E- +15v
- F- Sincronia compuesta



Conector B

- A- N.C.
- B- Transistor de potencia TIF 42 (-)
- C- ϕ_{H2}
- D- Resistencia 100
- E- ϕ_{BE}

G- +10v

H- 2fo

J- +7v

K- +5v

F- Transistor de potencia TIP 42 (+)

d- Preamplificador, corrector de línea base, control automático de polarización del preamplificador de compuerta flotada, rastreador-retenedor y convertidor analógico a digital.

i- Preamplificador.

Dado que las señales de interés desde el punto de vista astronómico son muy débiles, es necesario diseñar un preamplificador que tenga una ganancia grande y en consecuencia se requiere un acoplamiento capacitivo entre el detector y el preamplificador. El circuito se muestra en la figura 11.9.

La señal de video proveniente del CCD se entrega a un colector común Q1 que previene de transitorios al detector; los transistores bipolares Q2 y Q3 constituyen la etapa amplificadora en configuración diferencial no inversora que se encuentra acoplada en configuración cascode con el transistor Q4 y a través de éste y Q5 se obtiene la señal amplificada que se retroalimenta a través de las resistencias de 330K y 18K. Por otra parte, para no perder las características foto-

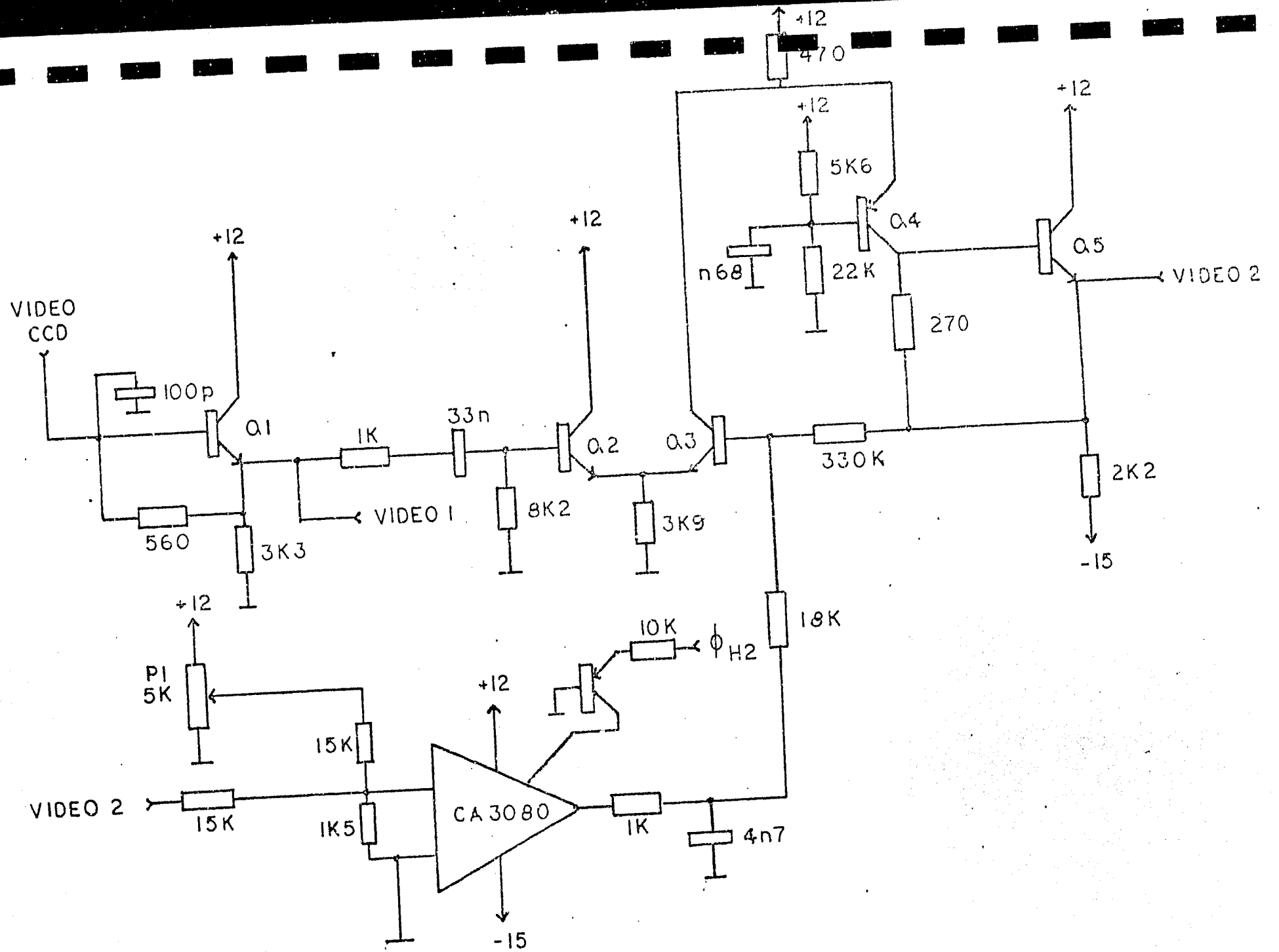


Figura II.9. Preamplificador y corrector de línea base

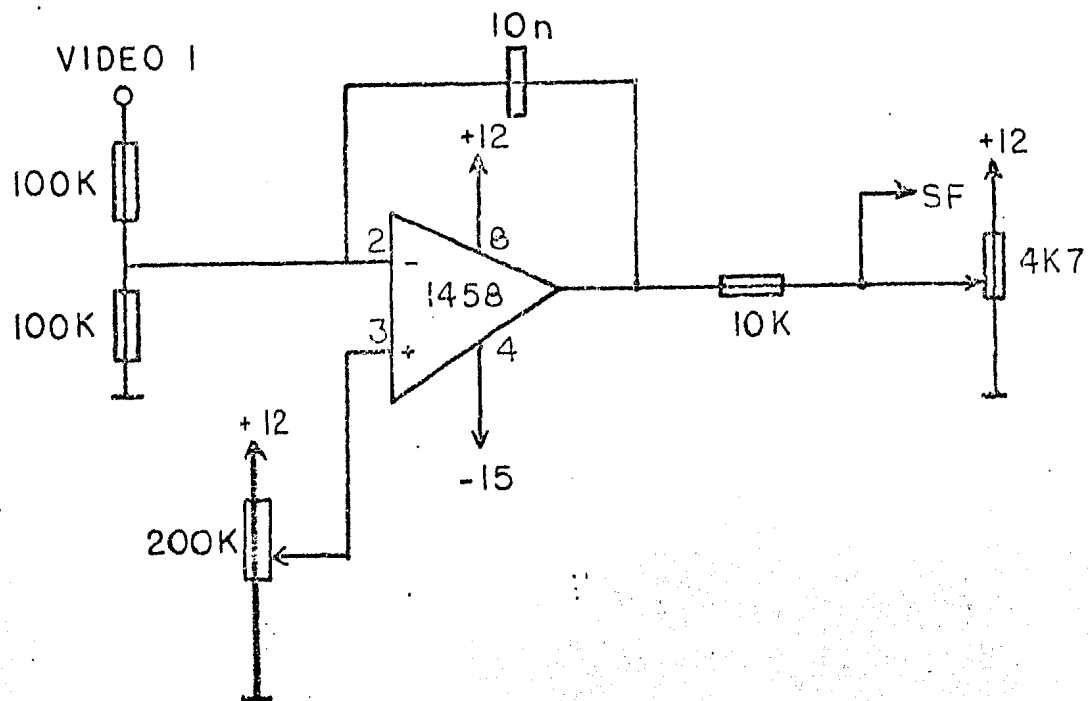


Figura II.10. Control automático de polarización del preamplificador de compuerta flótada.

métricas del sistema, es necesario restablecer el nivel de la línea base pixel por pixel en esta etapa.

ii- Corrector de línea base.

La señal de salida de la etapa amplificadora video 2, se muestrea cuando ϕ_{H2} es igual a 1, en este tiempo el detector restablece el potencial de su compuerta flotada y el amplificador operacional de transconductancia CA 3080 restablece el potencial de la línea base en toda la cadena amplificadora hasta alcanzar el potencial de referencia definido por P1. Cuando ϕ_{H2} es igual a 0 (2 μ s después) el detector entrega la señal de video real y el amplificador descrito anteriormente amplifica esta señal respecto a la referencia base anterior. Este método mejora la linealidad general y le da características fotométricas al sistema completo, a pesar de estar acoplado capacitivamente. Figura II.9

iii- Control automático de polarización del preamplificador de compuerta flotada.

El preamplificador de compuerta flotada se encuentra en el detector y es la primera etapa de amplificación para la señal de video y entrega una señal de voltaje directamente proporcional al número de electrones contenido en cada paquete de carga trans-

Para controlar el nivel de polarización de este amplificador, se diseñó el circuito que se muestra en la figura II.10. La señal de video que se obtiene después del transistor Q1 del preamplificador, y que llamaremos video 1, tiene la misma amplitud que la señal entregada por el detector. Esta señal se recibe en un amplificador operacional 1458 en el cual se compara con el voltaje de referencia de un potenciómetro de 200K. Por medio del capacitor de 10 nf en la retroalimentación, se integra la señal y a la salida del amplificador se obtiene una señal que define el potencial óptimo de fuente del preamplificador interno. Este circuito permite la operación óptima para cualquier temperatura entre -196°C y 25°C .

iv- Rastreador-retenedor y convertidor analógico a digital.

En la figura II.11 se presenta el circuito para el muestreo y conversión digital de la señal de video.

Para el muestreo de la señal se utiliza el circuito híbrido THC-0300 de Analog Devices. Este circuito se coloca antes del convertidor para garantizar un voltaje estable durante el proceso de conversión analógica a digital.

El rastreador-retenedor sigue a la señal de entrada

durante cierto tiempo antes de iniciar la operación de retención. Durante el período de rastreo la salida sigue a la entrada y el dispositivo funciona como amplificador de ganancia programable, que en este caso se obtiene con un potenciómetro de 10K, que permite un intervalo de ganancias desde 1 a 11. La ganancia total del sistema, preamplificador y muestreador puede llegar hasta 176.

La instrucción de retención se da por la terminal 31 del dispositivo con la señal de la fase horizontal Φ_{H2} que pasa a través de un seguidor de emisor con una impedancia de entrada de 10K, donde se hace la conversión de niveles CMOS a niveles TTL.

La salida analógica del rastreador-retenedor se entrega al convertidor analógico a digital MAS-1001 de Analog Devices de diez bits con un tiempo total de conversión de 1.5 μ s. Para habilitar la conversión, se utiliza la misma señal de la fase horizontal Φ_{H2} .

Este convertidor presenta los datos a la salida tanto en serie como en paralelo y provee de una señal de sincronía.

Considerando que la sensibilidad del convertidor es de 10 mv por escalón, y cuando la ganancia de la cadena sea máxima, se obtendría que un escalón equivale a 56 μ v del detector.

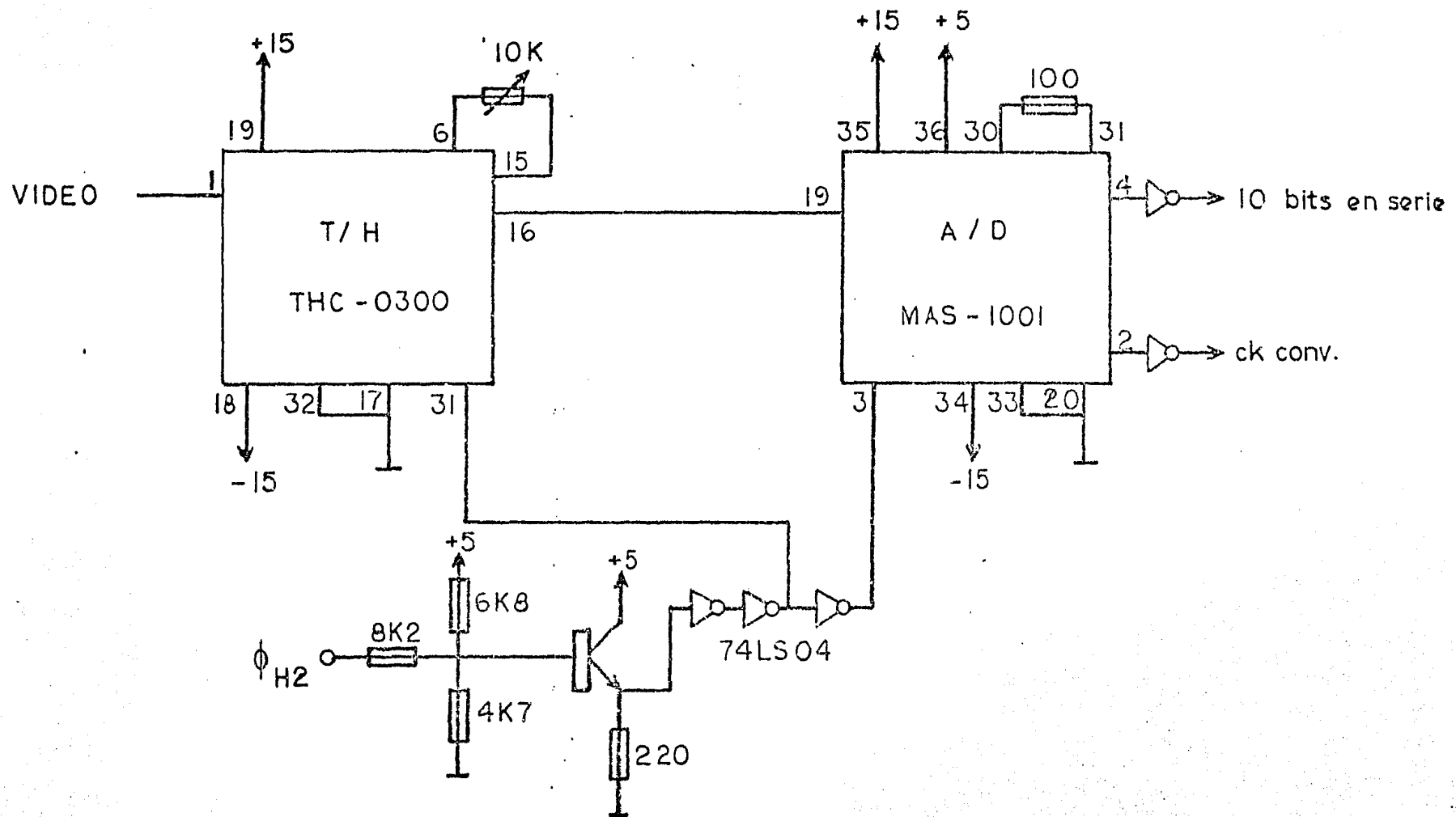


Figura II.11. Rastreador-retenedor y convertidor analógico a digital

e- Interfaz a memoria

i- Memoria.

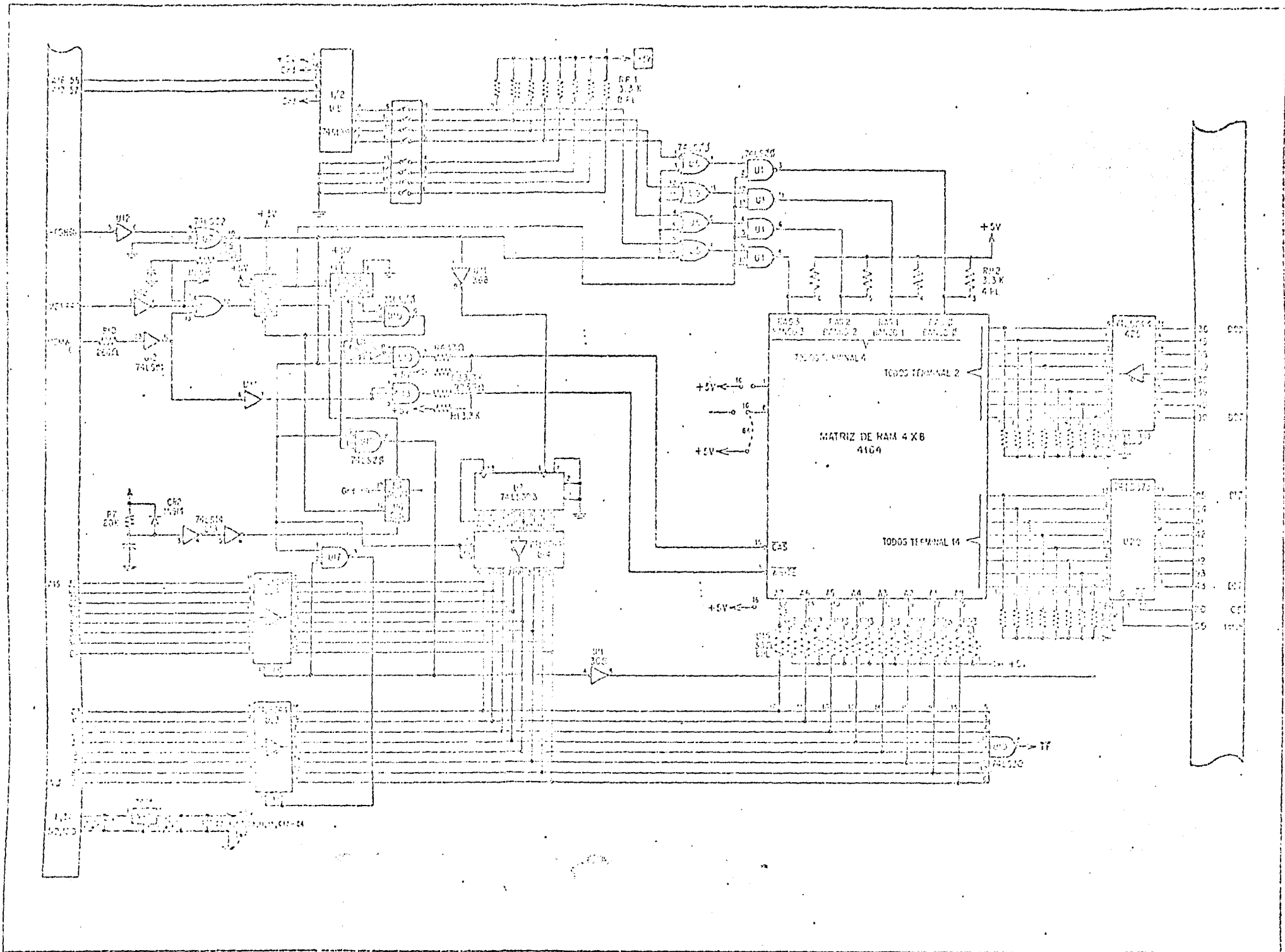
El sistema de memoria que se habilitó cuenta con un banco de ocho tarjetas de 256 Kbytes cada una, modelo Expandoram III fabricadas por SDSsystems.

Las tarjetas fueron modificadas para obtener un tiempo de acceso de 250 ns y un tiempo de reciclaje de 400 ns. El banco se encuentra entrelazado 4:1 y de esta manera la estructura de la memoria es de 1024 x 1024 localidades con 16 bits, es decir, tiene una capacidad total de 2 Mbytes.

Figura II.12.

Cada tarjeta está constituida por una matriz de 8 x 4 circuitos RAM dinámica (memoria de acceso aleatorio), con una capacidad de 64 Kbits cada uno. Contiene además circuitos de control y de decodificación de direcciones y receptores/transmisores de datos.

Para iniciar el proceso de lectura, se da un pulso de lectura en memoria (MEMR) que genera la señal de selección de dirección de renglón (RAS) para el banco seleccionado por los dos bits más significativos de dirección, A18, A19, y activa la línea de retardo que proporciona tres señales idénti-



cas a la entrada pero desplazadas en el tiempo por 50 ns, 100 ns y 250 ns;

a- La primera es la responsable de que la matriz de memoria registre los 16 bits de direcciones.

b- La segunda es la responsable de la señal de selección de dirección de columna (CAS).

c- La tercera indica el momento en el que el dato respectivo está listo para ser recibido en el registro de salida.

Para poder iniciar el proceso de escritura, es necesario dar antes un pulso de MEMR que genere la secuencia descrita anteriormente, que prepare la sección de escritura. El pulso de escritura en memoria (MEMW) pasa directamente a la matriz y debe entregarse antes de que se inicie el ciclo de RAS y antes de que termine el ciclo de CAS, en el par de tarjetas direccionadas. Figura II.13.

Por otra parte, es necesario refrescar a la memoria ya que puede darse el caso en el que algún banco no sea accedido durante un periodo largo.

Para enlazar al sistema de memoria con la unidad conformada por el CCD, el circuito generador de fases, el preamplificador, el rastreador-retenedor y el convertidor ana-

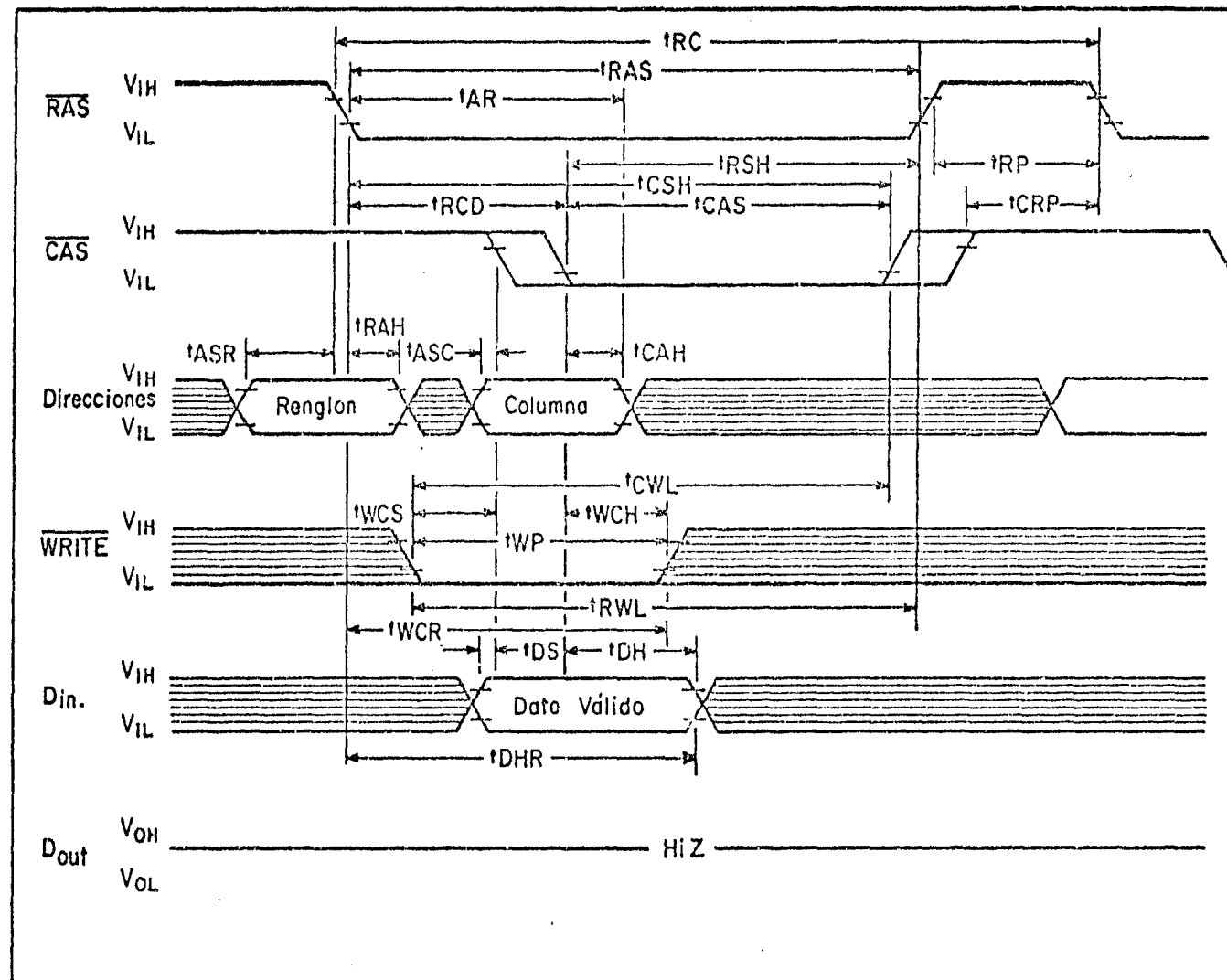


Figura II.13 Diagrama de tiempos del ciclo de escritura

lógico a digital, es necesario habilitar una interfaz que reciba a distancia la señal de video digital, las señales de sincronía (ck conv) y sincronía compuesta, y que transmita la señal de tiempo de integración. Figura II.14.

ii- Interfaz.

Como los datos se transmiten en serie por facilidad de cableado, ya que esto implica una sola línea, éstos se reciben en un registro de corrimiento que convierte de serie a paralelo. Los datos se acompañan con la señal ck conv que se utiliza para recibir de forma sincrónica esta información y aumentar así su grado de certidumbre; el dato en paralelo se presenta a un circuito donde se suma la nueva información con la contenida en memoria, el resultado se entrega a la memoria a través de un registro que está gobernado por el producto lógico de la señal habilita CCD (HCCD) y escritura en memoria (MEMW). Figura II.15.

Para direccionar la memoria, tenemos que, a partir de la señal ck conv se generan dos señales que llamaremos sincronía de pixel (pix ck) y sincronía de línea (lin ck) por medio de un multivibrador monoestable redisparable. Figura II.16 a.

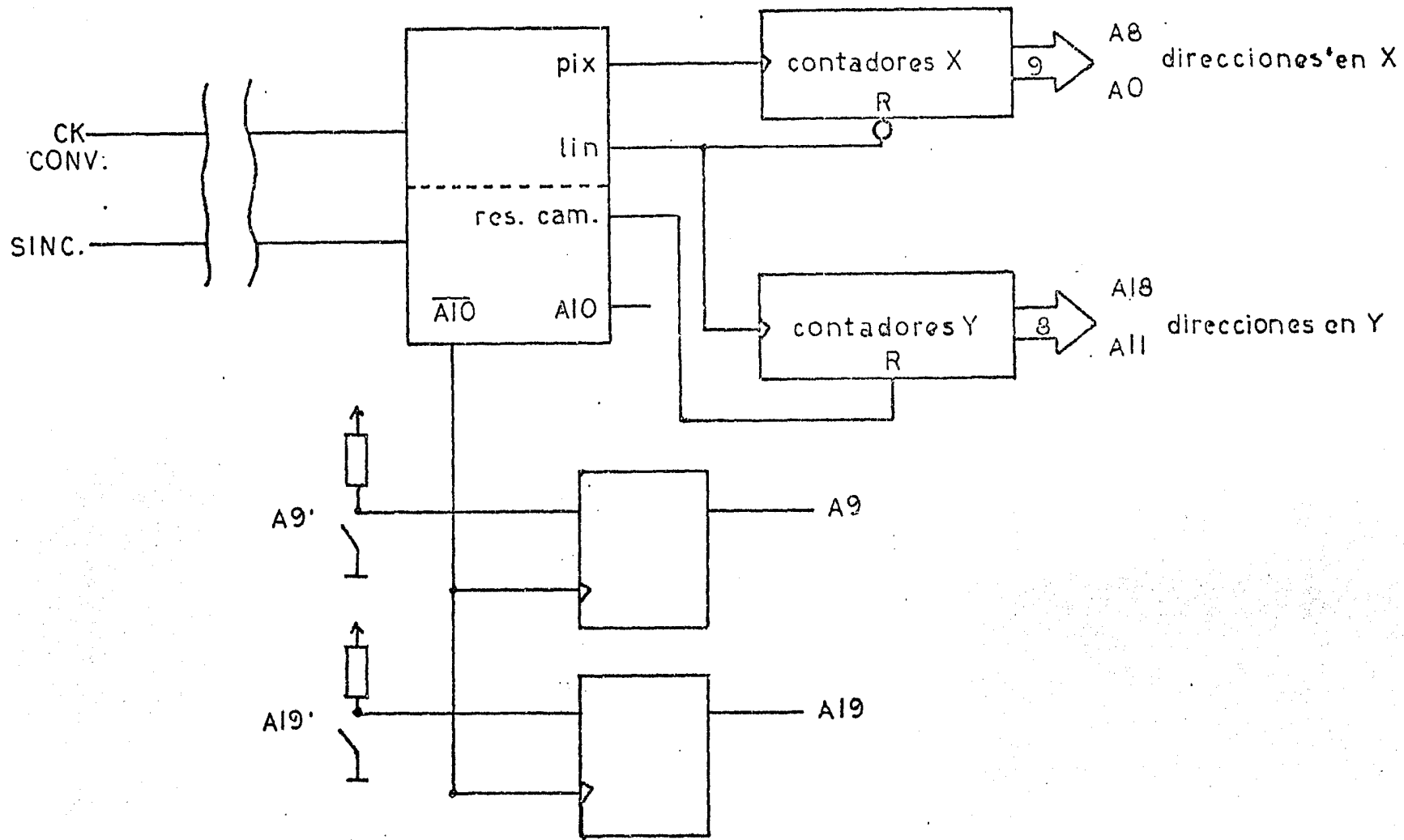


Figura II.14. Diagrama de bloques de la interfaz a memoria

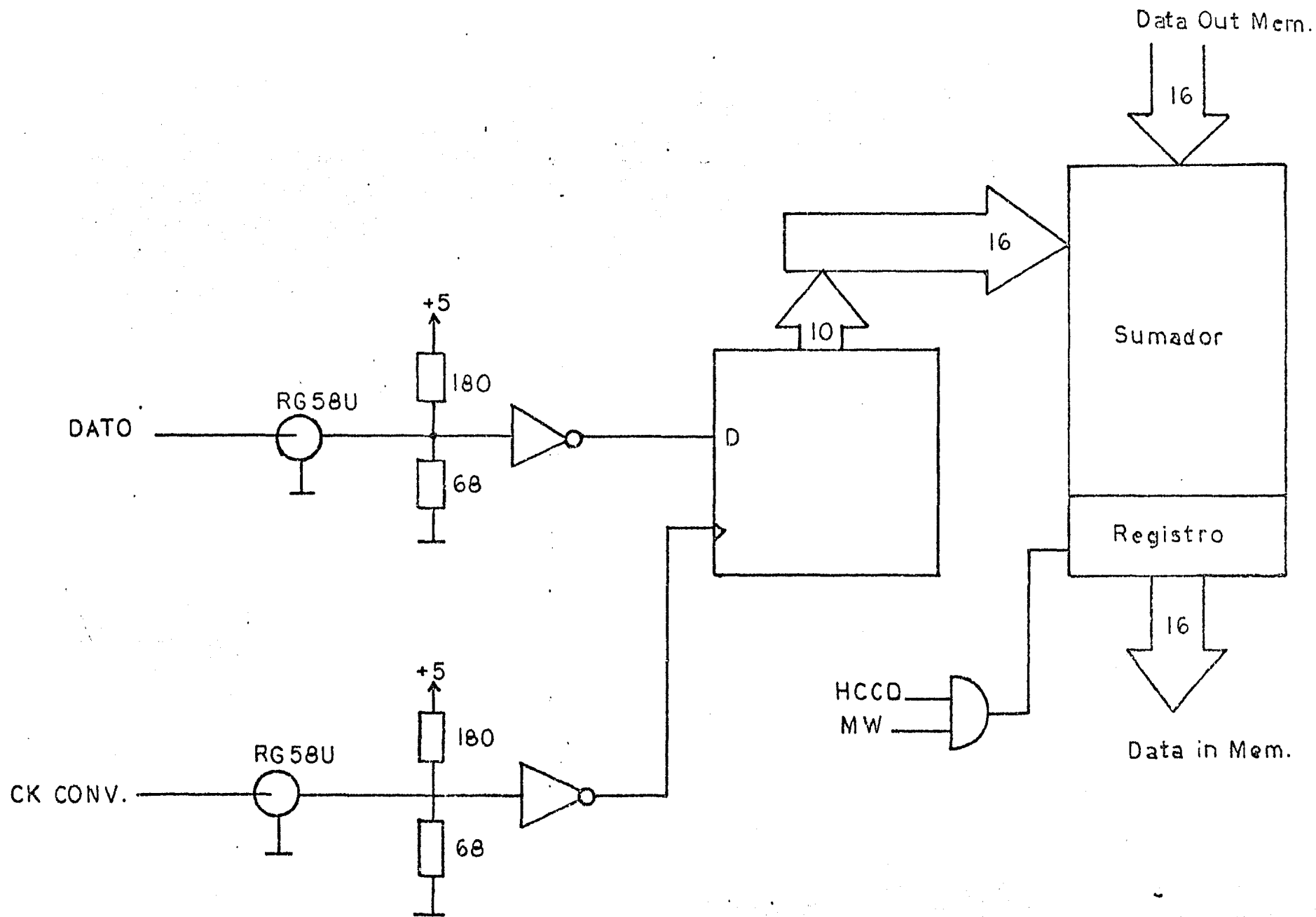


Figura II.15. Diagrama de bloques de la recepción de datos

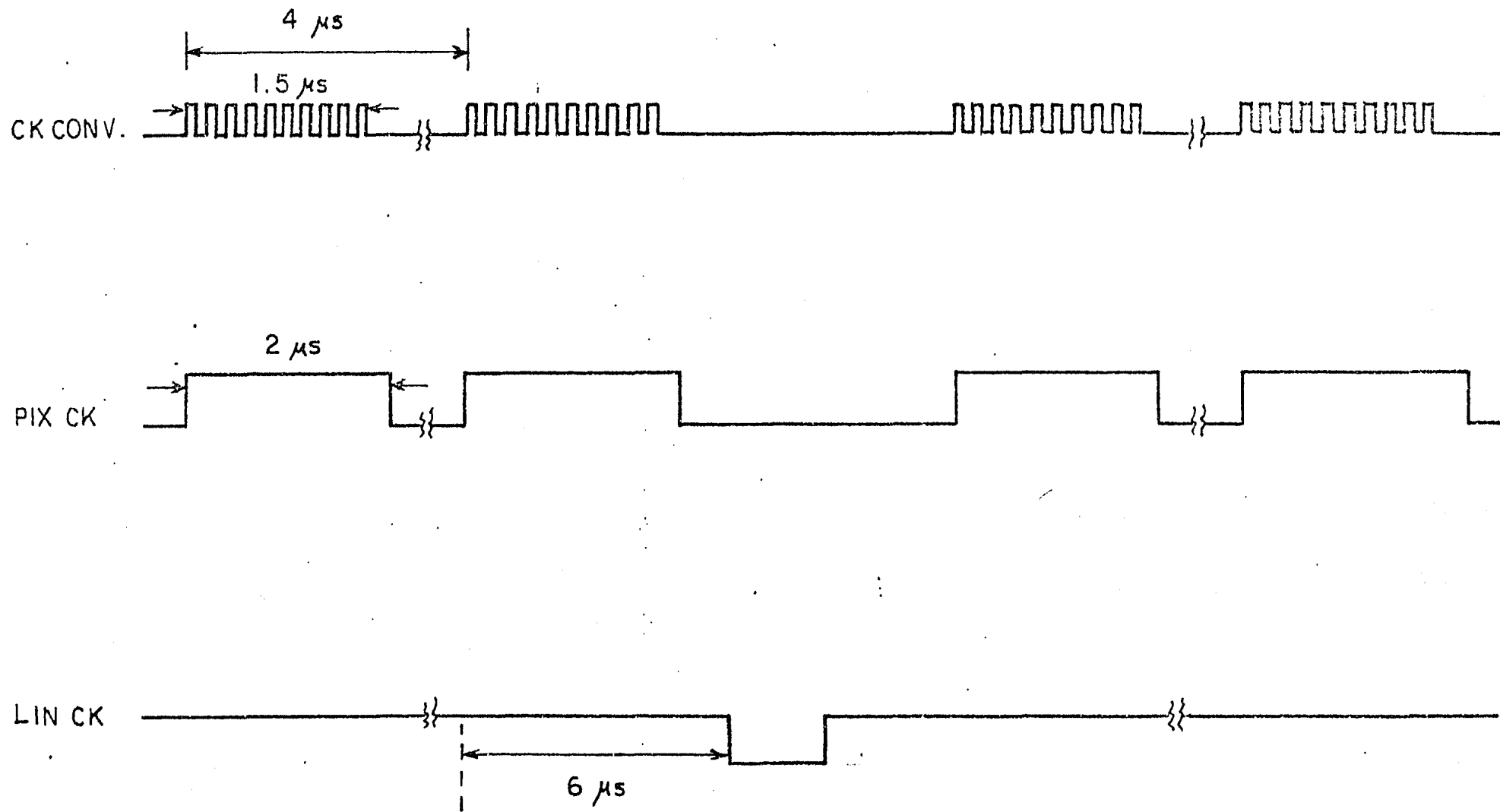


Figura II.16a. Diagrama de tiempos para sincronía de pixel y de línea

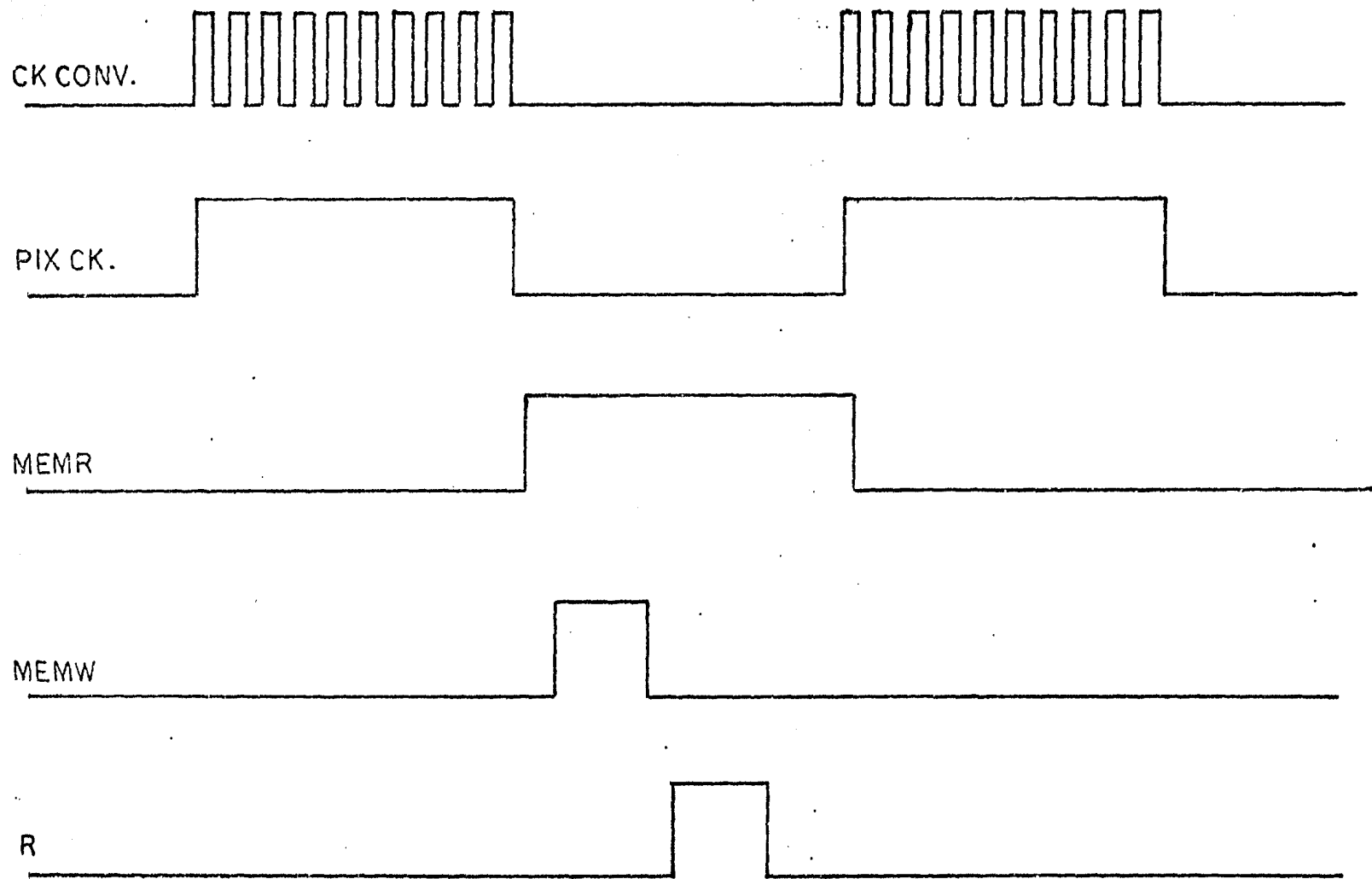


Figura II.16b. Diagrama de tiempos para las señales de control de memoria.

La señal de sincronía de pixel habilita a los contadores que proveen las direcciones A0 - A8. A estos circuitos los llamaremos contadores "x" y se restablecen con la señal de sincronía de línea (lin ck). Figura II.14.

Para los contadores "y", es necesario tomar la señal de sincronía compuesta y compararla con ciertos umbrales de voltaje, de tal manera que se obtienen dos señales que determinarán a los campos par e impar y generan la señal restablecer campo (r cam) y la dirección A10. Figura II.17.

De esta manera, los contadores "y" avanzan con la señal de sincronía de línea (lin ck) y se restablecen con la señal de restauración de campo (r cam), obteniéndose así las direcciones A11 - A18.

Por otra parte, como la capacidad de la memoria es de 2 Mbytes, mientras que la información entregada por el detector es de 512 x 512, se decidió dividirla en cuatro cuadrantes para tener la posibilidad de almacenar hasta cuatro imágenes distintas. Las direcciones A9 y A19 seleccionadas por interruptores externos o a través de la minicomputadora determinan el cuadrante en el que se desea almacenar la información. Figura II. 14.

Finalmente, para controlar la memoria, es necesario dar

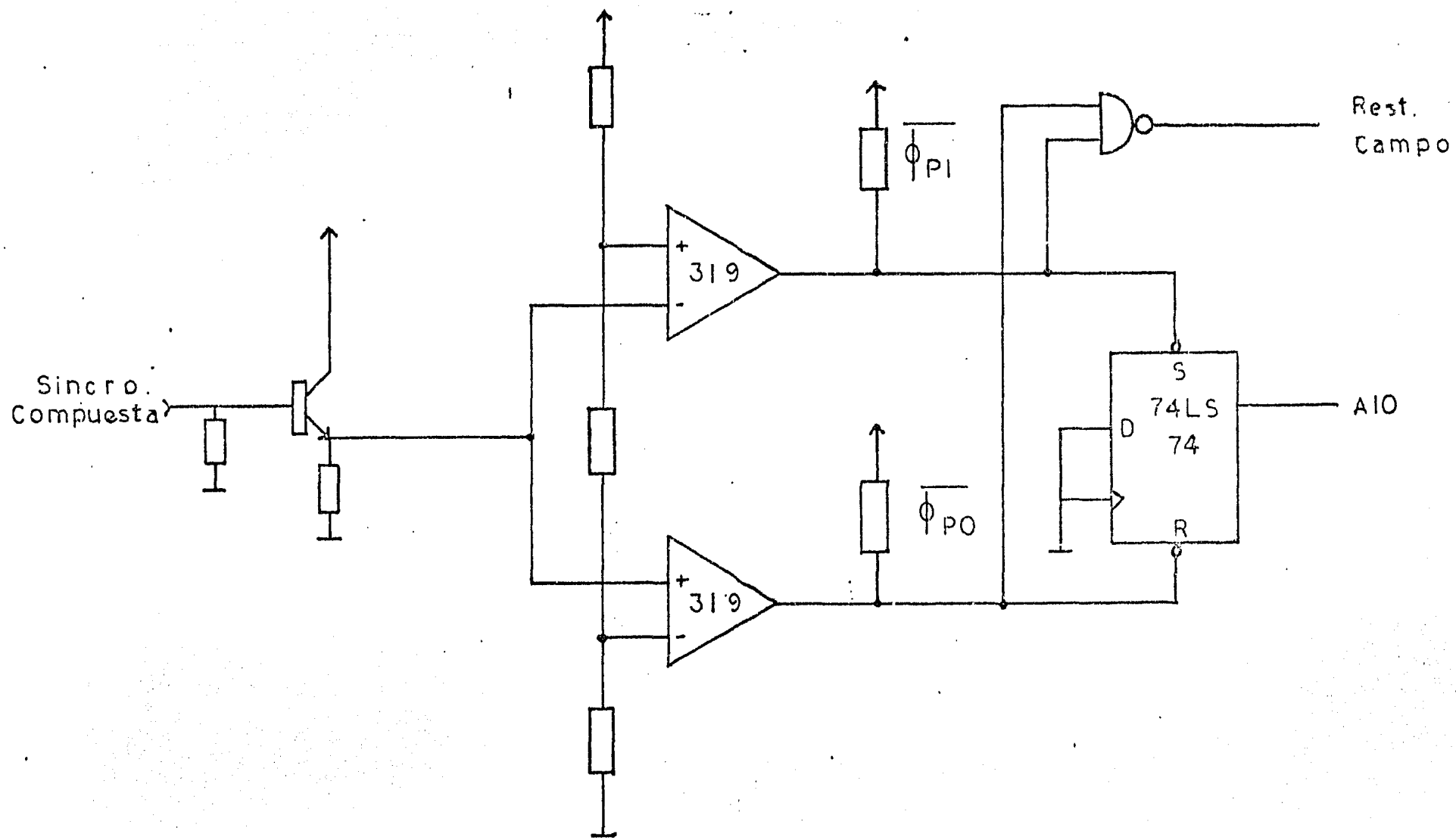


Figura II.17. Comparadores para la determinación de los campos par e impar.

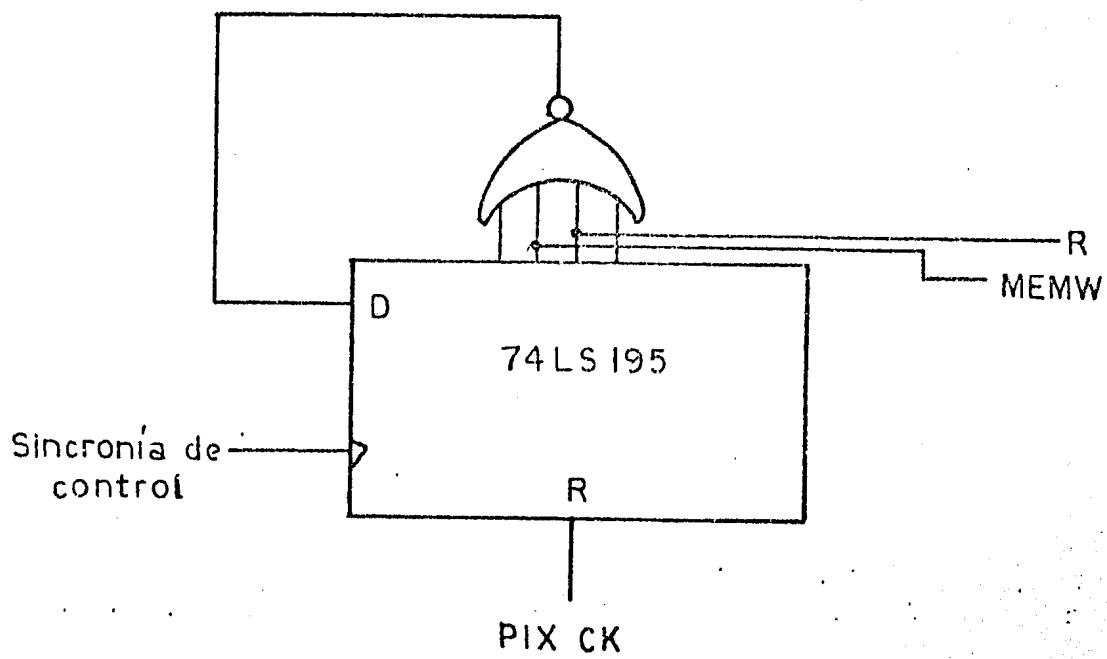


Figura II.18. Generador de los pulsos de escritura y refresco de memoria.

la secuencia de lectura, escritura y refresco.

Basándose en el diagrama de tiempos de la figura II.16b, se tiene que a partir de la señal ck_{conv} se genera con un multivibrador monoestable redispensible la señal pix_{ck} , y al temporizarla con la señal de sincronía de los circuitos de control se obtiene el pulso de lectura de memoria (MEMR), utilizando un registro de corrimiento en la configuración mostrada en la figura II.18 se obtienen los pulsos correspondientes de escritura en memoria (MEMW) y refresco de memoria (R).

iii- Tiempo de integración.

Para controlar el tiempo de integración tenemos de la figura II. 19 que la señal de dirección A10 es la responsable del cambio de campo en el despliegue, al temporizarla con la señal de sincronía pix_{ck} , obtenemos otra que llamaremos A10+ con la cual se da un pulso por cuadro, de esta manera, al dar la instrucción lee al detector, éste integrará ese cuadro y lo entregará a la memoria. El circuito de control se presenta en la figura II.20.

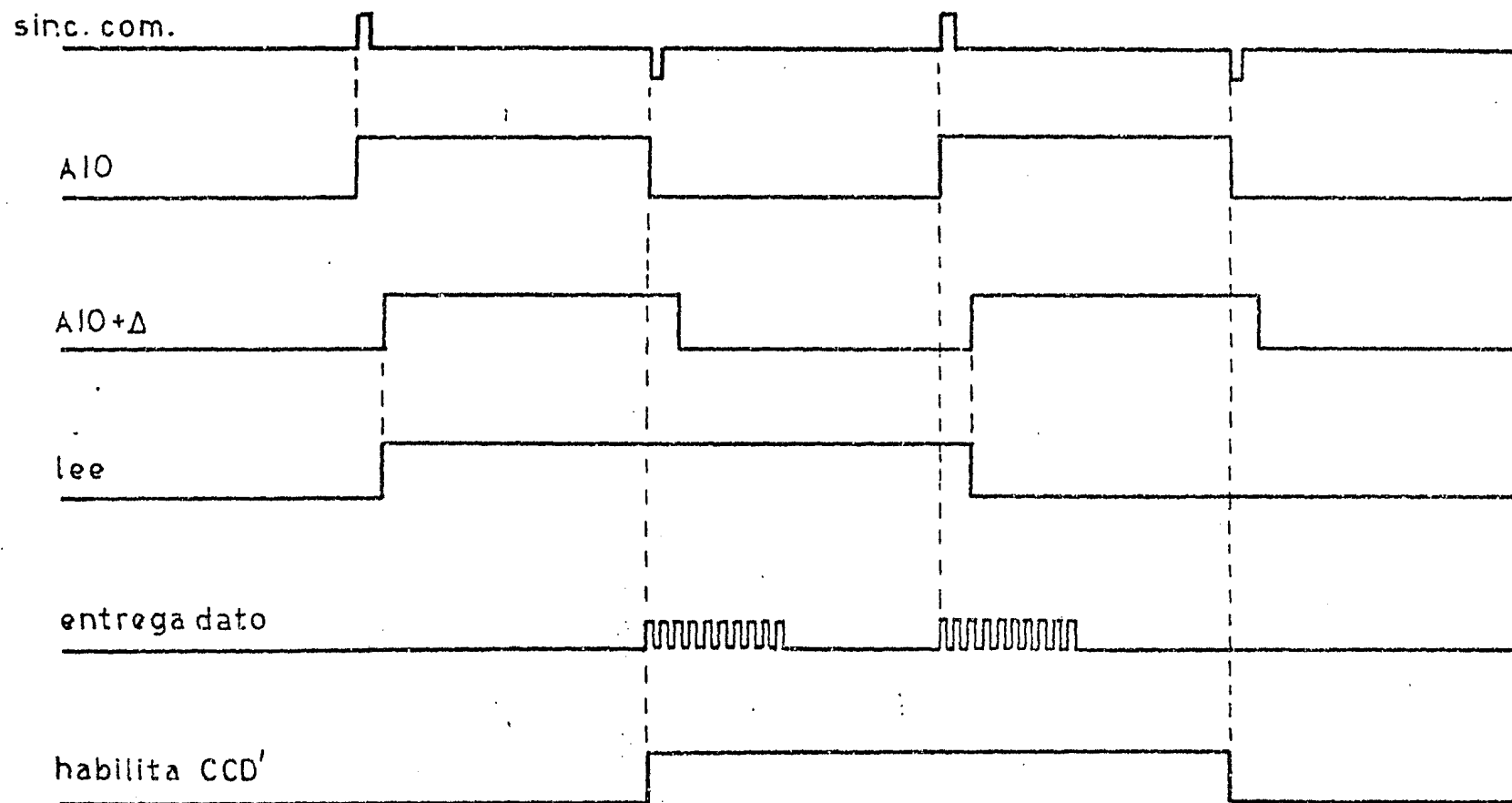


Figura II.19. Diagrama de tiempos para el control de tiempo de integración

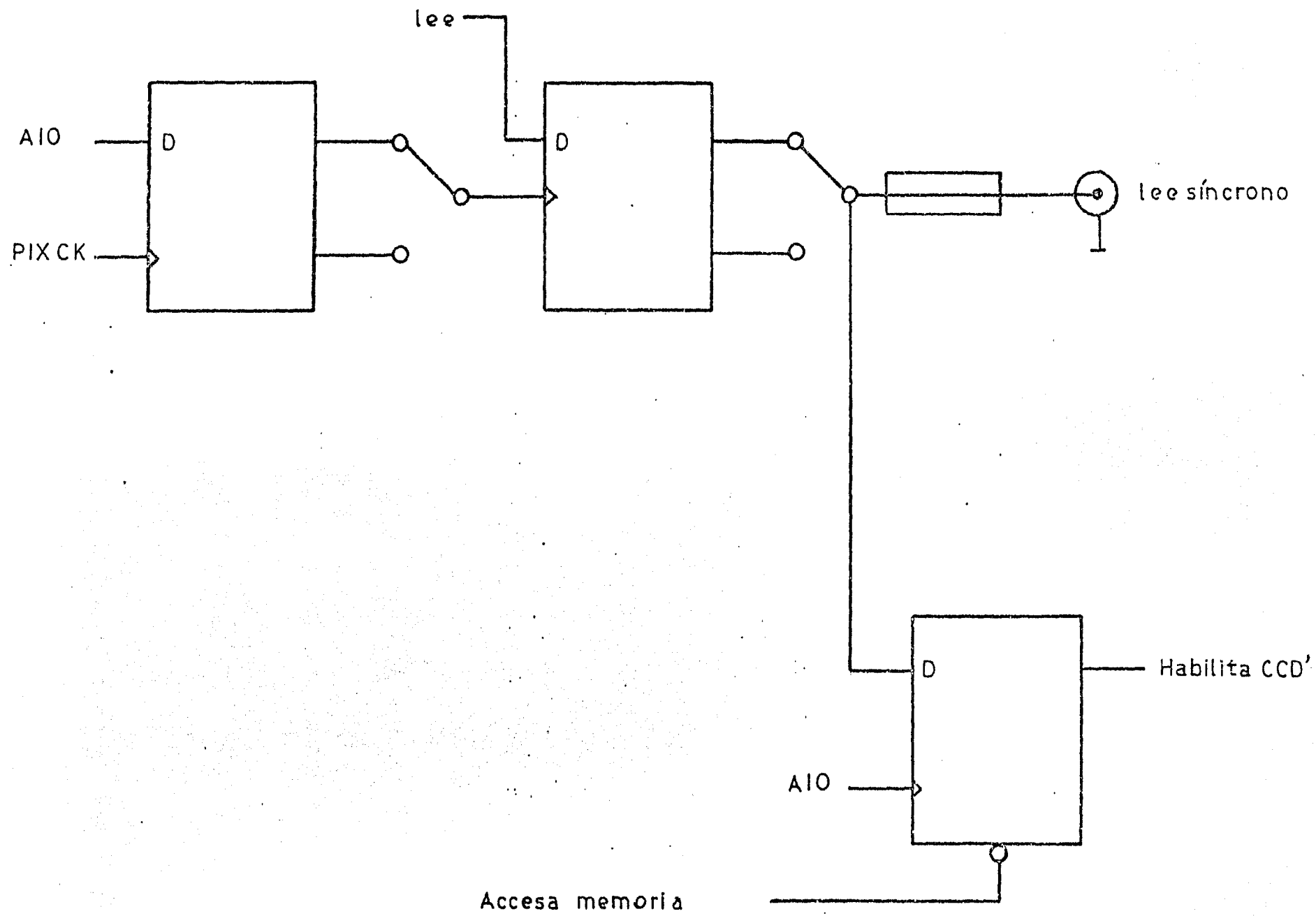


Figura II.20. Circuito para el control de tiempo de integración

Capítulo III. RESULTADOS EXPERIMENTALES

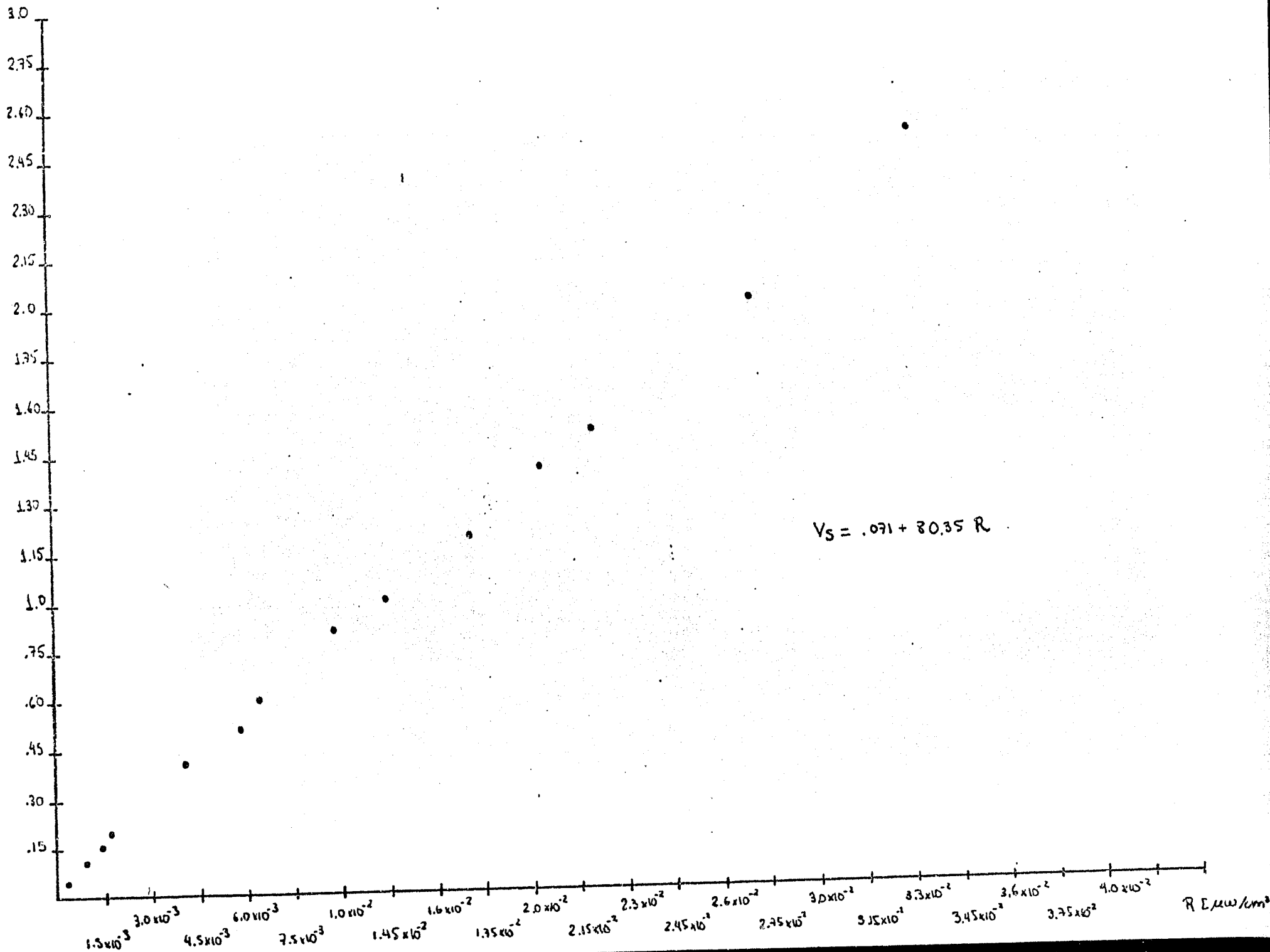
A partir de la teoría revisada en el Capítulo I, se puede apreciar que hay una serie de características y limitaciones fundamentales para el estudio de los CCD. Entre ellas se cuentan la linealidad, eficiencia cuántica, voltaje producido por corriente oscura, intervalo dinámico y ruido en el voltaje de señal. Por lo tanto, fue necesario proceder al estudio de éstas y sus contribuciones para el detector utilizado en este trabajo.

a- Linealidad.

Para estudiar la linealidad del sistema (detector, preamplificador, muestreador) se realizaron dos experimentos en laboratorio. Para ellos se empleó una lámpara de tungsteno de intensidad variable con un filtro de interferencia centrado en 6590 Å con un ancho de banda de 110 Å, un objetivo, un radiómetro calibrado al 10 % para medir la irradiancia absoluta E y un osciloscopio para medir el voltaje de video.

En el primer experimento se varió la intensidad luminosa de la lámpara, es decir, la irradiancia, obteniéndose los resultados de la figura III.1, que al ajustar una recta

V_S [eV]



por mínimos cuadrados arroja una linealidad del 2.7%. En el segundo, se mantuvo constante la irradiancia en $.043 \pm .005$ μ w/cm² y se varió el tiempo de integración a través de una microcomputadora 8035, obteniéndose los resultados de la figura III.2, ajustando una vez más una recta por mínimos cuadrados, se tiene una linealidad del 2.3%.

b- Eficiencia cuántica.

Para conocer la eficiencia cuántica se utilizó la razón señal a ruido en términos del voltaje de salida.

El voltaje de la señal de video está dado por la expresión:

$$V_s = \eta n_f T \frac{e}{C_0}$$

donde η es la eficiencia cuántica, n_f es el número de fotones por unidad de tiempo por unidad de área, T es el tiempo de integración, e la carga del electrón y C_0 es la capacitancia asociada a un pixel.

Si suponemos que el ruido en el voltaje sea el producido por el ruido de disparo, entonces

$$V_R^2 = \eta n_f T \frac{e}{C_0}$$

de donde, el cuadrado de la razón señal a ruido estará dado

$V_s [V]$

5.4
5.1
4.8
4.5
4.2
3.9
3.6
3.3
3.0
2.7
2.4
2.1
1.8
1.5
1.2
.9
.6
.3

$V_s = .025 + .052t$

$t_{int} [s]$

5 10 15 20 26 30 36 40 45 50 56 59 64 68 74 80 86 92 98 104 110



por

$$\left[\frac{V_S}{V_R} \right]^2 = \eta n_f T$$

A partir de la expresión dada para v_R^2 se puede suponer una relación lineal entre v_R^2 y v_S como $v_R^2 = m_1 v_S$ y en consecuencia se puede obtener también una relación lineal entre v_R^2 y R dada por $v_R^2 = m_2 R$.

En la figura III.3 se muestra la relación experimental entre el cuadrado del ruido y el voltaje de salida y en la figura III.4 la relación experimental entre el cuadrado del ruido y la irradiancia. Basándose en las ecuaciones anteriores se obtiene una expresión para la eficiencia cuántica dada por:

$$\eta = \frac{m_2}{m_1^2} \frac{R}{n_f T}$$

de donde el número de fotones se puede obtener con base en la irradiancia:

$$n_f = \frac{RA\lambda}{hc}$$

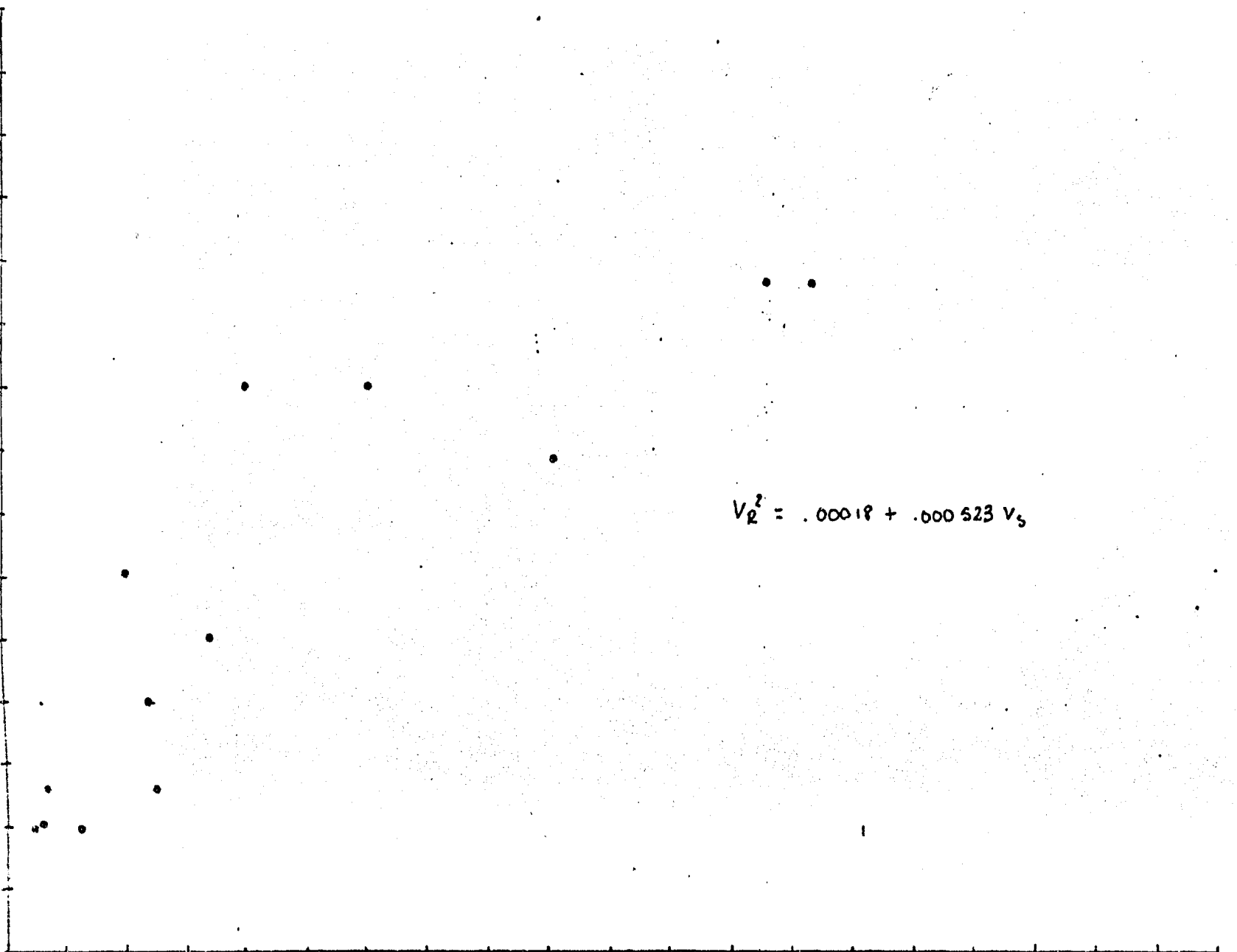
donde A es el área de un pixel, λ la longitud de onda, h la constante de Planck y c la velocidad de la luz. Entonces

$$\eta = \frac{m_2}{m_1^2} \frac{hc}{TA\lambda}$$

y con los resultados experimentales se obtiene una eficiencia cuántica de .12 para una longitud de onda de 6590 Å.

R^2 [v²]

6.0×10^{-3}
 5.0×10^{-3}
 4.0×10^{-3}
 3.0×10^{-3}
 2.0×10^{-3}
 1.0×10^{-3}
 9.0×10^{-4}
 8.0×10^{-4}
 7.0×10^{-4}
 6.0×10^{-4}
 5.0×10^{-4}
 4.0×10^{-4}
 3.0×10^{-4}
 2.0×10^{-4}
 1.0×10^{-4}



$$V_2^2 = .00018 + .000523 V_3$$

.2 .4 .6 .8 1.0 1.2 1.4 1.6 1.8 2.0 2.2 2.4 2.6 2.8 3.0 3.2 3.4 3.6 3.8 4.0 V_3 [v]

V^2 [V²]

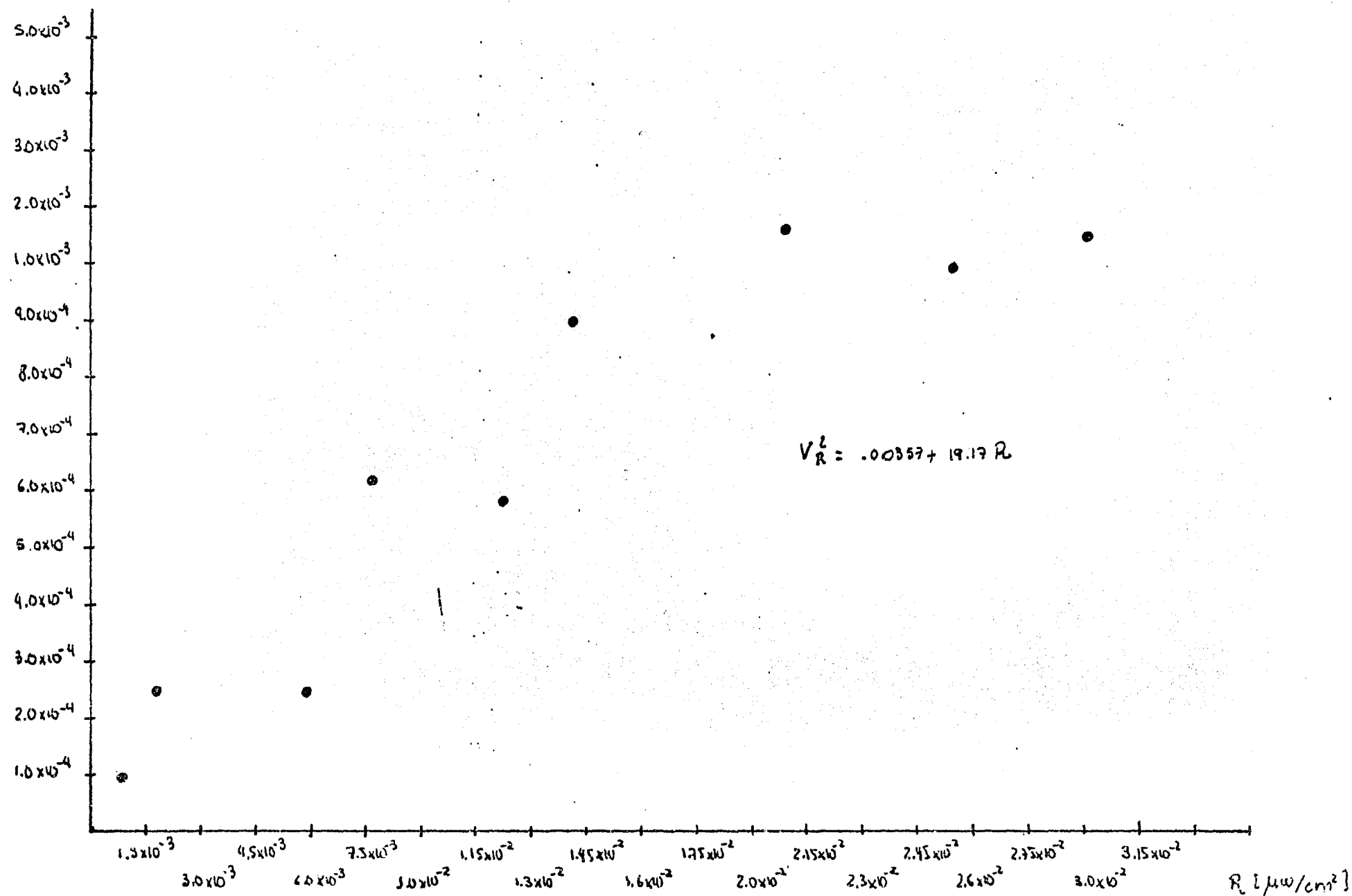


Figura III.4 Cuadrado del ruido en función de la irradiancia

c- Voltaje obscuro.

Para este punto, se aisló completamente al detector de cualquier fuente luminosa para asegurarse que después de un cierto tiempo de integración la lectura que se obtuviera fuese exclusivamente la del voltaje obscuro.

Para controlar el tiempo de integración se hizo un programa en lenguaje "assembler" cuyo diagrama de bloques se muestra en la figura III.5 para la microcomputadora 8035, donde el tiempo mínimo de integración es de 1 minuto y por medio del teclado se puede seleccionar o interrumpir el tiempo que se desee.

La microcomputadora gobierna al tiempo de integración a partir de la señal de sincronía compuesta entregada por el circuito generador de fases que es la que determina el despliegue del campo de tal forma que al inhibir a esta señal se integra la imagen durante tantos cuadros como lo permita el tiempo programado.

Los resultados experimentales se presentan en la figura III.6 de donde se obtiene una corriente obscura por pixel de 570 el/min.

Es necesario mencionar que para garantizar la temperatura del detector se tomó una serie de precauciones tales

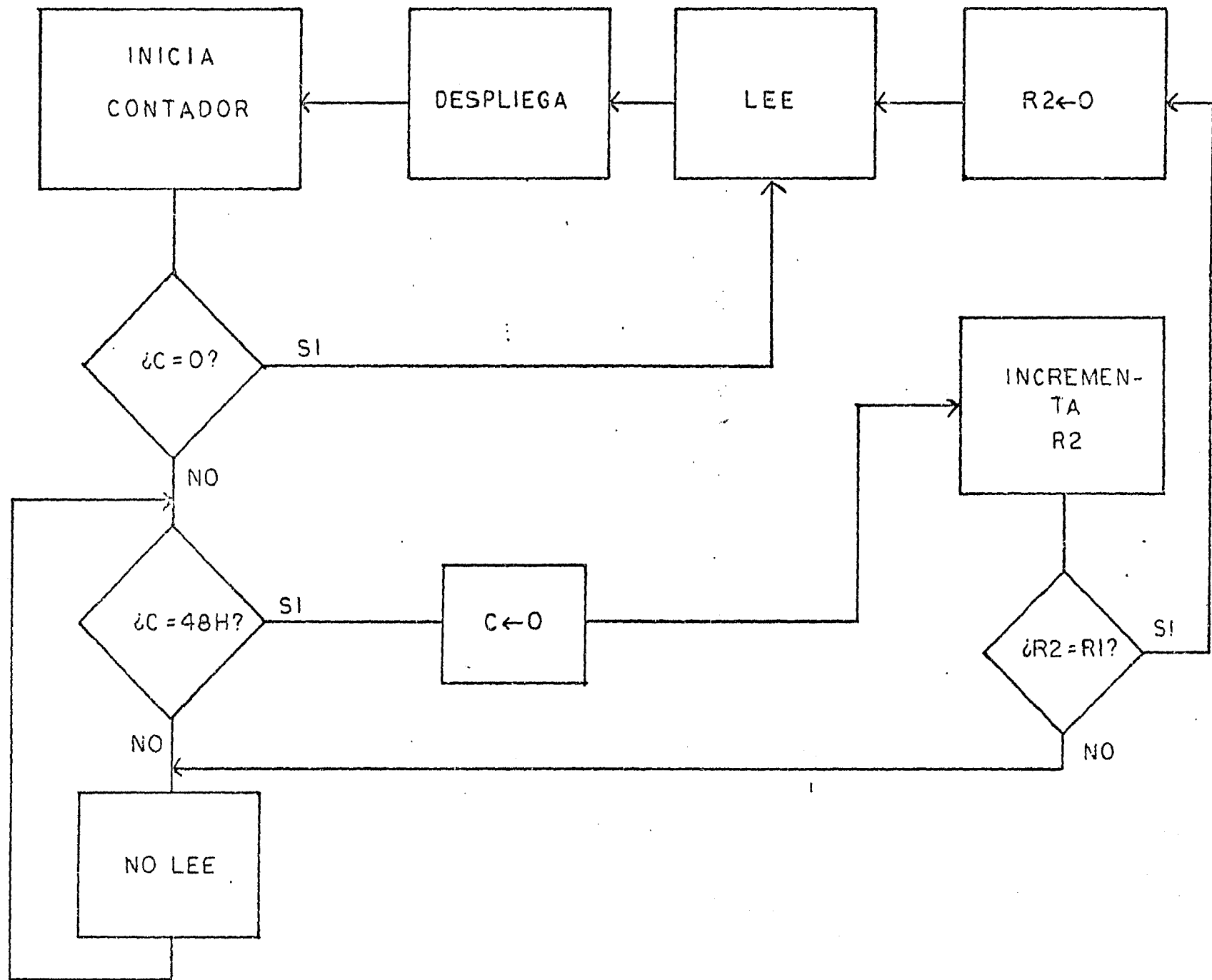


Figura III.5. Diagrama de bloques del programa para tiempo de integración

V_{obs} [V]

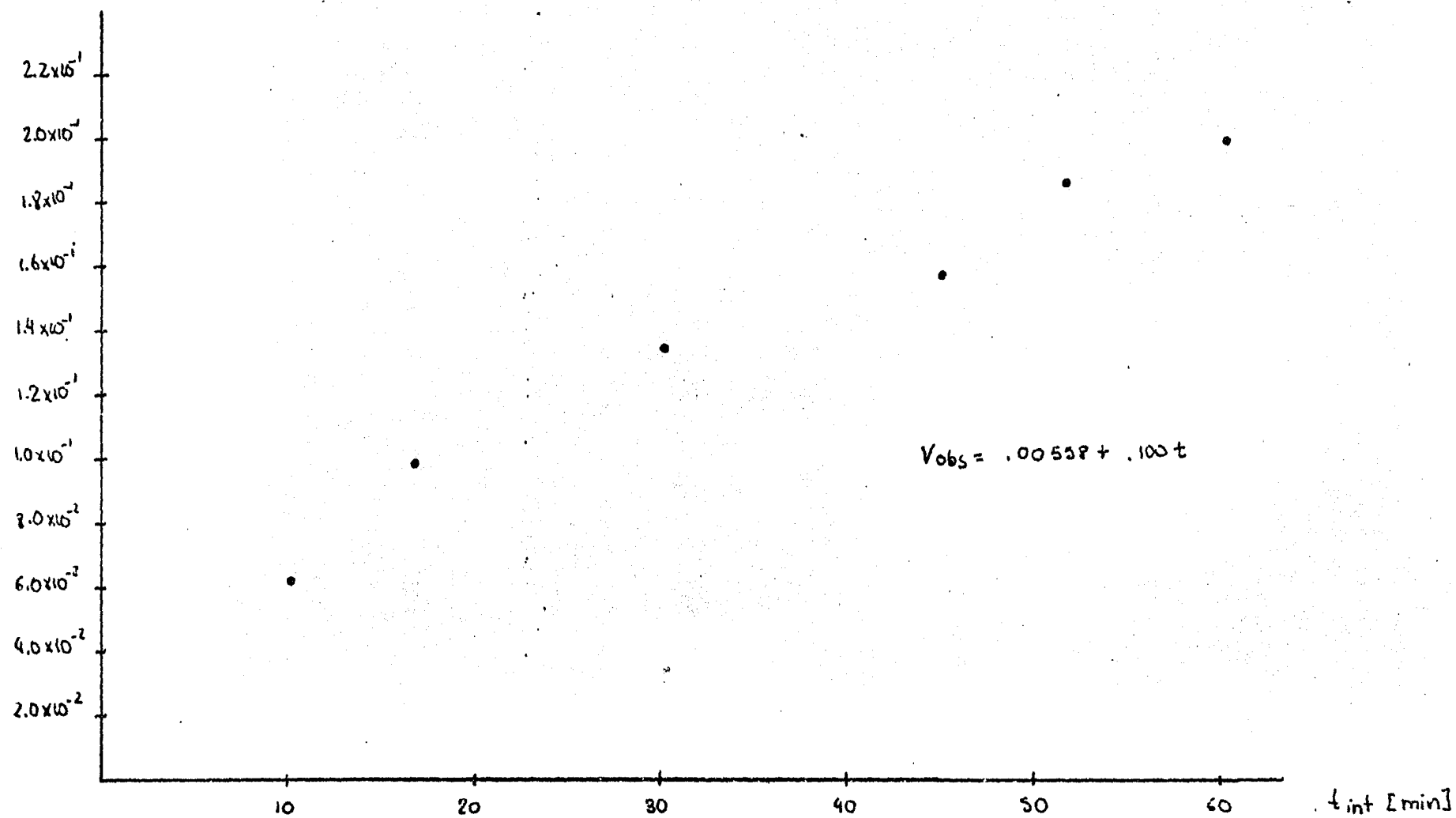


Figura III.6. Voltaje obscuro en función del tiempo de integración

como incorporar unos sujetadores entre ambas botellas del criostato para asegurarse que bajo cualquier torsión mecánica del cuello de la botella interior que es muy delicado no haya contacto térmico entre ellas, y el alambrado de la tarjeta del circuito generador de fases y voltajes hacia los conectores exteriores se hizo con alambre de magneto de calibre 38 para evitar gradientes de temperatura que provoquen condensación en las terminales de los conectores, de esta manera la diferencia de temperaturas entre el detector y la superficie fría de trabajo es del orden de 10°C .

En todo caso, como la temperatura del detector no se conoce con precisión, se optó por comparar los resultados obtenidos después de cierto tiempo de operación con mediciones tomadas al momento de encender los circuitos de control sin que se apreciaran variaciones; esto se debe a que los voltajes de operación del detector se redujeron al valor mínimo, a la baja frecuencia de barrido y a la baja velocidad de transición de las señales de sincronía.

d- Intervalo dinámico.

Este se puede calcular desde el umbral mínimo de detección que está íntimamente ligado con el ruido en el voltaje

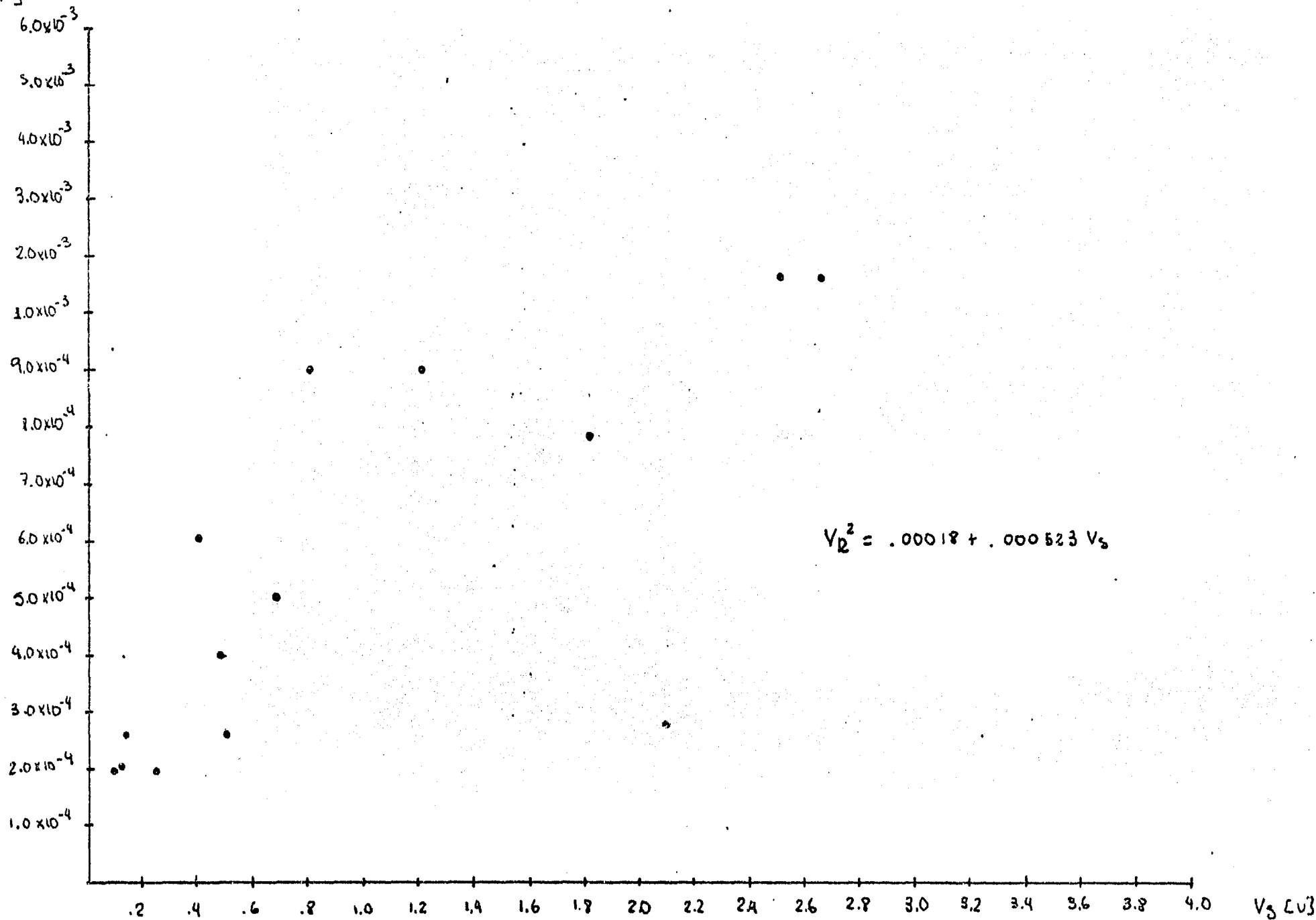
oscuro, ya que es necesario sobrepasar este ruido para apreciar una señal provocada por una fuente luminosa, hasta la irradiancia necesaria para saturar al detector.

El ruido en el voltaje oscuro en el detector es de 2.8×10^{-4} v y el voltaje de saturación alcanzado con una irradiancia de $.136 \mu\text{w}/\text{cm}^2$ es de .7v, por lo que el intervalo dinámico es de 2500, correspondiente a 68 dB.

e- Ruido en el voltaje de señal.

Para medir el ruido en el voltaje de video se cubrió parcialmente al detector, de manera que al incidir luz sobre él, se pudiera discernir en el osciloscopio entre los pixeles iluminados en una línea y la referencia base. Se optó por este procedimiento ya que la interfaz a memoria aún no ha sido habilitada, sin embargo, considerando las fluctuaciones de la línea base, las lecturas en el osciloscopio no son del todo confiables. Los resultados experimentales se muestran en la figura III.7. En consecuencia se recomienda recurrir al procesamiento de imagen. Dado que un cuadrante en la memoria tiene más pixeles por línea, y más líneas por cuadro que la imagen entregada por el CCD será necesario hacer la comparación de los elementos excedentes por línea con los elementos de re-

R^2 [V²]



ferencia oscura de la seña^l de video para conocer de esta
manera el ruido asociado al voltaje de video.

COMENTARIO FINAL

Este trabajo se ha centrado en el diseño y construcción de la electrónica de control y el estudio experimental del detector. Partiendo de los resultados obtenidos en laboratorio, se puede hacer una estimación teórica de la magnitud estelar esperada.

Una estrella de magnitud estelar $m_B=0$ tiene un flujo de 7.2×10^{-12} watt $\text{cm}^{-2} \mu^{-1}$, (Johnson, 1966), considerando la energía de un fotón para una longitud de onda de 4500 \AA , tendremos que una estrella de magnitud $m_B=0$ representa 1623 fotones $\text{cm}^{-2} \text{seg}^{-1} \text{ \AA}^{-1}$.

En el telescopio de 1m de Tonantzintla se tiene que una estrella de magnitud $m_B=0$ proporciona $1,284 \times 10^7$ fotones $\text{seg}^{-1} \text{ \AA}^{-1}$. Si se considera ahora una estrella de magnitud $m_B=15$, por la relación de los flujos se obtiene:

$$F_{15} = F_0 10^{-0.4(15-0)} = F_0 10^{-6}$$

Es decir, un flujo de aproximadamente 13 fotones $\text{seg}^{-1} \text{ \AA}^{-1}$.

Tomando en cuenta este resultado y haciendo un análisis para un intervalo de longitudes de onda desde 3600 \AA hasta 1μ se obtienen los resultados de la tabla 1.

Es evidente que el paso a seguir es la habilitación completa del sistema y su acoplamiento al telescopio, para, de esta manera, tener un conocimiento real de los alcances y limitaciones del detector en particular y del sistema en general.

	$\lambda (\text{\AA})$	$\omega \text{ cm}^{-2} \mu^{-1}$	$h\nu$	$\text{fot}/10^3$	Para Tonantzintla	Para mag=15	$\text{fot. seg}^{-1} \text{\AA}^{-1}$	$\Delta\lambda: 1000 \text{\AA}$	$\approx 10 \text{ pixeles}$
U	3600	4.35×10^{-12}	5.53×10^{-12}	.79	6.2×10^6	6.2	2.1	2100	2.1×10^2
B	4400	7.20×10^{-12}	4.52×10^{-12}	1.59	1.25×10^7	12.5	4.2	4200	4.2×10^2
V	5500	3.92×10^{-12}	3.62×10^{-12}	1.08	8.48×10^6	8.5	2.8	2800	2.8×10^2
R	7000	1.76×10^{-12}	2.84×10^{-12}	.62	4.87×10^6	4.9	1.6	1600	1.6×10^2
I	9000	8.3×10^{-13}	2.21×10^{-12}	.38	2.98×10^6	3	1.0	1000	1.0×10^2
1μ	10000	7.0×10^{-13}	1.98×10^{-12}	.35	2.74×10^6	2.7	.9	900	$.9 \times 10^2$

- 52 -

	η	elec/pix	Magnitud para $t_{\text{int}} = 1 \text{ s.}$	Magnitud para $t_{\text{int}} = 1 \text{ hr.}$
U	.01	2.1	13.34	22.23
B	.05	21	15.86	24.75
V	.10	28	16.17	25.06
R	.15	24	16.01	24.96
I	.10	10	15	23.89
1μ	.05	4.5	14.18	23.08

TABLA 1

BIBLIOGRAFIA

COS/MOS Integrated Circuits Manual. RCA Solid State, Somerville, N.J., 1979.

COS/MOS Integrated Circuits. RCA Somerville, N.J., 1974.

Linear Integrated Circuits. RCA Somerville, N.J. 1974.

Data acquisition components and subsystems. Analog Devices, Inc. 1980.

Expandoram III. Unit publication. SDS Systems, 1981.

CCD 221. 488 x 380 element array. Fairchild, a Schlumberger Company, 1980.

CCD type P8600. 385 x 576 element area image sensor. General Electric Company Ltd. Hirst Research Centre, August, 1981.

SID 52501 Silicon Imaging Device. 512 x 320 pixel image sensor, RCA Charge Coupled Device, 1979.

Brophy, James J. Basic electronics for Scientists. Mc Graw-Hill Kogakusha, Ltd. 2nd edition, Tokyo, 1972.

Deboo, Gordon J.; Burrous, Clifford N. Integrated circuits and semiconductor devices. Theory and applications. Mc Graw-Hill Book Company, New York, 1971.

Transistores, Circuitos-diseños. Texas Instrument Incorporated. Compañía editorial Continental, S.A., México, 1980.

Proceedings of SPIE. Volume 331. Instrumentation in Astronomy IV, Chap. III. March 8-10, 1982. Tucson, Arizona.

Coleman, C.I.; Anderson, B.E.; Boksenberg, A. Study of Micro-channel Plate. Image Photon Counting Systems for Spaceborne Astronomical Applications. Chapter 5. London, July, 1981.

Macdonald, J.R. "Distribution of Space Charge in Homogeneous Metal Oxide Films and Semiconductors", J. Chem. Phys. 40, 3735-3737, 1964.

Berlungd, C.N.; Thornber, K.K. "Incomplet transfer in Charge Transfer Devices". IEEE Jour. of Solid State Circuits, SC-8, 108-116, 1973.

Berlungd, C.N.; Thornber, K.K. "A fundamental comparison of Incomplete Charge transfer in Charge Transfer Devices", Bell Syst. Tech. Jour. 52, 147-182, 1973.

Wen, D.D. "Design and operation of a Floating Gate Amplifier", IEEE Jour. of Solid State Circuits, SC-9, 410-414, 1974.

Séquin, Carlo H.; Tompsett, Michael. Charge Transfer Devices. Academic Press, Inc. 1975.

Timothy, J. Gethyn. "Optical Detectors for Spectroscopy". Astronomical Society of the Pacific. pp. 810-834, nov. 1983.

Enriquez, Rogerio. Aplicación de detectores fotosensibles bidimensionales de estado sólido a la observación astronómica.

Tesis profesional. Facultad de Ciencias, UNAM, 1982.

Gutiérrez, Leonel. Sistema de adquisición de datos y manejo de imágenes para un detector bidimensional tipo Mepsicron.

Tesis profesional. Facultad de Ciencias, UNAM, 1984.

Johnson. Annual Reviews of Astronomy and Astrophysics, 1966, vol.4, p.163.